

위상천이 풀-브릿지 DC/DC 컨버터의 성능 개선을 위한 변압기 설계

심승애, 이완희, 노용수, 박준성, 최준혁
전자부품연구원 지능메카트로닉스 연구센터

Design of Transformer to improve the Performance of Phase-Shifted Full-Bridge DC/DC Converter

Seung-Ae Sim, Wan-Hee Lee, Yong-Su Noh, Jun-Sung Park, Jun-Hyuk Choi
Korea Electronics Technology Institute

ABSTRACT

변압기의 크기와 누설 인덕턴스는 각각 위상천이 풀-브릿지 컨버터의 전력 밀도와 영전압 스위칭의 동작 범위에 영향을 준다. 따라서 본 논문에서는 컨버터의 전력 밀도 및 효율 향상을 위한 변압기의 설계에 대해 이론적으로 분석하고, 이를 시작품으로 만들어 5.6kW급 컨버터를 통해 실험적으로 검증하였다.

1. 서 론

최근 다양한 분야에서 고전압 단에서 저전압 출력단으로 전력 전달을 하는 중대용량의 저전압 대전류 DC/DC 컨버터가 요구되고 있다. 고효율 및 고전력 밀도를 달성하기 위해 다양한 종류의 공진형 컨버터가 적용되고 있으며, 그 중 위상천이 풀-브릿지(PSFB) 컨버터는 부가적인 회로 없이 능동 소자들의 소프트 스위칭을 통해 영전압 스위칭 (ZVS)가 가능하다. 또한 출력 LC 필터를 통해 출력 전류 리플을 낮출 수 있기 때문에 가장 널리 쓰이는 회로 중 하나이다.^{[1][2]}

PSFB 컨버터에 사용되는 자성체 중 고주파 변압기의 크기는 출력 전력이 커질수록 커지게 된다. 따라서 컨버터의 고전력 밀도를 달성하기 위해 적절한 변압기 코어 선정이 요구된다. 또한 PSFB 컨버터의 지상 레그(lagging-leg)에 있는 스위치들은 변압기의 1차측 누설 인덕턴스에 의해 영전압 스위칭 조건이 결정되므로 적절한 누설 인덕턴스의 크기 선정이 필요하다.

본 논문에서는 고효율 및 고전력 밀도를 달성하기 위한 PSFB 컨버터에 사용되는 변압기 설계 과정에 대해 다루고, 이를 적용한 5.6kW급 LDC (Low-Voltage DC/DC Converter) 시작품을 개발하고 실험을 통해 성능을 검증하였다.

2. 5.6kW LDC 컨버터

2.1 컨버터의 구조

그림 1은 PSFB 회로가 적용된 5.6kW LDC의 회로 구성을 나타낸다. 변압기 1차측은 4개의 MOSFET 스위치를 사용한 H-bridge 형태의 PSFB 회로이다. 변압기 2차측은 단방향 동작을 고려해 2개의 다이오드로 구성된 센터 탭 전파 정류기, 다이오드의 전압 스파이크를 클램핑하기 위한 RCD 스너버 회로 및 출력 LC 필터로 구성되어 있다.

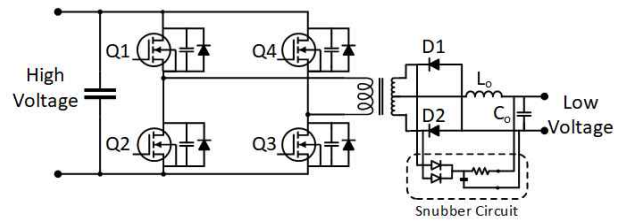


그림 1 위상천이 풀-브릿지 회로를 적용한 LDC
Fig. 1 LDC using phase-shifted full-bridge topology

PSFB 컨버터의 정류단은 센터탭 방식 및 풀브리지 방식이 모두 가능하다. 풀브리지 정류단은 다이오드에 걸리는 전압 스트레스가 센터탭 정류단 대비 절반이며 변압기의 누설 인덕턴스 경로가 줄어드는 장점이 있다. 그러나 필요한 다이오드의 숫자가 2배이며 매 주기마다 2개의 다이오드가 도통되기 때문에 도통 손실이 큰 단점이 있다. 따라서 본 논문에서는 약 200A의 대전류 출력을 고려하여 효율 및 전력밀도를 향상시키기 위해 센터탭 정류 방식 및 Passive RCD 스너버 회로를 적용하였다.

표 1 LDC 컨버터 사양
Table 1 Parameters of LDC Converter

파라미터	값	단위	파라미터	값	단위
$V_{IN,min}$	571	V_{dc}	$V_{IN,max}$	700	V_{dc}
$I_{max,pri}$	21	A	V_o	28	V_{dc}
$V_{sw,pri}$	0.71	V	$V_{sw,sec}$	0.32	V
f_{sw}	80	kHz	η_{est}	93	%

2.2 변압기(Transformer) 설계 과정

변압기의 턴 비는 식 (1)로 결정한다. 유효 시비율(D_{MAX})은 0.75로 선정하였으며, 표 1에 따른 컨버터 사양과 MOSFET 스위치의 순방향 전압 강하 값을 사용하였다. 2차측 턴 수는 1로 고정하여 1차측 턴 수는 턴 비에 맞추어 15턴으로 선정하였다.

$$n = \frac{(V_{IN,min} - 2 * V_{SW,pri}) * D_{max}}{V_o + V_{SW,sec}} = 15.08 \quad (1)$$

변압기 1차측 누설 인덕턴스를 포함하는 직렬 인덕턴스(L_s)의 크기는 영전압 스위칭(ZVS) 범위를 결정한다. 정격 입력전압이 650V이고 1차측 MOSFET 스위치의 출력 커패시턴스가 241pF일 때, 커패시터에 저장되는 에너지(E_C)는 54.38 μ J이다. ZVS 조건을 만족하는 최소 1차측 전류($I_{max,pri(light load)}$)가 3.5A일 때 컨버터 시작점에 선정된 L_s 는 식 (2)에서 계산된 값보다 큰 11.0 μ H로 선정하였다.

$$L_s > \frac{2 * E_C}{(I_{max,pri(light load)})^2} = 8.88\mu H \quad (2)$$

변압기의 코어는 고주파 동작을 고려한 전기적 조건을 사용하는 K_g (Core Geometry)를 통해 선정한다. K_g 는 변압기의 총 피상 전력(P_t)과 전기적 조건(K_c)을 필요로 하며, 각 식 (3)과 (4)로 계산할 수 있다. 식 (3)에서 출력 전력 (P_o)은 5.6kW이며, β 는 변압기 감는 법에 따른 계수로 중간 탭 방식을 선정함에 따라 1.41을 적용한다. 식 (4)에서 K_f 는 파형 계수로 변압기 1차측 전압이 구형파이므로 4.0을 사용하며, 최대 자속 밀도 (B_{max})는 약 0.15 Tesla를 사용하였다.

$$P_t = \left(\frac{P_o * \beta}{\eta_{est}} + P_o * \beta \right) * \frac{1}{1000} = 16.39 kW \quad (3)$$

$$K_c = 0.145 * K_f^2 * f_{sw}^2 * B_{max}^2 * 0.0001 = 34042 \quad (4)$$

K_{HF} 는 주파수 보정 계수로 고주파 동작을 위해 1.35를 사용한다. α 는 조정 계수로 50%로 선정한다. 코어 데이터시트를 참조하여 식 (5)에 따라 계산된 최소 K_g 값보다 더 큰 값을 갖는 Todaisu 사의 EQ6145를 선택하였다.

$$K_g = K_g K_{HF} > \frac{P_t}{(2 * K_c * \alpha)} * K_{HF} = 0.650 cm^5 \quad (5)$$

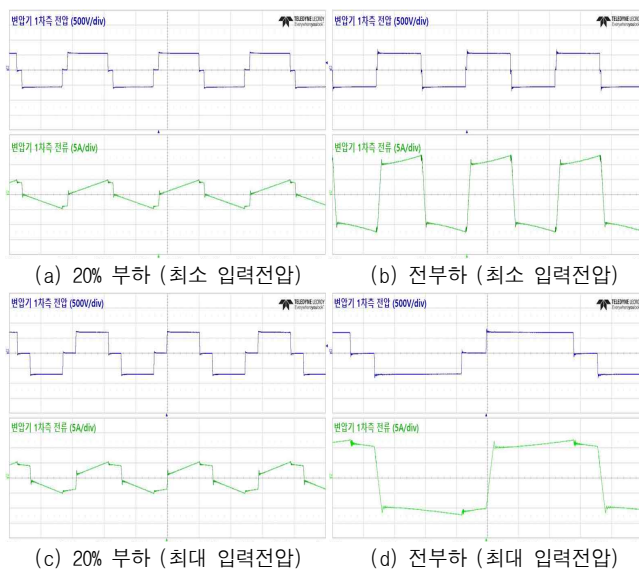


그림 2 PSFB 회로를 적용용한 LDC의 주요 동작 파형
Fig. 2 Key waveforms of LDC with PSFB converter
(a) 20% load (b) full load @ V_{lmin} (c) 20% load (d) full load @ V_{lmax}

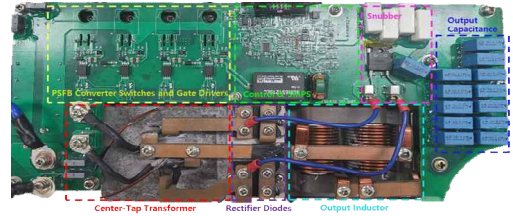


그림 3 설계된 변압기를 적용한 LDC 시작품
Fig. 3 LDC prototype with designed transformer



그림 4 정격 입력 전압시 LDC의 부하별 효율 그래프
Fig. 4 Efficiency Graph of LDC prototype when $V_{in} = 650V$

3. 실험

제작된 LDC 시작품의 성능 검증을 위해 DC 전압원 입력과 저항부하 및 전자부하 출력으로 구성하여 실험하였다. 그림 2는 최소, 최대 입력전압 인가 시 경부하와 전부하 때 변압기 1차측 전압과 전류 파형을 나타내며 변압기의 포화 없이 LDC가 동작함을 알 수 있다. 효율 측정 결과, 그림 4와 같이 모든 부하 구간에서 예상 효율 93% 이상의 효율을 나타내고, 70% 부하 조건에서 최대 94.3% 효율을 확인하였다.

4. 결론

본 논문에서는 위상천이 폴-브릿지 토폴로지를 적용한 LDC의 고효율 및 고전력밀도를 위한 변압기 설계 과정을 다루고 이를 적용한 시작품을 제작하여 성능을 검증하였다. 변압기는 포화 없이 모든 입력구간에서 동작한다. LDC는 정격 입력전압 인가 시 약 20% 부하 구간에서 ZVS 동작하며, 모든 부하 구간에서 93% 이상의 효율을 달성하였다.

본 연구는 2020년도 산업통상자원부의 재원으로 한국에너지기술연구원(KETEP)의 지원을 받아 수행한 연구과제입니다. (No. 2018201010650A)

참고 문헌

[1] W.S. Lee, "Research on Operation Analysis and Optimal Design in 1kW High-Frequency Phase-Shift Full-Bridge Converter", Power Electronics Conference, 129-130, 2016, November.
[2] Y. Kim, C. Kim, K. Cho, K. Park and G. Moon, "ZVS phase shift full bridge converter with controlled leakage inductance of transformer," INTELEC 2009 - 31st International Telecommunications Energy Conference, Incheon, 2009, pp. 1-5, doi: 10.1109/INTLEC.2009.5351846.