

## 커패시터 충전·방전 제어를 이용한 다중 방출 장치 설계

# Design of Multiple Emission Devices Using Capacitor Charge-Discharge Control

조한석<sup>1\*</sup> · 김종규<sup>2</sup> · 박병호<sup>3</sup> · 최원<sup>1</sup>

<sup>1</sup>㈜빅텍

<sup>2</sup>㈜코리아디펜스인더스트리

<sup>3</sup>국방기술진흥연구소

Han Seok Cho<sup>1\*</sup> · Jong Kyoo Kim<sup>2</sup> · Byung Ho Park<sup>3</sup> · won Choi<sup>1</sup>

<sup>1</sup>Victek, Incheon, 21984, Korea

<sup>2</sup>Korea Defence Industry, Sejong, 30101, Korea

<sup>3</sup>Korea Research Institute for Defense Technology Planning and Advancement, Gyeongsangnam-do, 52852, Korea

### [요 약]

본 논문은 커패시터를 활용한 충전·방전 제어회로를 제안하고, 회로의 충전, 방출, 방전 동작에 대한 성능을 확인한다. 제안된 제어회로는 방출 회로마다 커패시터를 독립적으로 사용하기 때문에, 방출 시 회로 간 영향성 없이 다수의 방출 동작을 수행한다. 방출 시 출력되는 에너지는 입력 전원의 불안정성에도 커패시터의 충전 기능을 통해 출력에 필요한 에너지인 1.6 mW 이상의 에너지를 안정적으로 공급한다. 방출 후 커패시터의 잔여 에너지는 방전 회로를 통해 3.125 V에서 0.025 V까지 약 99% 이상으로 안전하게 방전한다. 제안된 제어회로는 시뮬레이션과 측정결과를 통하여 방출 장치의 안정성과 신뢰성을 확인하였다.

### [Abstract]

This paper proposes a charge-discharge control circuit using capacitors and verifies the performance of the circuit for charge, emission, and discharge operations. The proposed control circuit performs multiple emission operations without inter-circuit influence because it uses capacitors independently for each emission circuit. Even with the instability of the input power, the output energy during emission stably supplies more than 1.6 mW of energy, which is the energy required for output, through the charging function of the capacitor. After release, the remaining energy of the capacitor is safely discharged by more than 99% of the 3.125 V remaining in the capacitor through the discharge function of the capacitor, confirming that approximately 25 mV remained. The proposed control circuit confirmed the stability and reliability of the emission device through simulation and measurement results.

**Key word** : MOSFET, Capacitor, Energy Storage, Energy Release, multi emission device.

<http://dx.doi.org/10.12673/jant.2024.28.5.726>



This is an Open Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License (<http://creativecommons.org/licenses/by-nc/3.0/>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

Received 2 October 2024; Revised 26 October 2024

Accepted (Publication) 29 October 2024 (31 October 2024)

\*Corresponding Author; Cho Han Seok

Tel: \*\*\* - \*\*\*\* - \*\*\*\*

E-mail: handanny@victek.co.kr

## I. 서론

살포 장치는 다양한 산업에서 필수적인 역할을 하는 기계이다. 농작물에 비료, 농약, 기타 영양분을 분배하는데 사용될 뿐만 아니라, 원예, 조경, 산림 관리, 공공시설 관리 등에서도 폭넓게 활용되고 있다. 이러한 장치는 작물의 생산성을 높이고 병해충을 관리하는 데 중요한 기능을 수행하며, 환경 보호와 자원 관리를 통해 지속 가능한 발전에 기여한다.

전통적인 수동 살포 방식은 인력으로 직접 조작하는 방식으로, 고가의 장비 없이 간단한 도구로도 수행할 수 있다. 하지만 넓은 면적에서는 균일한 살포가 어렵고, 노동력이 많이 든다는 단점이 있다. 반면, 자동화된 살포 시스템은 드론, 트랙터 장착형 장치 등으로 구성되어 신속하고 효율적인 작업이 가능하다. 또한, 다양한 지형에 맞춰 유연하게 대응하고, 사용자의 안전을 위한 기능을 내장하고 있다는 장점이 있다.

한국은 국토의 70% 이상이 산지로 이루어진 지형적 특성상 수동으로 살포하는 전통적인 방식보다 상황에 따라 유연하게 적용할 수 있는 자동화 살포 시스템을 더 효율적으로 보고, 다양한 분야에서 활용되고 있다. 이러한 살포 시스템에는 다양한 지역에 맞춰 신속하고 균일하게 살포할 수 있도록 여러 종류의 살포 장치들이 존재한다. 다양한 살포 장치들은 이동 시 살포 대상 물질이 탑재되어있는 상태로 이동하는 경우가 많으므로, 장치의 오동작은 심각한 인적 및 물적, 환경적 피해를 초래할 수 있다. 지난 2024년 5월 동대문구구청에서 발생한 가스소화약제 방출 사고나 2024년 6월 포천에서 발생한 연막탄 발사 사고 등 크고 작은 사고들이 지속적으로 발생하고 있으며, 이러한 사건들로 인해 살포 장치에서 방출 장치의 신뢰성 및 안전성의 중요성이 증가하는 추세이다.

본 논문에서는 방출 장치의 신뢰성 및 안전성을 높이기 위해 전기 에너지는 저장하고 방출하는 기능을 가진 커패시터를 활용한 방출 장치를 제안한다. 이 장치는 입력 전원의 불안정성에도 불구하고 에너지를 안정적으로 저장하고 방출할 수 있도록 설계되었으며, 방전 회로를 통해 커패시터의 잔여 에너지를 안전하게 처리함으로써 오동작을 예방할 수 있도록 설계되었다.

## II. 제어회로 설계

### 2.1. 활용 기술

본 논문에서의 주 활용 기술은 P-채널 / N-채널 MOSFET의 switching을 활용한 제어기법과 커패시터의 충전 및 방전에 대한 기술을 활용했다[1]-[3].

P-채널 MOSFET은 게이트(Gate)에 음의 전압이 인가될 때 소스(Source)에서 드레인(Drain)으로 전류가 흐르는 것이 특징이고, N-채널 MOSFET은 게이트에 양의 전압이 인가될 때 소스에서 드레인으로 전류가 흐르는 것이 특징이다. P-채널

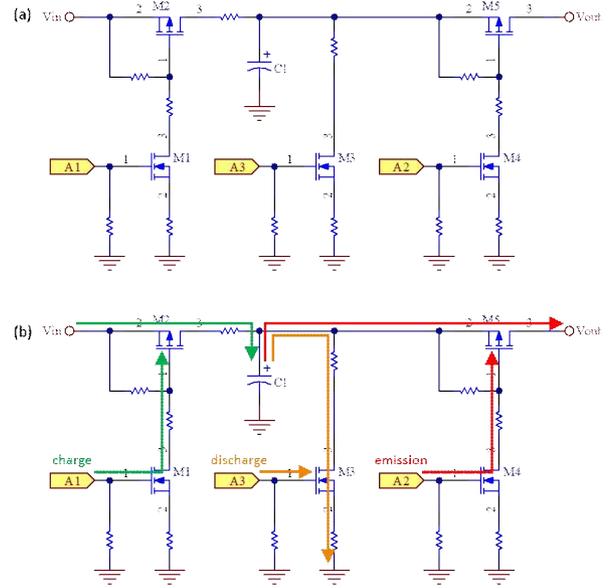


그림 1. (a) 방출 제어 회로도  
(b) FPGA 제어 신호 동작

Fig. 1. (a) Emission control circuit diagram  
(b) FPGA control signal operation.

MOSFET은 N-채널 MOSFET 보다 높은  $R_{DS(on)}$  값을 가지고 있어 MOSFET 동작 시 더 높은 전압 드롭 현상으로 효율이 떨어지지만, P-채널 MOSFET이 전원 측과 직접 설계할 때 복잡한 게이트 드라이브 회로가 필요하지 않기 때문에 더 간단한 회로를 설계할 수 있는 장점이 있다.

### 2.2. 구현 방법

본 논문에서 제안하는 방출 장치의 회로는 MOSFET, 커패시터를 활용한 회로로 그림 1(a)와 같이 구성했다. 입력 전원  $V_{in}$ 과 출력 전원  $V_{out}$ 에 직접 연결되는  $M_2$ ,  $M_5$ 는 P-채널 MOSFET로 구성하여 전원 제어회로를 간략화했고, FPGA로부터 제어 신호를 입력받은  $M_1$ ,  $M_3$ ,  $M_4$ 는 N-채널 MOSFET을 사용했다. 제어 신호에 대한 N-채널과 충전 및 방출에 대한 P-채널 MOSFET을 이중으로 구성하여 MOSFET에 걸리는 부하를 낮추어, 낮은 전압의 제어 신호로도 높은 전압을 제어할 수 있도록 구성했다.

이 회로는 운용 상태에 따라 FPGA에서 MOSFET으로 충전, 방전, 방출 명령을 수행하는 신호 A1, A2, A3가 보내지며 회로의 동작을  $\mu s$  단위로 제어한다. 회로 동작 과정은 발사 신호가 들어왔을 때 그림 1(b)와 같이 A1(충전), A2(방출), A3(방전) 순으로 제어 신호가 출력된다.

방출 과정은 충전 신호(A1)를 통해 N-채널 MOSFET  $M_1$ 이 On 상태가 되면 P-채널 MOSFET  $M_2$ 의 게이트가 GND와 연결되어 Low가 되므로  $M_2$ 가 On 상태가 된다.  $M_2$ 가 On 상태일 때 입력 전원  $V_{in}$ 으로 커패시터  $C_1$ 의 충전이 시작된다.

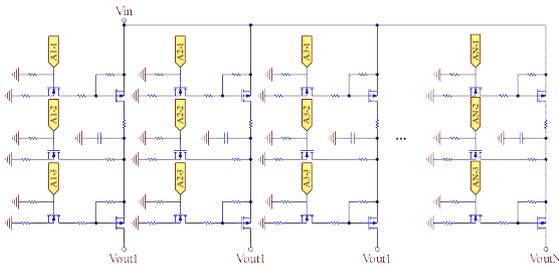


그림 2. 다중 방출 제어 회로도  
Fig. 2. Multiple Emission control circuit diagram.

충전이 완료된 후 방출 신호(A2)를 통해 N-채널 MOSFET M4가 On 상태가 되면 P-채널 MOSFET M5의 게이트가 GND와 연결되어 Low가 되므로 M5가 On 상태가 된다. M5의 On 상태일 때 커패시터 C1에 충전되어 있던 에너지는 Vout으로 출력한다. 에너지 출력이 완료된 후 방전 신호(A3)를 통해 N-채널 MOSFET M3가 On 상태가 되면서 커패시터 C1의 Positive 부분이 GND와 연결되어 커패시터에 잔류 되어있는 에너지를 방전하게 되면 방출 과정이 완료된다. 커패시터 C1의 방전 동작은 Vout으로 출력될 수 있는 잔여 에너지를 방전하여 오동작이 발생하는 것을 방지하기 위해 설계했다.

다중 방출 장치는 하나의 입력 전원 Vin에 n개의 방출 장치 회로를 연결하여, 그림 2와 같이 각각의 커패시터와 출력 전원 Vout이 독립적으로 동작하도록 설계하여 순차 동작 시 근접 회로에 대한 영향성을 최소화했다. 이때 N-채널 MOSFET을 FPGA를 통해 순차적으로 제어하기 때문에, 다수의 회로 중 방출되는 단일 회로에서만 전력이 소모되도록 회로를 구성했다. 이를 응용하여 전체 소모 전력을 최소화하고 다수의 방출 회로를 추가하기 용이하도록 설계했다.

### III. 시험

#### 3.1. 시험 방법

해당 절에서는 본 논문에서 다루는 방출 장치 동작에 대한 평가 방법을 서술한다.

방출 장치에서 커패시터에 충전 또는 방전되는 시간은 수식 1을 통해 계산한다. 이때 시정수 t는 커패시터 전체 용량의 약 63%가 충전 또는 방전되는 시간이며, 전체 용량의 약 99%가 충전 또는 방전되는 시간은 시정수의 약 5배가 소요된다[4].

$$V(t) = V(1 - e^{-t/RC})$$

$$t = RC \tag{1}$$

커패시터를 입력 전압을 통해 충전하였다가 방출 시 출력되는 총에너지 W는 수식 2를 통해 계산한다.

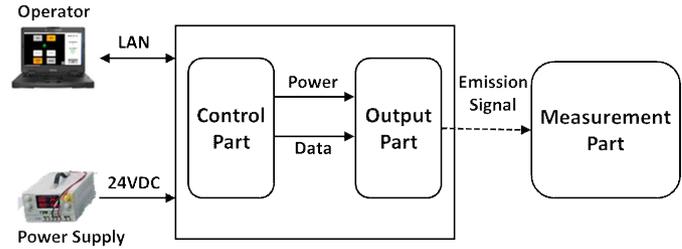


그림 3. 발사 제어 시험 구성도  
Fig. 3. Emission control test configuration diagram.

$$W = \int VI dt$$

$$= \int \frac{V^2}{R} dt \tag{2}$$

위의 수식을 바탕으로 본 논문에서 제안한 방출 장치의 신뢰성을 검증하기 위해 충전, 방출, 방전 동작의 정상 동작 여부를 확인해야 한다. 이때 방출 장치 시험을 위한 시험 구성은 그림 3 처럼 방출 장치에 명령 신호를 전달할 제어기(Operator)와 방출 장치의 전원을 공급하는 전원공급장치(Power Supply), 제어기로부터 받은 명령에 따라 FPGA로 동작을 제어하는 통제부(Control Part), 방출 동작을 수행하는 출력부(Output Part), 방출 신호(Emission Signal)를 측정하는 측정부(Measurement Part)로 구성된다.

충전 동작을 확인하기 위해선 수식 1을 통해 계산한 커패시터의 충전 시간과 충전 시간 후 커패시터 전압, 최대 충전 전압을 확인해야 한다. 방출 동작을 확인하기 위해선 방출 시 출력부에서 4 V 이상의 전압이 최소 400 μs 이상 방출되어야 하며, 이때 방출되는 에너지를 수식 2를 통해 확인해야 한다. 방전 동작을 확인하기 위해선 방출 후의 커패시터 전압과 수식 1을 통해 계산한 커패시터의 방전 시간, 방전 시간 후 커패시터 전압을 확인해야 한다. 이를 위해 충전 및 방전 시 커패시터 전압의 변화 값을 측정하고, 방출 시 출력부의 출력 전압의 변화 값을 측정 및 비교하여 시뮬레이션과 실제 회로 사이의 차이를 비교하여 각 동작의 정상 동작 여부를 확인해야 한다.

본 시험 과정 중 입력 전원은 12 V를 사용하고, 커패시터 C의 용량은 100 μF, 커패시터의 충전에 걸리는 저항 R의 크기는 1 kΩ, 커패시터의 방전에 소모되는 저항 R의 크기는 100 Ω, 방출에 소모되는 저항 R의 크기는 4 Ω을 사용한다.

#### 3.2. 시험 결과

##### (1) 시뮬레이션

충전 동작을 확인하기 위한 회로의 시뮬레이션에서 커패시터에 입력되는 전원은 12 V, 충전될 커패시터의 용량은 100 μF, 충전 저항은 1 KΩ을 사용했다. 시뮬레이션 상에서 충전 시 측정된 커패시터의 충전 전압 파형은 그림 4를 통해 확인할 수 있다. 그림 4의 전압 파형에서 커패시터는 0 V부터 충전 동작을 시작하여 최대 11.98 V까지 충전되며, 수식 1을 통해

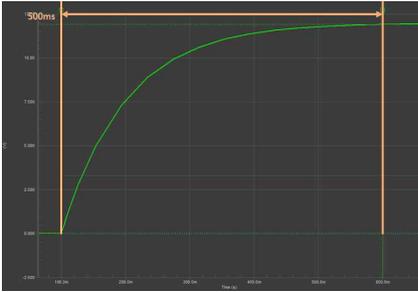


그림 4. 충전 시 커패시터 모의시험 결과  
Fig. 4. Capacitor simulation test results during charging.

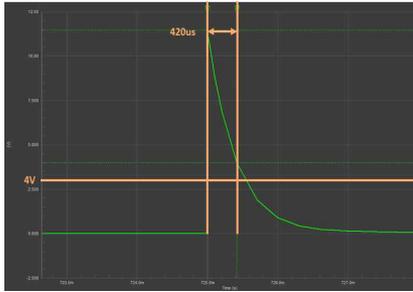


그림 5. 방출시 출력부 모의시험 결과  
Fig. 5. Output simulation test results during emission.

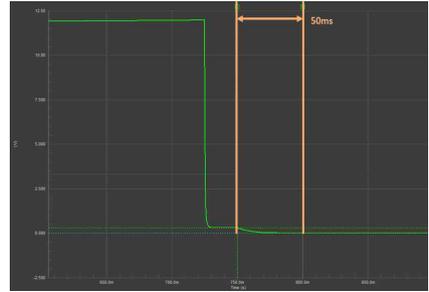


그림 6. 방전 시 커패시터 모의시험 결과  
Fig. 6. Capacitor simulation test results during discharge.



그림 7. 충전 시 커패시터 측정결과  
Fig. 7. Capacitor measurement results during charging.

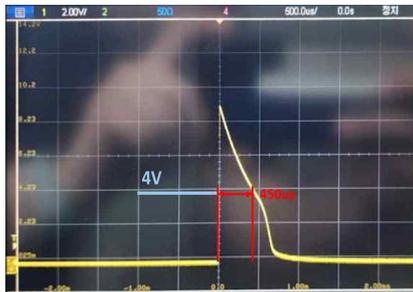


그림 8. 방출 시 출력부 측정 결과  
Fig. 8. Output measurement results during emission.



그림 9. 방전 시 커패시터 측정 결과  
Fig. 9. Capacitor measurement results during discharge.

계산된 충전 시간 500 ms가 지났을 때 커패시터 최대 충전 전압의 약 99%에 해당하는 11.92 V가 충전되는 것을 확인했다.

방출 동작을 확인하기 위한 회로의 시뮬레이션에서 입력 전원은 12 V, 충전된 커패시터의 용량은 100  $\mu$ F, 방출 저항은 4  $\Omega$ 을 사용했다. 시뮬레이션 상에서 방출 시 회로의 출력부에서 측정된 방출 전압 파형은 그림 5를 통해 확인할 수 있다. 그림 5의 전압 파형에서 4  $\Omega$ 에 4 V 이상의 전압이 약 420  $\mu$ s 동안 출력되고 있으며, 이를 수식 2에 적용하여 계산한 결과 약 1.68 mW의 방출에너지를 출력한다는 것을 확인했다.

방전 동작을 확인하기 위한 회로의 시뮬레이션에서 입력 전원은 12 V, 방전될 커패시터의 용량은 100  $\mu$ F, 방전 저항은 4  $\Omega$ 을 사용했다. 시뮬레이션 상에서 방전 시 측정된 커패시터의 방전 전압 파형은 그림 6을 통해 확인할 수 있다. 그림 6의 전압 파형에서 방출 후 305.7 mV부터 방전을 시작하고, 수식 1을 통해 계산된 방전 시간 50 ms가 지났을 때 잔류 전압이 1.82 mV로 커패시터에 충전된 전압의 약 99%가 방전된 것을 확인했다.

## (2) 실제 회로

실제 회로의 충전 동작을 시험하기 위해 시뮬레이션과 동일하게 입력 전원은 12 V, 충전될 커패시터의 용량은 100  $\mu$ F, 충전 저항은 1 K $\Omega$ 을 사용했다. 실제 회로에서 충전 동작 시 측정된 커패시터의 충전 전압 파형은 그림 7과 같이 확인했다.

실제 회로의 방출 동작을 시험하기 위해 시뮬레이션과 동일하게 입력 전원은 12 V, 충전된 커패시터의 용량은 100  $\mu$ F, 방출 저항은 4  $\Omega$ 을 사용했다. 방출 동작 시 회로의 출력부에서 측정된 방출 전압 파형은 그림 8과 같이 확인했다.

실제 회로의 방전 동작을 시험하기 위해 시뮬레이션과 동일하게 입력 전원은 12 V, 방전될 커패시터의 용량은 100  $\mu$ F, 방전 저항은 100  $\Omega$ 을 사용했다. 방전 동작 시 측정된 커패시터의 방전 전압 파형은 그림 9와 같이 확인했다.

## 3.3. 시험 결과에 대한 고찰

그림 4와 그림 7의 분석 결과, 충전 시 수식 1을 통해 구한 500 ms 동안 충전된 커패시터 전압과 최대 충전 전압에 대해 시뮬레이션 값과 실제 측정값을 표 1(a)를 통해 비교했다. 표 1(a)에서 충전 시 500 ms 동안 충전 후 커패시터의 실제 측정 전압은 12.2 V로 시뮬레이션과 유사하게 최대 충전 전압의 약 99.3%가 충전되는 것을 확인할 수 있다. 이를 통해 실제 회로의 커패시터 충전을 통해 방출 장치를 동작시키기 충분한 에너지를 충전한다는 것을 확인했다.

그림 5와 그림 8의 분석 결과, 방출 시 출력부의 방출 저항 4  $\Omega$ 에서 4 V 이상의 전압이 출력되는 시간을 수식 2에 적용하여 구한 방출에너지에 대해 시뮬레이션 값과 실제 측정값을 표 1(b)를 통해 비교했다. 표 1(b)에서 방출 시 출력부의 방출 저항 4  $\Omega$ 에 4 V 이상의 전압이 약 450  $\mu$ s 동안 출력하여

표 1. 동작 시험 결과 (a) 충전 동작 결과, (b) 방출 동작 결과, (c) 방전 동작 결과

Table 1. Operation test results (a) charge operation results, (b) emission operation results, (c) discharge operation results.

	(a)		(b)		(c)	
	Voltage of capacitor after charging for 500 ms	Maxium voltage charged to capacitor	Emission time for 4 V or more	Emission Energy	Voltage of capacitor after emission	Voltage of capacitor after discharge
Simulation result	11.92 V	11.98 V	420 $\mu$ s	1.68 mW	305.7 mV	1.81 mV
Measurement result	12.2 V	12.28 V	450 $\mu$ s	1.8 mW	3.125 V	25 mV

총 1.8 mW의 에너지를 방출하는 것을 확인할 수 있다. 이는 시뮬레이션에서 측정되었던 1.68 mW의 에너지보다 크기 때문에 충분한 에너지가 방출되는 것을 확인했다.

그림 6과 그림 9의 분석 결과, 방출 직후 커패시터 전압과 수식 1을 통해 구한 50 ms의 방전 후 커패시터 전압에 대해 시뮬레이션 값과 실제 측정값을 표 1(c)을 통해 비교했다. 표 1(c)에서 방전 시 50 ms 방전 후의 커패시터 전압은 25 mV로 시뮬레이션과 유사하게 방출 직후 커패시터 전압의 약 99.2%가 방전되는 것을 확인할 수 있다. 이를 통해 방전 시 커패시터의 잔류 전압이 99% 이상 방전되어, 방출 신호에 대한 오작동을 방지할 수 있다는 것을 확인했다.

시험 결과를 통해 충전, 방출, 방전에 대한 신뢰성을 확인했다. 이 방출 장치에서 회로의 커패시터는 장치마다 독립적으로 사용되기 때문에, 다수의 방출 장치를 동작에 있어서 장치 간 독립성을 유지한다.

#### IV. 결 론

본 논문에서 구현한 다중 방출 장치는 커패시터의 충전 및 방출을 활용한 제어기법을 활용했다. 각 방출 장치마다 커패시터가 독립적으로 사용되었기에 하나의 입력 전원이 불안정 하더라도 방출에 필요한 다수의 동일한 에너지를 안정적으로 출력하며, 방출 후 방전 회로를 통해 근접 회로에 대한 영향이나 오작동을 미리 차단할 수 있다. 또한,  $\mu$ s 단위의 정밀한 시간 제어를 통해 에너지가 순차적으로 출력할 수 있다. 이는 안정성과 신뢰성이 필요한 방출 장치에 효과적으로 적용 가능하리라 사료된다.

#### Acknowledgments

이 논문은 2021년도 정부(방위사업청)의 재원으로 국방기술진흥연구소의 지원을 받아 수행된 연구임 (KRIT-CT-21-016, 다중 살포 통제 기술).

#### References

- [1] R. Locher, *Introduction to Power MOSFET's and their Applications* (Application Note 558), Oct. 1998. Retrieved from <https://citeseerx.ist.psu.edu/document?repid=rep1&type=pdf&doi=c8536862fd1f338f5544039f7e90e48ddffb1dbf>.
- [2] D. Sherman, "Measure resistance and capacitance without and A/D", in *Philips Semiconductors* (Application Note AN449), Sunnyvale, CA, Dec. 1993, Retrieved from <https://shrubbery.net/~heas/willem/PDF/Philips/Measure%20resistance%20and%20capacitance%20without%20an%20A-D.pdf>
- [3] R. J. E. Huetting, E. A. Higzen, A.W. Ludikhuizen, M.A.A. 't Zandt, "Switching performance of low-voltage n-channel trench MOSFETs," in *Proceedings of the 14th International Symposium on Power Semiconductor Devices and Ics*, Sante Fe: NM, pp. 177-180, June 2002, DOI:10.1109/ISPSD.2002.1016200.
- [4] C.Van Opdorp, H.Kanerva, "Current-Voltage characteristics and capacitance of isotype heterojunctions," *Solid-State Electronics*. Vol. 10, Issue 5, pp. 401-421, May 1967, DOI:[http://doi.org/10.1016/0038-1101\(67\)90039-1](http://doi.org/10.1016/0038-1101(67)90039-1).



#### 조 한 석 (Han Seok Cho)

2018년 2월 : 한밭대학교 전자제어공학과 (공학사)  
 2022년 2월 : 한밭대학교 대학원 전자공학과 (공학석사)  
 2022년 12월 ~현재 : ㈜빅텍 기술연구소 주임연구원  
 ※ 관심분야 : 전자회로 제어, 회로해석 및 설계 등



**김 종 규 (Jong Kyoo Kim)**

2008년 2월 : POSTECH 전자전기공학 (공학사)  
2016년 2월 : POSTECH 전자전기공학 (공학박사)  
2016년 1월 ~ 2020년 11월 : ㈜한화 선임연구원  
2020년 11월 ~ 현재 : ㈜코리아디펜스인더스트리 책임연구원  
※관심분야 : 무기체계 연구개발, 시스템엔지니어링, 제어



**박 병 호 (Byung-Ho Park)**

2014년 2월 : 서강대학교 기계공학과 (공학사)  
2016년 2월 : 서강대학교 대학원 기계공학 (공학석사)  
2016년 8월 ~ 2020년 12월 : 국방기술품질원 연구원  
2021년 1월 ~ 현재 : 국방기술진흥연구소 연구원  
※관심분야 : 기계공학, 국방기술기획



**최 원 (Won Choi)**

2001년 : 인천대학교 전자공학과 (공학사)  
2004년 : 인천대학교 전자공학과 (공학석사)  
2014년 : 인천대학교 전자공학과 (공학박사)  
2004년 ~ 현재: (주)빅텍 기술연구소 팀장  
※관심분야 : RF 회로 및 모듈 설계, 무선통신 시스템, 전자전 시스템 등