

상하부 전극 동시 패터닝 기술을 이용한 단일 패터닝 공정 기반 유연 캐패시터 제조 기술

심건우¹ · 마요한^{1,2} · 고동욱³ · 김종복^{1,2,3,†}

¹국립금오공과대학교 신소재공학과

²국립금오공과대학교 에너지공학융합전공

³국립금오공과대학교 신소재연구소

(2024년 08월 14일 접수, 2024년 08월 29일 수정, 2024년 08월 30일 채택)

A Single Patterning Process-based Flexible Capacitor Fabrication Technique using Simultaneous Patterning Technology of Upper and Lower Electrodes

Geon Woo Sim¹, Yoohan Ma^{1,2}, Dongwook Ko³, Jongbok Kim^{1,2,3,†}

¹Department of Materials Science and Engineering, Kumoh National Institute of Technology,
Gumi, Republic of Korea

²Department of Energy Engineering Convergence, Kumoh National Institute of Technology,
Gumi, Republic of Korea

³Advanced Materials Research Center, Kumoh National Institute of Technology, Gumi, Republic of Korea

(Received August 14, 2024, Revised August 29, 2024; Accepted August 30, 2024)

요약: 유연 캐패시터는 두 개의 전극 사이에 전기적 에너지를 저장할 수 있으며 동시에 유연성을 갖고 있는 장치로 전자 회로의 중요한 구성요소이다. 이러한 캐패시터는 디스플레이 부품 등 다양한 분야의 응용을 위해 전극 패터닝이 필수적이며, 패터닝 공정으로는 포토리소그래피 기술이 주로 이용된다. 포토리소그래피 기술은 기술 성숙도가 높다는 장점을 가지는 반면, 값비싼 공정 장비를 필요로 하고 환경에 유해하며 두 개의 전극을 개별적으로 패터닝해야 하므로 공정비용이 높다는 단점을 갖는다. 본 연구에서는 접착력 제어 기반의 비광학적 패터닝 기술을 이용하여 캐패시터의 상부전극과 하부전극을 동시에 패터닝하는 연구를 진행하였으며, 이를 기반으로 유연 캐패시터를 제작하고 외부응력 및 나노소재 첨가가 캐패시터의 특성에 미치는 영향을 연구하였다. 결과적으로 단일 공정 상·하부 전극 동시 패터닝 기술을 기반으로 캐패시터 제작 공정 수를 상당히 감소시킬 수 있었으며, 무기계 나노소재 첨가를 통해 캐패시터의 특성을 향상시키고 다양한 응력에 유연성을 갖는 유연 캐패시터를 제작할 수 있었다.

Abstract: A flexible capacitor is a flexible device that can store electrical energy between two electrodes and is an important component of electronic circuits. Electrode patterning in the capacitor is essential for the application to various fields such as display units, and photolithography technology is mainly used for the patterning process. While photolithography technology has the advantage of high technological maturity, it has the disadvantage of requiring expensive process equipment, being harmful to the environment, and having high process costs because two electrodes must be individually patterned. In this study, we studied the process to simultaneously pattern the upper and lower electrodes of a capacitor by non-photolithographic patterning technology based on adhesion control and fabricated a flexible capacitor. Then, we investigated the effect of external stress and nanomaterial addition on the characteristics of the capacitor. As a result, the number of capacitor fabrication processes was significantly decreased based on simultaneous patterning technology for the upper and lower electrodes. In addition, the characteristics of the capacitor were improved by adding inorganic nanomaterials and a flexible capacitor with flexibility to various stresses was successfully fabricated.

Keywords: Electronic devices, Flexible capacitor, Nanowire, Patterning, Inorganic additive

† Corresponding author: Jongbok Kim (jbkim@kumoh.ac.kr)

1. 서론

전기적 에너지를 저장하는 장치 중 하나인 캐패시터는 디스플레이, 통신시스템, 의료기기 등 다양한 전자기기에 사용되며, 공급된 에너지를 저장하고 필요 시 필요한 부분에 그 에너지를 공급함으로써 전자기기에 안정적인 전원 공급이 이루어질 수 있도록 해 주는 역할을 한다[1-3]. 이러한 캐패시터는 두 개의 전극 사이에 유전체층이 위치하는 구조로 되어 있으며, 일반적으로 각 층은 주로 단단하고 유연성이 없는 소재를 바탕으로 제작되므로 외부응력이 가해질 경우 캐패시터가 손상될 수 있어 유연한 전자장치에는 적합하지 않다는 단점을 갖고 있다. 최근에는 이러한 단점을 극복하고 캐패시터를 다양한 유연 전자장치에 적용하며 응용분야를 넓히기 위하여 단단한 전극이 아니라 유연성이 있는 전극을 사용하려는 연구가 이루어지고 있으며, 은 나노와이어 기반 유연전극은 다양한 유연전극 후보군 중 대표적인 전극 소재라고 할 수 있다[4-6].

은 나노와이어 기반 전극은 수십 나노미터의 직경과 수십 마이크로미터의 길이를 갖는 은 나노와이어를 이용하여 제작된 전극으로 전도성이 없는 기판에 은 나노와이어를 코팅하여 제작된다. 구체적으로 은 나노와이어 코팅 시 은 나노 와이어와 은 나노와이어 사이에 네트워크가 형성되고 전하는 이러한 네트워크를 통해 하나의 은 나노와이어에서 다른 나노와이어로 흐를 수 있음으로써 전기가 한 쪽에서 다른 쪽으로 흐를 수 있는 형태를 가지고 있다[7-10]. 이러한 나노와이어 네트워크 기반의 은 나노 와이어 전극은 외부응력이 인가되게 되면은 나노와이어 사이의 각도는 변화될 수 있으나 접촉하고 있는 나노와이어 사이의 연결부는 변화가 없게 되어 외부응력과 관계없이 낮은 전기저항을 나타낼 수 있는 특징을 갖고 있으며[11-13], 은 나노와이어 기반 전극 사이에 유전체 층을 형성함으로써 유연하면서도 전기를 저장할 수 있는 유연 캐패시터를 제작할 수 있게 된다[14,15].

은 나노와이어 기반 유연전극을 이용하여 캐패시터를 제작하기 위해서는 전기를 저장하는 영역인 활성화 층을 정의하기 위한 전극 패터닝 공정이 필수적이다[16-20]. 은 나노와이어 기반 전극을 패터닝하기 위한 공정으로는 포토 리소그래피 공정이 주로 사용된다. 구체적으로, 먼저 일반적인 포토리소그래피 공정과 동일하게 먼저 패터닝을 형성하고자 하는 은 나노와이어를 절연성 기판에 코팅한다. 그 후 그 위에 감광제를 도포하고 마스크를 통해 자외선을 조사하며 현상액으로 현상함으로써 감광제 패터닝을 형성한다. 다음으로 에칭액을 이용하여 은 나노와이어를 선택적으로 에칭하고 감광제를 박리하면 은 나노와이어 패터닝 공정이 완성되게 된다. 그러나 이러한 포토리소그래피 공정은 반도체 산업 등 다양한 분야에서 사용되고 있어 기술적 성숙도가 높다는 장점을 가지고 있지만, 공정 수가 매우 많고

감광제, 현상액 등 패터닝에 사용되는 물질이 환경에 유해하며 공정 장비가 비싸 캐패시터 제작비용을 증가시킨다는 단점을 갖는다. 또한 캐패시터 제작을 위해서는 두 개의 전극이 필요하므로 전극 패터닝 공정을 두 차례에 걸쳐 진행해야 하며, 이 또한 캐패시터 제조 단가의 상승으로 이어질 수 있다.

본 연구에서는 캐패시터 상부전극과 하부전극을 동시에 패터닝함으로써 캐패시터 제작에 필요한 전극 패터닝 공정을 단축할 수 있는 연구를 진행하였으며, 이를 위해 접착력 제어를 기반으로 은 나노와이어 전극을 패터닝하는 접착력 제어 기반 비광학적 패터닝 기술을 도입하였다. 즉, 표면처리를 통해 Polyethylene Terephthalate (PET) 기판에 대한 은 나노와이어의 접착력을 국부적으로 제어하였으며 접착력이 높은 영역에 코팅된 은 나노와이어는 PET 기판에 잔류하고 접착력이 낮은 영역의 은 나노와이어는 타 고분자에 함침되도록 함으로써 한 번의 패터닝 공정으로 두 개의 유연전극을 동시에 패터닝하였다. 또한, 유연 캐패시터의 성능을 향상시키기 위하여 유전체층에 높은 유전상수를 갖는 무기계 나노소재를 도입하였다. 무기계 나노소재를 도입함으로써 유전체 층의 유전율을 증가시킬 수 있었으며 이를 통해 캐패시터의 전기저장 능력을 향상시킬 수 있었다. 그리고 은 나노와이어 기반 전극을 사용함으로써 외부의 응력에 관계없이 유사한 수준의 정전용량을 갖는 유연 캐패시터를 제작할 수 있었다.

2. 실험 방법

단일 공정으로 캐패시터용 상부 전극과 하부전극을 동시에 패터닝하기 위하여 접착력 제어 기반 패터닝 기술을 이용하였다[20]. Fig. 1은 은 나노와이어 기반의 캐패시터용 상·하부 유연전극을 동시에 패터닝하고 이를 이용하여 캐패시터를 제작하기 위한 공정을 나타낸다. 먼저 유연하면서도 전기를 통하지 않으며 은 나노와이어와 접착성이 낮은 기판으로 PET를 준비하였다. 그 후 마스크를 이용하여 PET 기판을 일부 가린 후 UV/Ozone (ultra-violet ozone) 처리하였으며 이를 통해 소수성 특징을 갖는 PET 기판 일부를 친수성으로 개질하였다. 다음으로 표면처리된 PET 기판에 은 나노와이어를 스펀코팅하였다. 은 나노와이어는 물에 분산되어 있는 0.3 wt% 용액을 이용하였으며 C3Nano 사로부터 구매하여 특별한 처리 없이 사용하였다. 은 나노와이어 코팅 속도는 1,000 rpm이었으며, 은 나노와이어 코팅 후 100°C에서 1분간 건조하여 잔류 용매를 제거하였다. 그 후 은 나노와이어 위에 광경화성 고분자인 Norland Optical Adhesive 63 (NOA63, Norland Products Inc.)를 500 rpm 조건에서 1분간 스펀코팅하였다. 코팅이 끝난 후 NOA63을 365 nm UV 하에서 13분간 경화하였으며 경화된 NOA63을 PET 기판에서 분리하였다. 이 때 UV/Ozone

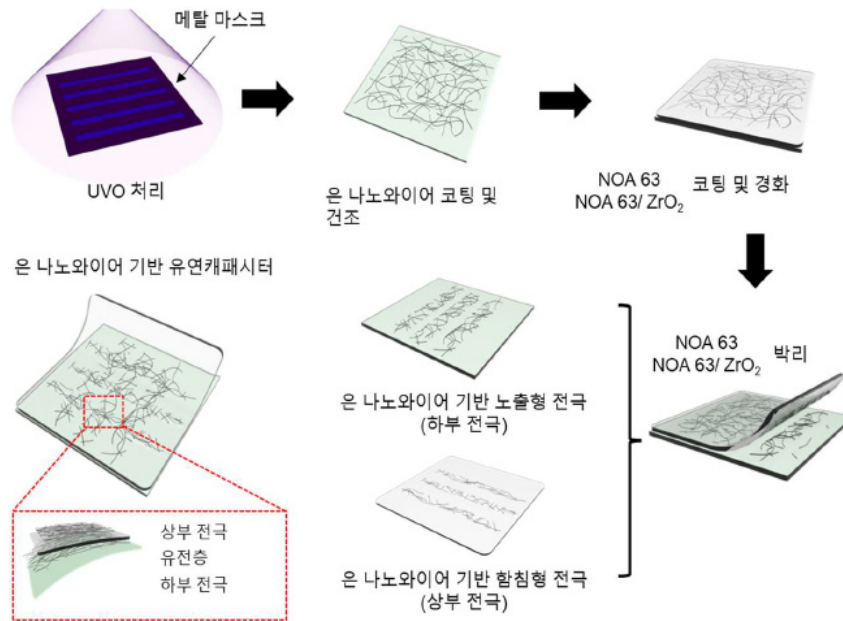


Figure 1. 접착력 제어 기반 패터닝 공정이 적용된 은 나노와이어 기반 유연 캐패시터 제작 공정.

처리된 PET 영역에 있던 은 나노와이어는 PET 기판과의 접착력이 강해 PET 기판에 잔류하였으며 UV/Ozone 처리 되지 않은 PET 영역에 있던 은 나노와이어는 기판과의 접착력이 약해 NOA63에 함침되었다. 그 결과 한 번의 공정으로 패턴이 형성된 은 나노와이어 기반 두 종류의 유연전극을 제조할 수 있었다. 마지막으로 PET 위에 제작된 은 나노와이어 전극 위에 NOA/은 나노와이어 전극을 부착하고 최종 경화하였으며 이를 통해 은 나노와이어 기반 캐패시터 제작을 완료하였다.

단일 패터닝 공정으로 제작된 은 나노와이어 전극 기반 캐패시터의 정전용량을 증가시키기 위해서 유전율이 높은 무기계 나노소재인 지르코니아 나노입자를 유전층으로 사용되는 NOA63에 도입하였다. 지르코니아 나노입자를 NOA63에 도입하기 위하여 100°C에서 지르코니아와 NOA 63을 혼합하였으며 추가적으로 마그네틱 바를 이용하여 상온에서 12시간 혼합을 진행하였다. 그 후 Fig. 1에서 NOA 63 대신 NOA63/지르코니아 혼합액을 은 나노와이어 함침을 위한 광경화성 고분자로 사용하여 유전율이 증가된 유전체층을 갖는 유연 캐패시터를 제작하였다. 은 나노와이어 전극의 경우 패턴이 잘 되었는지 확인하기 위하여 광학현미경(OM, optical microscope)과 주사전자현미경(SEM, scanning electron microscope) 분석이 진행되었으며, 캐패시터의 성능은 LCR 미터를 이용하여 정전용량을 측정함으로써 분석되었다. 그리고 상하부 전극으로서의 특성을 평가하기 위해서 면저항 측정기(RC21475, EDTM사)를 이용하여 각 전극의 면저항을 측정하였다.

3. 결과 및 토론

제작된 은 나노와이어 노출형 하부전극과 함침형 상부 전극이 유연 커패시터의 전극으로 응용이 가능한지 확인하기 위하여 각 전극의 면저항을 측정하였다. Fig. 2는 은 나노와이어 노출형 전극과 함침형 전극의 면저항을 나타낸다. Fig. 2와 같이 은 나노와이어 기반 노출형 전극의 면저항은 $41 \pm 1 \Omega/\square$ 로 측정되었으며, 은 나노와이어 기반 함침형 전극의 면저항은 $35.6 \pm 0.89 \Omega/\square$ 로 측정되었다. 두 전극의 은 나노와이어는 1000 rpm의 같은 스피코팅 속도에서 코팅되었기 때문에 유사한 은 나노와이어 밀도를 가진 네트워크가 형성되어 전도도가 거의 유사한 것을 확인하였으며, 충분히 낮은 저항으로부터 유연 커패시터의 상부 및 하

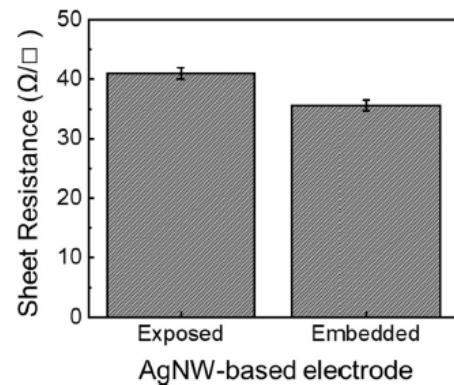


Figure 2. 은 나노와이어 기반 노출형 전극과 함침형 전극의 면저항.

부전극으로서 응용 가능하다는 것을 확인하였다.

다음으로 접착력 제어 기반 패터닝 공정을 통해 은 나노와이어 기반 전극 패터닝 형성이 잘 되었는지 확인하기 위하여 현미경 분석을 실시하였다. Fig. 3은 간단한 친수화 처리 및 접착력 제어를 기반으로 패터닝된 은 나노와이어 기반 전극과 유연 캐패시터의 현미경 이미지를 나타낸다. Fig. 3(a)와 같이 표면처리를 통해 PET 기판과 은 나노와이어 사이의 접착력이 강한 부분은 은 나노와이어가 PET 기판에 남아있는 것을 확인할 수 있었으며, 은 나노와이어와 PET 기판 사이의 접착력이 약한 부분은 은 나노와이어가

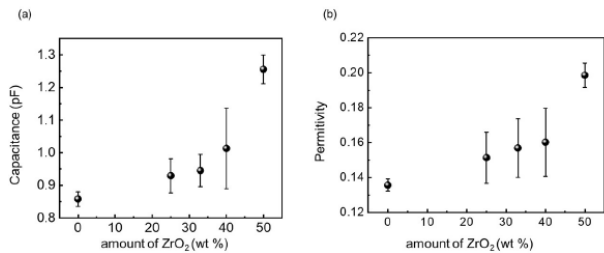


Figure 6. 지르코니아 나노입자 함량에 따른 은 나노와이어 기반 유연캐패시터의 (a) 정전용량 및 (b)이로부터 계산된 유전상.

PET 기판에서 떨어져 나와 NOA63에 함침된 것을 확인할 수 있었다. 그리고 유연 캐패시터를 제작하기 위하여 은 나노와이어 노출형 전극 위에 함침형 전극을 부착함으로써 활성화층을 정의하였다. Fig. 3(c)와 같이 서로 직교하게 부착함으로써 깨끗하게 활성화층을 제어한 것을 광학현미경을 통해 확인하였다. 유연캐패시터의 활성화층을 미세하게

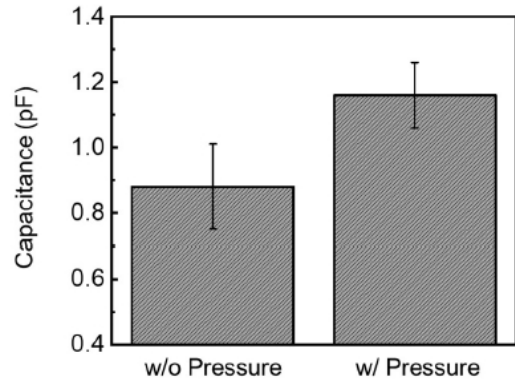


Figure 4. 단일 패터닝 공정으로 제작된 은나노와이어 기반 유연캐패시터의 압력 유/무에 따른 정전용량.

제작하기 위해 미세한 메탈 마스크를 이용하여 미세 패터닝을 동일한 방법으로 진행하였다. Fig. 3(d)와 같이 선폭 600 μm을 갖는 은 나노와이어 노출형 전극을 제작하였으며 미세하게 패터닝된 은 나노와이어 노출형 전극을 FE-SEM을 통해 확인하였다. 그리고 PET 기판과 은 나노와이어간의 접착력이 낮아 모두 광경화성 고분자인 NOA63으로 모두 떨어져 나온 은 나노와이어 함침형 전극의 경우 역시, 깨끗하게 패터닝된 것을 Fig. 3(e)를 통해 확인할 수 있었다. Fig. 3(f)와 같이 은 나노와이어 함침형 전극을 상부전극으로 노출형 전극을 하부전극으로 하는 유연 캐패시터가 잘 만들어진 것 또한 확인할 수 있었다.

상·하부전극 동시 패터닝 기술을 이용하여 제작된 은 나노와이어 전극 기반 유연 캐패시터의 특성을 확인하기 위하여 LCR 미터기를 이용하여 정전용량을 측정하였다. Fig. 4와 같이 단일 패터닝 공정으로 제작된 은 나노와이어

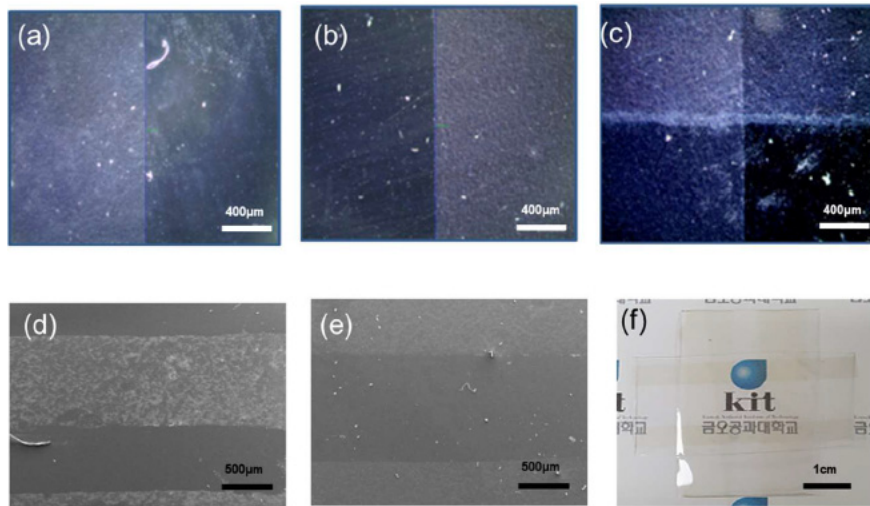


Figure 3. 은 나노와이어 기반 (a) 노출형, (b)함침형 전극 및 (c) 상·하부전극이 결합된 유연 캐패시터의 광학현미경 이미지와 은 나노와이어 기반 (d) 노출형, (e) 함침형 전극의 FE-SEM 이미지, (f) 실제 제작된 유연 캐패시터 사진.

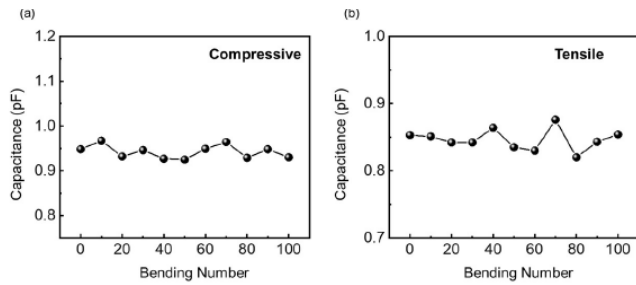


Figure 5. (a) 압축 응력과 (b) 인장 응력에 따른 은 나노와이어 기반 유연 캐패시터의 정전용량.

기반 유연캐패시터의 정전용량을 측정하였을 때, 0.88 ± 0.13 pF의 정전용량을 확인하였다. 그리고 17090 Pa의 압력은 은 나노와이어 기반 유연캐패시터에 주었을 때, 1.16 ± 0.1 pF으로 정전용량이 증가한 것을 확인하였다. 이는 캐패시터에 압력을 주었을 때, 압력에 의해 유전층의 두께가 변경되어 정전용량의 값이 증가된 것으로 판단되었다. 이를 통해 단일 패터닝 공정으로 제작된 은 나노와이어 기반 유연 캐패시터가 잘 작동됨을 확인하였으며 정전용량이 압력에 반응하는 것 또한 압력 변화에 따른 정전용량 측정을 통해 확인하였다.

은 나노와이어 기반 유연 캐패시터가 다양한 기계적 응력에 따라 안정한지 확인하기 위하여 압축응력과 인장응력에 따른 유연 캐패시터의 정전용량을 측정하였다. Fig. 5(a)와 같이 단일 패터닝 공정으로 제작된 은 나노와이어 기반 유연 캐패시터에 압축응력을 100번 주었을 때, 유연 캐패시터의 정전용량이 0.95pF에서 0.93pF으로 거의 변화가 없는 것을 확인하였다. 또한 Fig. 5(b)와 같이 유연캐패시터에 인장응력을 100번 주었을 때, 정전용량이 0.85pF 수준으로 거의 변화가 없는 것을 확인하였다. 은 나노와이어 기반 유연전극은 우수한 기계적 응력에 대한 안정한 특성을 가지고 있음을 확인하였다. 또한 고분자 수지에 함침되어 있는 은 나노와이어 함침형 전극은 다양한 응력에 대해 노출형 전극보다 우수한 기계적 특성을 가지고 있어 이를 유연 캐패시터로서 응용하였을 때, 다양한 기계적 응력에 대해 안정성을 가지는 것을 확인하였다.

다음으로 유연 캐패시터의 낮은 정전용량을 향상시키기 위하여 유전율이 높은 무기계 나노소재인 지르코니아 나노입자를 유전층으로 사용되는 NOA63에 도입하였으며, 지르코니아 나노입자 함량에 따른 정전용량을 측정하였다. 그리고 측정된 정전용량을 이용하여 도입된 지르코니아 나노입자 함량에 따른 유전상수를 계산하였다. 먼저 Fig. 6(a)와 같이 도입된 지르코니아 나노입자 함량에 따른 정전용량을 측정하였다. 지르코니아 나노입자가 도입되지 않은 유연 캐패시터의 경우, 0.86pF의 정전용량을 나타내었다. 이러한 유연 캐패시터에 지르코니아 나노입자를 도입하게 되면 그 함량에 따라 정전용량이 0.86pF에서 0.93pF, 0.95

pF, 1.01pF, 1.26pF으로 점차 증가하였다. 최대 50wt% 지르코니아 나노입자가 도입된 유연 캐패시터의 경우, 가장 높은 1.26pF의 정전용량을 나타내었다. 도입된 지르코니아 나노입자 함량에 따라 측정된 정전용량을 이용하여 각각의 유전상수를 계산하였다. Fig. 4(b)에서 보듯이 지르코니아 나노입자가 도입되지 않은 유연 캐패시터의 경우, 유전상수가 0.14로 계산되었다. 도입되는 지르코니아 나노입자 함량에 따라 계산된 유전상수는 0.14에서 0.15, 0.16, 0.20으로 점차 증가하였다. 유전율이 높은 무기계 지르코니아 나노입자의 도입을 통해 유전상수를 향상시킬 수 있었으며, 향상된 유전상수를 갖는 유전층을 이용하여 높은 정전용량을 갖는 유연 캐패시터를 제작할 수 있었고 유연 캐패시터의 전기저장 능력을 향상시킬 수 있었다.

4. 결론

본 논문에서는 상·하부전극 동시 패터닝 기술을 통해 은 나노와이어 함침형 전극과 노출형 전극을 단일 공정으로 패터닝하고 이를 이용하여 유연 캐패시터를 제작하였다. 즉, 간단한 UV/Ozone 표면처리를 통해 은 나노와이어와 PET 기판 간의 접착력을 제어하여 동시에 패터닝된 은 나노와이어 함침형 전극과 노출형 전극을 제작할 수 있었으며 광학현미경을 통해 각 전극이 깨끗하게 패터닝됨을 확인할 수 있었다. 제작된 은 나노와이어 기반 유연 캐패시터의 다양한 기계적 응력에 따른 정전용량을 측정해 본 결과, 우수한 기계적 안정성을 확인하였다. 또한 낮은 전기저장 능력을 향상시키기 위하여 유전율이 높은 무기계 지르코니아 나노입자를 도입하였다. 지르코니아 나노입자의 함량에 따른 정전용량의 증가를 통해 전기저장 능력이 향상된 것을 확인하였다. 결론적으로 단일 패터닝 공정으로 제작된 은 나노와이어 기반 유연 캐패시터가 성공적으로 제작되었음과 우수한 기계적 안정성을 확인하였으며, 유전율이 높은 무기계 나노입자 도입을 통해 전기저장 특성을 향상시킬 수 있었다.

Acknowledgments

이 연구는 2021년 금오공과대학교 학술연구비로 지원되었음.

References

1. C. Fu, W. Tang, Y. Miao, A. Xu, A. Nilghaz, W. Xu, K. Dong, B. Su, Z. Xia, *Nano Energy*, **106**, 108078 (2023).
2. K. Calautit, D.S.N.M. Nasir, B.R. Hughes, *Renew. Sustain. Energy Rev.*, **147**, 111230 (2021).
3. Z. Chen, M.-K. Law, P.-I. Mak, X. Zeng, R.P.

- Martins, *IEEE J. Solid-State Circuits*, **55**, 2106 (2020).
4. M. Peddigari, J.H. Park, J.H. Han, C.K. Jeong, J. Jang, Y. Min, J.W. Kim, C.W. Ahn, J.J. Choi, B.D. Hahn, S.Y. Park, W.H. Yoon, D.S. Park, D.Y. Jeong, J. Ryu, K.J. Lee, G.T. Hwang, *ACS Energy Lett.*, **6**, 1383 (2021).
 5. H. Palneedi, M. Peddigari, G.T. Hwang, D.Y. Jeong, J. Ryu, *Adv. Func. Mater.*, **28**, 1803665 (2018).
 6. Y. Zhou, Q. Wang, *J. Appl. Phys.*, **127**, 240902 (2020).
 7. D. Ko, B. Gu, J. Cheon, J.S. Roh, C.S. Kim, S. Jo, D.C. Hyun, J. Kim, *Mater. Chem. Phys.*, **223**, 634 (2019).
 8. M. Chae, D. Ko, Y. Ma, S. Jo, D.C. Hyun, H.J. Oh, J. Kim, *Appl. Sci.*, **19**, 2202 (2020).
 9. S.B. Chu, D. Ko, J. Jung, S. Jo, D.C. Hyun, H.J. Oh, J. Kim, *Nanomaterials*, **12**, 461 (2022).
 10. M. Lagrange, D.P. Langley, G. Giusti, C. Jiménez, Y. Bréchet, D. Bellet, *Nanoscale*, **7**, 17410 (2015).
 11. Y. Ma, G.W. Sim, S. Jo, D.C. Hyun, J.-S. Roh, D. Ko, J. Kim, *Appl. Sci.*, **14**, 420 (2024).
 12. J. Jung, H. Cho, R. Yuksel, D. Kim, H. Lee, J. Kwon, P. Lee, J. Yeo, S. Hong, H.E. Unalan, S. Han, S.H. Ko, *Nanoscale*, **11**, 20356 (2019).
 13. G. Zeng, W. Chen, X. Chen, Y. Hu, Y. Chen, B. Zhang, H. Chen, W. Sun, Y. Shen, Y. Li, F. Yan, Y. Li, *J. Am. Chem. Soc.*, **144**, 8658 (2022).
 14. J. Wang, H. Lou, J. Meng, Z. Peng, B. Wang, J. Wan, *Sens. Actuators, B.*, **305**, 127529 (2020).
 15. Y. Qin, L. Yao, F. Zhang, R. Li, Y. Chen, Y. Chen, T. Cheng, W. Lai, B. Mi, X. Zhang, W. Huang, *ACS Appl. Mater. Interfaces*, **14**, 38021 (2022).
 16. J. Ham, J. Yang, W. Gao, H. Bai, *Adv. Func. Mater.*, **31**, 2010155 (2021).
 17. J. Park, G. Kim, B. Lee, S. Lee, P. Won, H. Yoon, H. Cho, S.H. Ko, Y. Hong, *Adv. Mater. Technol.*, **5**, 2000042 (2020).
 18. Y.U. Kim, N.Y. Kwon, S.H. Park, C.W. Kim, H.D. Chau, M.H. Hoang, M.J. Cho, D.H. Choi, *ACS Appl. Mater. Interfaces*, **13**, 61463 (2021).
 19. D. Yoo, D.-J. Won, W. Cho, S. Kim, J. Kim, *Small Methods*, **5**, 2101049 (2021).
 20. D. Ko, B. Gu, S.J. Kang, S. Jo, D.C. Hyun, C.S. Kim, J. Kim, *J. Mater. Chem. A.*, **7**, 14536 (2019).