

IoT 어플리케이션에서 활용하는 참조 전압을 같이 생성할 수 있는 표준 편차가 낮은 온도 센서

A temperature sensor with low standard deviation with generating reference voltage for use in IoT applications

오주원^{1,2}, 부영건^{1,2}, 정연재², 이강윤^{1,2,+}
(Juwon Oh^{1,2}, Younggun Pu^{1,2}, Yeonjae Jung^{1,2} and Kangyoon Lee^{1,2,+})

요약

본 논문은 BJT 소자의 온도 특성에 의해 생성되는 전류를 활용하여 ADC 와 함께 센서의 정보를 변환하는 과정에서 필요한 참조 전압(Reference Voltage)과 온도센서 전압을 하나의 증폭기에서 생성하고자 하는 목적에 따라 설계하는 회로를 제안한다. 이와 함께 회로의 표준 편차를 줄이기 위한 두개의 컨트롤 방식이 추가되어 10 배 이상의 표준 편차를 감소시키는 결과를 얻게 된다. 제안하는 회로의 면적은 0.057mm^2 이며 55nm RF 공정을 활용하였다.

ABSTRACT

This paper presents a circuit design aimed at generating the required reference voltage and temperature sensor voltage in conjunction with an ADC, utilizing the current generated by temperature characteristics of BJT components for sensor data conversion. Additionally, two control methods are introduced to reduce the standard deviation of the circuit, resulting in over a ten-fold decrease in standard deviation. The proposed circuit occupies an area of 0.057mm^2 and was implemented using 55nm RF process.

KEY WORDS

Temperature Sensor; Band-Gap Reference (BGR); Chopping Control; DEM(Dynamic Element Matching) Control; Core Sharing.

I. 서론

온도 센서 회로는 다양한 System on Chip (SoC)에서 칩의 온도를 감지하고 시스템 제어 혹은 정보 전송을 하기 위해서 사용되는 장치이다. 일반적인 온도 센서는 해당 센서의 전압을 감지하고 데이터를 변환하기 위한 회로로써, Analog to Digital Converter (ADC)와 함께 사용되며, ADC가 구동되기 위해 참조 전압을 생성하는 회로를 별도로 구성하게 된다.

그림 1은 일반적인 온도 센서 및 데이터 변환 회로의 블록 다이어그램을 나타낸다. 해당 방법을 통해 센서 회로와 데이터 생성 시스템을 구성할 경우, BJT (Bipolar Junction Transistor)를 활용한 온도 센서 및 BJT를 활용한 참조 전압을 생성하는 회로 및 데이터 생성 회로에 대한 면적이 상당한 부담으로 돌아오게 되며, 이는 SoC를 제작하는데 면적에 대한 문제점으로 직면하게 된다.

또한, 회로의 성능에 대한 표준 편차의 수치가 클 경우, 시스템의 표준 편차로 이어지며 결국 Chip의 양산을 진행하게 되면 곧 테스트 보정을 시행해야 하는 시간 혹은 횟수가 늘어나는 결과를 가지게 된다.

본 논문은 이러한 면적 및 회로의 산포 문제를 해결하고자 하나의 증폭기에서 센서

¹ Department of Electrical and Computer Engineering, Sungkyunkwan University

⁺Corresponding author: Kangyoon Lee, klee@skku.edu

² SKAIChips

(Received Apr. 5, 2024, Revised Apr. 21, 2024, Accepted Apr. 24, 2024)

전압과 참조 전압을 동시에 생성하며 표준 편차를 줄이는 회로를 제안하게 되었다.

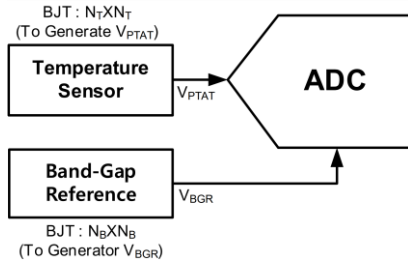


그림 1. 일반적인 온도센서 및 데이터 변환 구성도

II. 본 론

1. 제안하는 센서와 ADC 구성의 전체 회로도

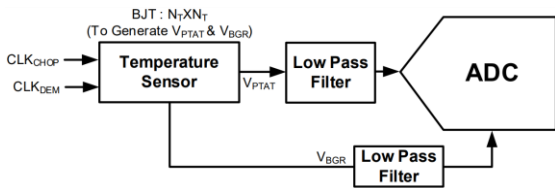


그림 2. 제안하는 온도센서 및 데이터 변환 구성도

그림 2는 제안하고자 하는 온도 센서와 함께 ADC를 구성한 블록 다이어그램을 나타낸다. 온도 센서에서 ADC에 제공할 PTAT (Proportional to Absolute Temperature) 타입의 센서 전압과 함께 CTAT(Complementary To Absolute Temperature) 특성을 합쳐 Band-gap 방식의 참조 전압을 생성하여, ADC가 구동하기 위한 전압을 제공하는 방식으로 설계되었다. 이와 함께 Chopping / DEM(Dynamic Element Matching) control 신호를 내부 디지털 회로로부터 받으며, LPF(Low Pass Filter)를 통해 average voltage로 adc에 제공하게 된다.

제안하는 방식의 온도 센서를 설계하게 되면, 면적이 줄어들고, Chopping / DEM Control을 통해 센서 출력 전압의 표준 편차가 줄어들게 되는 이점을 얻을 수 있다.

2. 제안하는 온도 센서

(1) 회로도

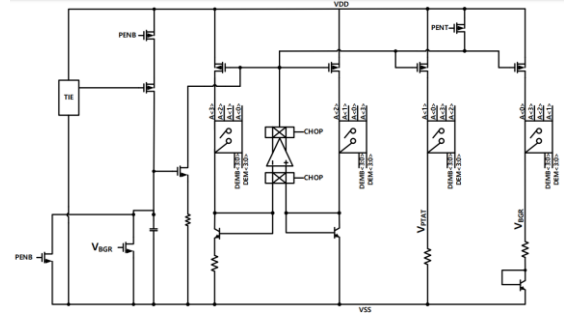


그림 3. 제안하는 온도센서 회로

그림 3은 제안하고자 하는 온도 센서의 회로도를 나타낸다. 좌측부터 온도 센서를 동작시키기 위한 Start up회로와 함께 가운데에 PTAT과 CTAT 특성을 정의하는 PDK에서 제공받은 NPN BJT와 저항 그리고 증폭기가 구성되어 있다.

증폭기가 구동되기 위한 바이어스는 내부에 바이어스 회로로부터 인가 받아 구동된다.

다음으로, 우측에 V_{PTAT} 과 V_{BGR} 전압을 정의하는 저항과 BJT로 구성되어 있다.

또한 증폭기의 mismatch를 보상하기 위한 Chopping control 신호를 받으며, 상단의 PMOS branch의 mismatch를 보상하기 위한 DEM control 신호를 받게 된다.

(2) 동작 과정

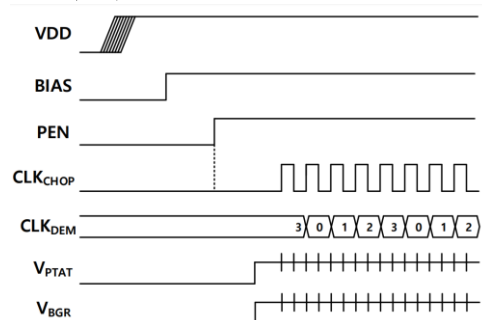


그림 4. 제안하는 온도 센서의 동작 과정

그림 4 는 제안하는 온도 센서의 동작 과정을 나타낸다. 공급 전압(VDD)이 인가되고, 증폭기의 BIAS 를 받은 뒤 PEN 신호가 켜지면 V_{PTAT} 과 V_{BGR} 전압이 켜지게 된다. 이후 Chopping / DEM control 신호가 인가되면 해당 신호에 맞춰 동작하며 필터를 지나 ADC 에 인가되게 된다.

III. 실험 결과

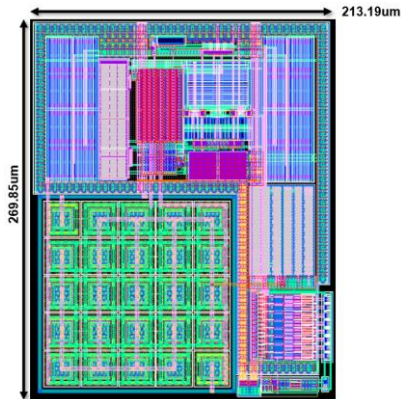


그림 5. 온도 센서 레이아웃

그림 5 는 제안하는 온도 센서의 레이아웃을 나타낸다. 좌측 하단의 25 개의 BJT 와 함께 상단 중앙에 위치한 증폭기 그리고 양단의 Chopping / DEM 신호를 인가 받기 위한 mux 와 함께 우측 하단에 enable 신호를 받는 logic block 으로 구성되어 있다. 전체 면적은 약 0.057mm^2 정도 사용하게 된다.

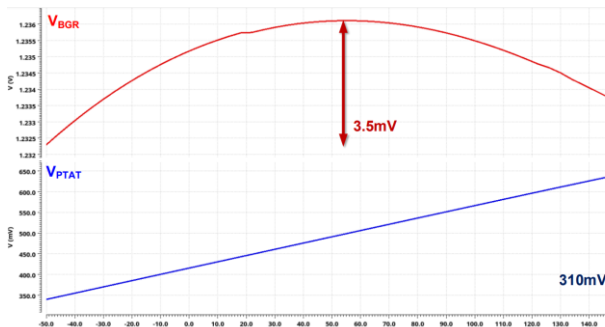


그림 6. 온도 특성 시뮬레이션 결과

그림 6 은 제안하는 온도 센서의 온도 특성을 확인한 시뮬레이션 결과이다. $-50 \sim 150(\text{도})$ 의 범위 내에서 V_{PTAT} 의 온도 센서 출력과 V_{BGR} 의 참조 전압 출력을 확인하였다.

V_{PTAT} 의 온도 센서 출력은 약 310mV 의 전압 차이를 가지고 온도 범위 내에서 PTAT 전압이 형성된 것을 확인할

수 있고, V_{BGR} 의 참조 전압은 온도 범위 내에서 약 3.5mV 의 전압 차이를 가지며 1.2V 부근에서 전압이 형성 되어있는 것을 확인할 수 있다.

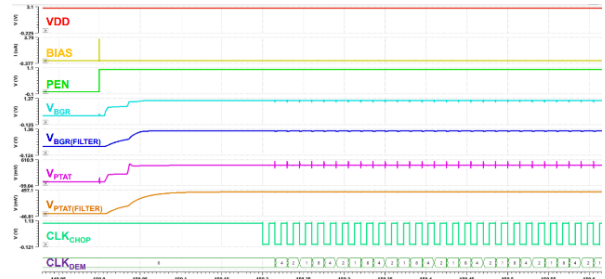


그림 7. 동작 시뮬레이션 결과

그림 7 은 제안하는 온도 센서의 동작을 확인한 transient simulation 결과이다. VDD 가 준비된 상태에서 PEN 을 켜고 뒤 V_{PTAT} 과 V_{BGR} 이 켜지면서 전압이 settling 이 진행되며, 이후 Chopping / DEM 신호가 켜지면서 두 전압의 표준편차를 줄이는 과정이 진행되고, 이를 필터링하여 ADC 에 인가하게 된다.

그림 8 은 제안하는 온도 센서의 monte carlo simulation 결과를 나타낸다. 각각의 시뮬레이션 결과는 Chopping / DEM control 을 off 조건과 on 조건으로 나눠서 확인한 결과이다. 해당 control 신호를 off 시킨 조건에서의 결과는 약 15.2mV 의 표준편차를 보였고 on 시킨 조건에서의 결과는 약 1.2mV 로 약 13 배의 표준편차를 보였다.

표 1 은 제안하는 회로에 대한 성능을 비교하여 타 논문과 비교한 결과를 나타낸다. 제안하는 회로는 55nm RF 공정을 활용하여 $-50 \sim 150(\text{도})$ 및 $1.5 \sim 3.5(\text{V})$ 의 공급전압 범위 내에서 동작 가능하도록 설계되었다. 온도 센서 출력 전압의 NTC 값은 약 1.55mV 이며 전류는 동작 범위 내 약 $70\mu\text{A}$ 이내 전류를 소모하는 것을 확인하였다. 면적은 약 0.057mm^2 를 사용하여 레이아웃이 진행됨을 확인하였다.

표 1. 온도 센서 성능 요약 및 비교표

Table1. Temperature sensor performance summary and comparison table

	This work	[1]	[2]	[3]	[4]
출력정보(방식)	온도, 참조(전압)	온도(전압)	온도(전압)	온도(주파수)	온도(주파수)
온도범위(° C)	-50 ~ 150	-55 ~ 125	-40 ~ 125	0 ~ 100	0 ~ 100
공급전압(V)	1.5 ~ 3.5	1.5	0.85	1.0	1.2
면적(mm ²)	0.057	0.08	0.085	0.05	0.09

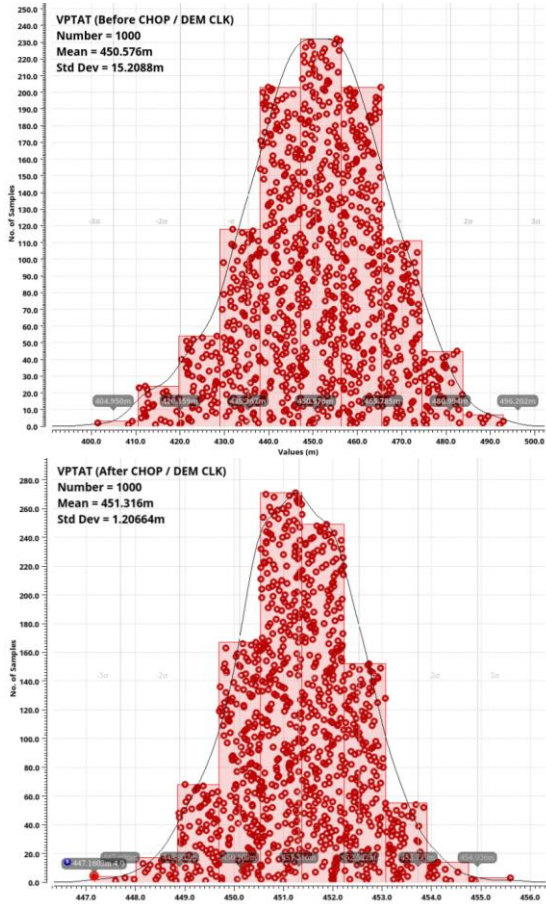


그림 8. 몬테카를로 시뮬레이션 결과

IV. 결론

본 논문은 온도 센서와 함께 ADC의 데이터 변환 인터페이스를 구성하는 과정에서 필요한 참조 전압을 하나의 회로에서 생성하는 회로를 제안하였다. 또한 Chopping / DEM control을 통해 산포를 줄임으로써 회로의 편차를 줄이는 방안을 제안하였다.

이를 통해 면적을 줄일 수 있는 효과가 있으며, 전체적인 산포가 약 13 배가 줄어드는 결과를 시뮬레이션을 통해 확인하였다.

제안하는 회로는 IoT 전자기와 관련된 System on Chip (SoC)에서 시스템 온도의 정보를 센싱하고 활용하는 인터페이스를 구성할 때 활용할 수 있다.

감사의 글

본 연구는 2024년도 산업통상자원부 및 산업기술평가관리원(KEIT) 연구비 지원에 의한 연구임(20016266) 그리고 과학기술 정보통신부 및 정보통신기획평가원 의 ICT 명품인재양성 사업의 연구결과로 수행되었음 (IITP-2024-2020-0-01821)

참고 문헌

- [1] K. Souri, Y. Chae, and K. A. A. Makinwa, "A CMOS temperature sensor with a voltage-calibrated inaccuracy of ± 0.15 °C (3σ) from -55 °C to 125 °C," *IEEE J. Solid-State Circuits*, vol. 48, no. 1, pp. 292-301, Jan. 2013.
- [2] K. Souri, Y. Chae, F. Thus, and K. Makinwa, "12.7 A 0.85V 600 nW all-CMOS temperature sensor with an inaccuracy of ± 0.4 °C (3σ) from -40 to 125 °C," in *Proc. IEEE Int. Solid-State Circuits Conf. (ISSCC)*, Feb. 2014, pp. 222-223.
- [3] Y.-S. Lin, D. Sylvester, and D. Blaauw, "An ultra low power 1V, 220 nW temperature sensor for passive wireless applications," in *Proc. IEEE Custom Integr. Circuits Conf. (CICC)*, Sep. 2008, pp. 507-510.
- [4] S. Jeong, Z. Foo, Y. Lee, J.-Y. Sim, D. Blaauw, and D. Sylvester, "A fully-integrated 71 nW CMOS temperature sensor for low power wireless sensor nodes," *IEEE J. Solid-State Circuits*, vol. 49, no. 8, pp. 1682-1693, Aug. 2014

오주원 (Juwon Oh), 정회원



2022년 2월 : 강남대학교
IoT 전자공학과 졸업
2022년 8월~현재 : 성균
관대학교 전자전기컴퓨
터공학과 석사과정

<관심분야> 전력 통합 회로, 센서 인터페이스,
인공지능 반도체 설계

부영건 (Younggun Pu)



2006년 2월 : 건국대학교
전기전자공학부 졸업
2008년 2월 : 건국대학교
전기전자공학부 석사
2012년 2월 : 건국대학교
전기전자공학부 박사
2012년 3월~2013년 : 삼
성전자 DMC 근무

2013년 ~ 2019년 : WDT/Hivics 근무

2019년 ~ 현재 : 성균관대학교 연구교수 재직
중

2020년 ~ 현재 : 스카이칩스 연구소장 재직 중
<관심분야> 시스템 반도체(SoC), 고속 인터
페이스 설계

정연재 (Yeonjae Jung)



1997년 2월 : 서울대학교
전기정보공학부 졸업
1999년 2월 : 서울대학교
전기정보공학부 석사
2003년 2월 : 서울대학교
전기전자공학부 박사
2003년 3월 ~ 2014년 :
GCT Semiconductor
Inc. 근무

2014년 ~ 2020년 : Celfras Semiconductor
Inc. 근무

2021년 ~ 현재 : 스카이칩스 CTO(Chief
Technology Officer)
재직 중

<관심분야> 전력 통합 회로, CMOS RF 송수
신기의 설계

이강윤 (Kangyoon Lee), 정회원



1996년 2월 : 서울대학교
전기정보공학부 졸업
1998년 2월 : 서울대학교
전기정보공학부 석사
2003년 2월 : 서울대학교
전기전자공학부 박사
2003년 3월 ~ 2005년 :

GCT Semiconductor
Inc. 근무

2005년 ~ 2011년 : 건국대학교 전자공학과
조교수 근무

2012년 ~ 현재 : 성균관대학교 정보통신공학
부 교수 재직 중

2019년 ~ 현재 : 스카이칩스 CEO(Chief
Executive Officer) 재직 중

<관심분야> 전력 통합 회로, CMOS RF 송수
신기, 아날로그 통합 회로, 아날로그/디지
털 혼합 모드 VLSI 시스템 설계 등