

# 후열처리 분위기에 따른 깊은 준위결함의 변화가 Ga<sub>2</sub>O<sub>3</sub>/SiC 이종접합 다이오드에 미치는 영향 분석 Effects of Deep Level Defect Variations on Ga<sub>2</sub>O<sub>3</sub>/SiC Heterojunction Diodes Due to Post-Annealing Atmosphere

정 승 환\*, 신 명 철\*, Mathieu Jarry\*\*, 구 상 모\*\*★

Seung-Hwan Chung\*, Myeoung-Chul Shin\*, Mathieu Jarry, Sang-Mo Koo\*\*★

## Abstract

In this research, we explored the influence of post-annealing atmospheres on the electrical properties of Ga<sub>2</sub>O<sub>3</sub>/SiC heterojunction diodes. We fabricated Ga<sub>2</sub>O<sub>3</sub>/SiC heterojunction diodes by RF sputtering and after the fabrication the post-annealing in various gas atmospheres was performed. We measured the changes in deep-level defects using Deep Level Transient Spectroscopy (DLTS) and we conducted an electrical characteristic of J-V measurement and Hall measurement to analyzed the effects of annealing atmosphere on Ga<sub>2</sub>O<sub>3</sub>/SiC heterojunction diode. In the N<sub>2</sub> annealed devices, the highest on-state current was measured as  $3.06 \times 10^{-2}$  A/cm<sup>2</sup>, and an increase in carrier concentration of  $3.8 \times 10^{14}$  cm<sup>-3</sup> was observed. This confirms that the variations in deep level defects due to the post-annealing atmosphere can influence the electrical properties.

## 요 약

본 연구에서는 다양한 가스 분위기에서 후열처리를 진행한 후 Ga<sub>2</sub>O<sub>3</sub>/SiC 이종접합 다이오드의 깊은 준위 결함 변화를 Deep Level Transient Spectroscopy(DLTS) 기법으로 분석하여 깊은 준위 결함의 변화가 Ga<sub>2</sub>O<sub>3</sub>/SiC 이종접합 소자의 전기적 특성에 미치는 영향을 조사하였다. 또한, J-V 측정 및 Hall 측정을 통한 전기적 특성 분석을 실시하였고, N<sub>2</sub> 분위기에서 열처리된 소자에서  $3.06 \times 10^{-2}$  A/cm<sup>2</sup>로 가장 높은 on-state current가 측정되었으며, carrier concentration은  $3.8 \times 10^{14}$  cm<sup>-3</sup>로 증가하는 것이 관측되었다. 이는 후열처리 분위기에 따른 깊은 준위 결함의 변화가 전기적 특성에 영향을 미칠 수 있음을 시사한다.

*Key words* : Ga<sub>2</sub>O<sub>3</sub>, heterojunction diode, Deep level transient spectroscopy, defect, Post annealing

\* Dept. of Electronic materials Engineering, Kwangwoon University(Researcher, Professor)

\*\* Dept. of Physics, Aix-Marseille University

★ Corresponding author

※ Acknowledgment

This work was supported by the Fostering Global Talents for Innovative Growth Program through KIAT (P0012451 and P0017308) of the MOTIE and Research Grant from Kwangwoon University in 2024. The authors thank Andrej Kuznetsov at Oslo University (UVSQ) in Oslo and Norway for allowing Research-Visit collaboration of graduate students.

Manuscript received Mar. 25, 2024; revised; Mar. 27, 2024 accepted; Mar. 29, 2024.

This is an Open-Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License(<http://creativecommons.org/licenses/by-nc/3.0>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

## 1. 서론

최근 미래자동차와 차세대 시스템 반도체에 공통적으로 적용되고 바이오 안정화 센서로도 연구 개발되는 핵심 소재로서 Ga<sub>2</sub>O<sub>3</sub> 및 SiC와 같은 고에너지갭(WBG; Wide Bandgap) 반도체에 대한 관심도가 급증하고 있다[1, 2]. 특히 Ga<sub>2</sub>O<sub>3</sub>는 다른 고에너지갭 소재에 비하여 더욱 넓은 에너지밴드갭(4.5~4.9 eV)을 가지고 고전압, 고주파 동작이 가능한 우수한 특성으로 가격경쟁력 및 소자 성능에서 더욱 유리할 것으로 기대된다[3, 4].

Ga<sub>2</sub>O<sub>3</sub> 박막은 Molecular Beam Epitaxy(MBE), Solution Deposition, RF Sputtering, Chemical Vapor Deposition(CVD), Metalorganic Vapor Phase Epitaxy (MOVPE) 그리고 Pulsed Laser Deposition(PLD)과

같은 다양한 방법으로 증착 되어왔다[5]. 또한, Ga<sub>2</sub>O<sub>3</sub>은 일본에서 이미 EFG법을 이용하여 세계최초로 2인치 기판을 상용화하는데 성공하였고 4인치로 확장시키는 추세이나, 타 WBG소재 대비 단결정 성장과 에피택시 층에 비해 여전히 높은 결함농도(~10<sup>5</sup>/cm<sup>2</sup>)를 가지고 있으며 [6, 7], 이러한 결함들은 Ga<sub>2</sub>O<sub>3</sub> 기반 장치의 성능에 영향을 미칠 수 있기에 Ga<sub>2</sub>O<sub>3</sub> 내에 존재하는 결함들에 대한 규명 및 제어가 활발히 연구되고 있다. Ga<sub>2</sub>O<sub>3</sub> 내에 존재하는 결함을 제어하기 위한 방법으로는 이온주입, 열처리, 레이저 어닐링 등 다양한 기술이 활용되고 있다. 특히, 후열처리는 결함 밀도를 감소시키고 결정성을 향상시키는 데 효과적인 방법으로 알려져 있으며[8, 9], 이는 결국 Ga<sub>2</sub>O<sub>3</sub> 기반 소자의 전기적 특성을 개선하고 장기적인 안정성을 증진시키는 데 기여할 수 있다.

본 연구에서는 상기 문제의 해결을 위하여, Ga<sub>2</sub>O<sub>3</sub>/SiC 이종접합 다이오드를 제작한 뒤 다양한 가스 분위기에서 후열처리를 진행하였고, 후열처리에 따른 깊은 준위 결함의 변화를 Deep Level Transient Spectroscopy (DLTS) 기법을 사용하여 분석하였다. 또한 Ga<sub>2</sub>O<sub>3</sub> 내부의 깊은 준위 결함의 변화에 따른 전기적 특성 분석을 진행하였고, 이를 결함과의 연관성을 규명하여 새로운 패러다임의 깊은 준위상태 제어에 기반한 차세대 고에너지 이종접합 소자의 단위구조(building block)를 구현하고자 한다.

## II. 본론

### 1. 실험 방법

#### (1) Ga<sub>2</sub>O<sub>3</sub>/SiC 이종접합 다이오드 제작

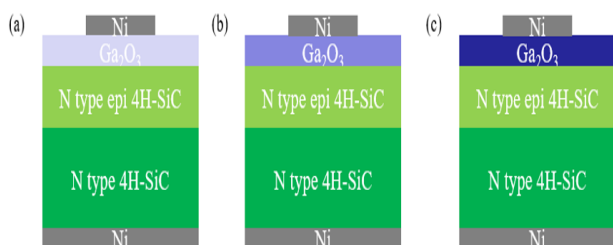


Fig. 1. Cross-sectional view of Ga<sub>2</sub>O<sub>3</sub>/4H-SiC heterojunction diode devices: (a) As-deposited, (b) N<sub>2</sub> condition, (c) O<sub>2</sub> condition post-annealing.

그림 1. Ga<sub>2</sub>O<sub>3</sub>/4H-SiC 이종접합 다이오드 소자의 단면도

(a) As-deposit (b) N<sub>2</sub> condition (c) O<sub>2</sub> condition post-annealing

그림 1은 본 연구에서 제작한 Ga<sub>2</sub>O<sub>3</sub>/SiC의 단면도를 나타낸 그림이다. 이종접합 다이오드 제작 과정은 Hydride

Vapor Phase Epitaxy(HVPE)를 통해 고농도로 도핑된 SiC 기판 위에 n형 SiC 에피층을 증착하였다. 이후 Radio Corporation of America(RCA) 및 황산(H<sub>2</sub>SO<sub>4</sub>)과 과산화수소(H<sub>2</sub>O<sub>2</sub>)를 4:1로 혼합한 용액으로 기판 클리닝 작업을 수행하였고, buffered oxide etch(BOE) 용액을 사용하여 SiO<sub>2</sub> 자연산화막을 제거하였다. 후면 음극을 형성하기 위해 E-beam evaporator 장비를 이용하여 기판의 뒷면에 150 nm 두께의 니켈(Ni)을 증착한 뒤 오믹 접촉을 형성하기 위해 1050 °C, N<sub>2</sub> 분위기에서 60 초(s)간 rapid thermal annealing(RTA)을 진행하였다. 그 후 SiC 기판위에 Radio frequency(RF) 스퍼터링을 사용하여 Ga<sub>2</sub>O<sub>3</sub> 박막을 증착하였다. 증착 조건은 플라즈마를 형성하기 위해 Ar 가스를 사용하였고 내부 압력은 25 mTorr로 유지해 주었으며 120W의 전력으로 400 nm의 박막을 증착하였다. 이후 후열처리 분위기에 따른 특성 분석을 진행하기 위해 tube furnace를 이용하여 O<sub>2</sub>, N<sub>2</sub> 분위기 950 °C에서 60 분(min) 동안 열처리를 하였다. E-beam evaporator 장비를 사용하여 100 nm의 니켈 양극을 증착하였다.

Ga<sub>2</sub>O<sub>3</sub> 내에 존재하는 깊은 준위 결함을 분석하기 위하여 DLTS 기법을 이용하였고 이를 통해 각 결함의 주요 파라미터를 도출하였다. 이후 J-V 측정과 Hall 측정을 통해 후열처리 분위기에 따른 깊은 준위 결함의 변화가 Ga<sub>2</sub>O<sub>3</sub>/SiC 이종접합 소자에 미치는 영향을 분석하였다.

### 2. 결과 및 고찰

#### (1) Deep Level Transient Spectroscopy(DLTS) 측정

그림 2는 DLTS를 이용하여 후열처리 분위기에 따른 깊은 준위 결함 분석 스펙트럼을 나타낸다. DLTS 측정은 80 ~ 700 K의 온도에서 이루어졌고, -9 V의 역전압과 0 V의 펄스 전압을 이용하여 측정하였다. As-deposited 소자에서는 다른 이종접합 소자에서는 관찰되지 않은 A1 peak가 약 380 K 부근에서 확인 되었다. O<sub>2</sub>와 N<sub>2</sub> 분위기에서 후열 처리된 이종접합 소자에서는 더 높은 온도 대역인 400 ~ 700 K 사이에서 피크들이 관측되었다. O<sub>2</sub> annealed 이종접합 소자의 경우 약 500 K와 650 K에서 O1, O2 피크가 관측되었고, N<sub>2</sub> annealed 이종접합 소자에서 측정된 피크는 600 K 부근에서 넓게 형성 되는데 이는 여러 피크가 중첩이 되어있어 나타난 현상이다. 중첩현상에 대한 확인은 이후 Arrhenius fitting을 통해 나타나는 개형으로 확인 할 수 있다. DLTS 스펙트럼 측정을 통해 Ga<sub>2</sub>O<sub>3</sub>/SiC 이종접합 소자의 후열처리 분위기에 따라 다른 피크가 나타나는 것을

확인 할 수 있었다. 또한 식(1)을 통해 각 피크가 나타내는 깊은 준위 결함의 농도를 계산해주었다[10].

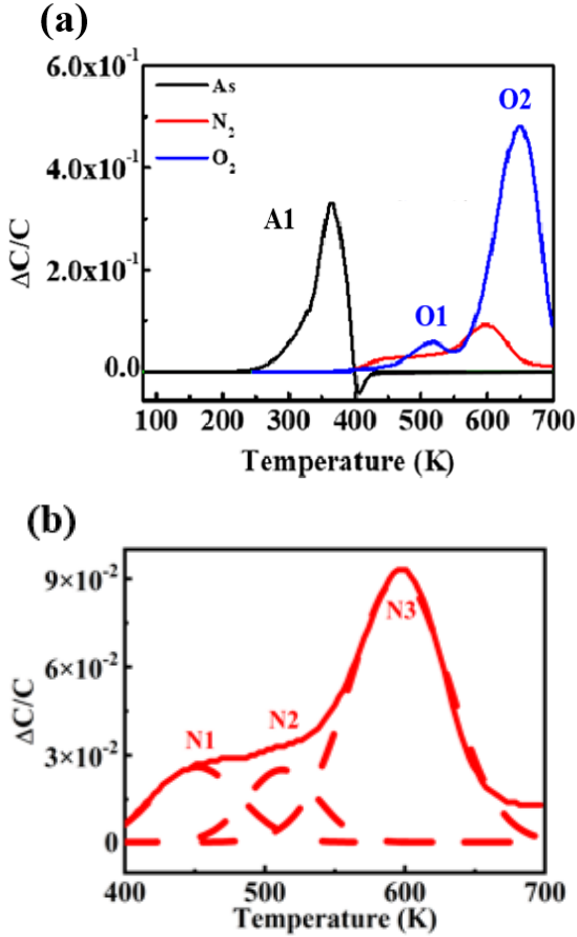


Fig. 2. DLTS spectra of Ga<sub>2</sub>O<sub>3</sub>/SiC heterojunction diodes for As-deposited (As), N<sub>2</sub> annealed (N<sub>2</sub>), and O<sub>2</sub> annealed (O<sub>2</sub>) from 80 to 700 K.

그림 2. Ga<sub>2</sub>O<sub>3</sub>/SiC 이종접합 다이오드 As-deposit (As), N<sub>2</sub> annealing (N<sub>2</sub>)과 O<sub>2</sub> annealing (O<sub>2</sub>)에 대한 DLTS spectra 80~700 K

$$N_t = 2N_d \frac{\Delta C}{C_r} \quad (1)$$

여기서  $C_r$ 는 고정된 역전압( $V_r = -9$  V)에서의 접합 커패시턴스를 나타내며  $\Delta C$ 은 디플리션 영역의 커패시턴스 변화량을 나타냅니다.

그림 3은 DLTS 스펙트럼을 통해 도출해낸 이종접합 소자의 Arrhenius plot을 나타낸 그래프이다. 각 깊은 준위 결함의 기원을 결정하기 위해서는 결함의 주요 파라미터를 도출해 내는 것이 중요하다. 따라서 DLTS 스펙트럼의 Arrhenius plot을 통해 각 깊은 준위 결함의 capture cross section ( $\sigma_n$ )과 activation energy

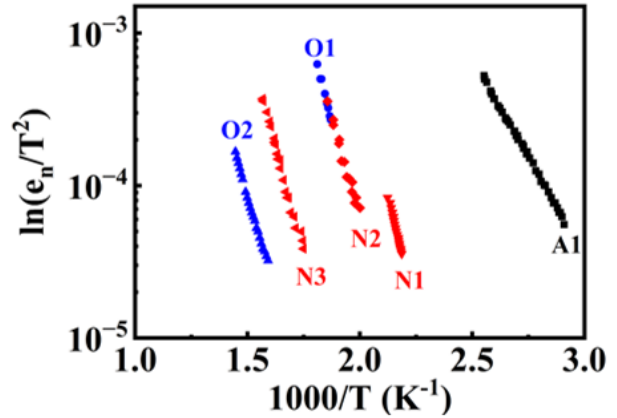


Fig. 3. Arrhenius plots of extracted DLTS spectra for Ga<sub>2</sub>O<sub>3</sub>/SiC heterojunction (a) As-deposited, (b) N<sub>2</sub> condition, (c) O<sub>2</sub> condition post-annealing.

그림 3. 추출된 DLTS spectra의 Arrhenius plot, Ga<sub>2</sub>O<sub>3</sub>/SiC 이종접합 (a) As-deposit, (b) N<sub>2</sub> condition (c) O<sub>2</sub> condition post-annealing

( $E_C - E_t$ )를 식 (2)를 통해 계산해 주었다[11].

$$\ln \left[ \frac{e_n}{T^2} \right] = \ln(\beta \sigma_n) - \frac{E_C - E_t}{kT} \quad (2)$$

여기서  $k$ 는 볼츠만 상수이고,  $\beta$ 는 온도에 의존하지 않는 상수이다. N<sub>2</sub> annealed 이종접합 소자에서 도출된 깊은 준위 결함의 주요 파라미터는 Ga<sub>2</sub>O<sub>3</sub> epi layer에서 나타나는 결함으로 보고되어져 있으며, 주로 Ga<sub>2</sub>O<sub>3</sub>에 n-type 도핑시 발견되는 결함과 유사한 것을 확인하였다. 또한 n-type 전도도에 영향을 미친다고 보고되어진 oxygen vacancy 관련된 결함이 관찰되는 것을 확인할 수 있다[12, 13]. As deposited과 O<sub>2</sub> annealed 이

Table 1. Summarize of derived parameters of deep level defects.

표 1. 도출된 깊은 준위 결함의 파라미터 요약

Label	$E_t$ (eV)	$\sigma_t$ (cm <sup>-2</sup> )	$N_t$ (cm <sup>-3</sup> )	Possible attribution
A1	0.519	$2.1 \times 10^{-18}$	$4.5 \times 10^{15}$	Fe <sub>Ga</sub> , Co <sub>Ga</sub> in UID substrate[6]
N1	1.213	$7.7 \times 10^{-13}$	$4.4 \times 10^{13}$	V <sub>O</sub> in Si doped HVPE layer[6]
N2	0.981	$4.6 \times 10^{-16}$	$2.2 \times 10^{13}$	E3 in Ge doped PAMBE and Si doped HVPE layer[6]
N3	1.087	$1.3 \times 10^{-16}$	$9.2 \times 10^{12}$	E3 in Sn doped MOCVD layer[6]
O1	1.045	$2.5 \times 10^{-14}$	$2.5 \times 10^{14}$	Fe <sub>Ga</sub> , Co <sub>Ga</sub> [6]
O2	0.929	$4.8 \times 10^{-19}$	$1.7 \times 10^{15}$	Correlated with Ti or Fe in UID substrate[6]

중점합 소자에서는 Fe와 Co 관련된 결함이 관측되었다. 이들은 Czochralski(CZ)와 Edge-defined Film-fed Growth(EFG) 방식으로 UID Ga<sub>2</sub>O<sub>3</sub> 제작 시 발생하는 점결함으로 알려져 있다. 또한 O<sub>2</sub> 결함의 경우 ~1.05 eV로 깊은 결함 energy level이 형성되어 있는데, 이는 Ga<sub>2</sub>O<sub>3</sub>에서 semi-insulating과 관련된 deep acceptor level일 수도 있다[14]. 측정된 DLTS 결과를 통해 Ga<sub>2</sub>O<sub>3</sub>/SiC 이종점합 소자의 깊은 준위 결함을 분석할 수 있었고, 식(2)를 통해 계산해준 각 이종점합 소자에서 관측된 깊은 준위 결함에 대한 주요 파라미터는 표 1에 정리하였다.

1

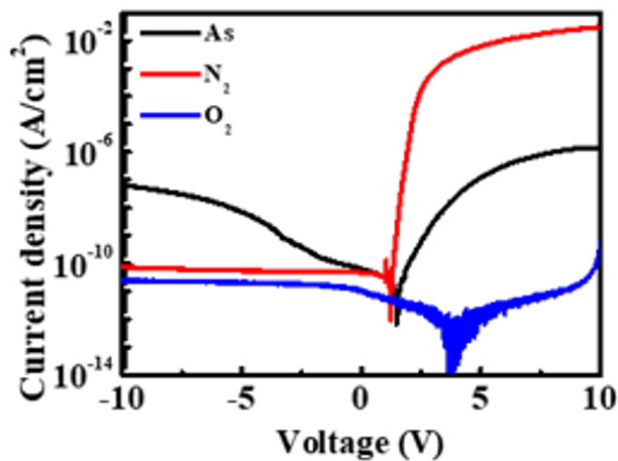


Fig. 4. J-V characteristics of Ga<sub>2</sub>O<sub>3</sub>/SiC heterojunction diode (a) linear scale (b) logarith scale.  
 그림 4. Ga<sub>2</sub>O<sub>3</sub>/SiC 이종점합 소자에 대한 J-V characteristics (a) 선형 (b) 로그 스케일

그림 4는 Keithley 4200 Semiconductor Analyser를 이용하여 -10 ~ 10 V 측정조건에서 As-deposited, N<sub>2</sub> annealed 그리고 O<sub>2</sub> annealed Ga<sub>2</sub>O<sub>3</sub>/SiC 이종점합 다이오드 소자의 current density-voltage(J-V) 그래프이다. 각각의 소자 전기적 특성 비교분석결과 N<sub>2</sub> annealed 이종점합 소자가 10 V에서  $3.06 \times 10^{-2}$  A/cm<sup>2</sup> on-state current density로 As-deposited 소자에 비해 10<sup>4</sup>배, O<sub>2</sub> annealed 소자에 비해 10<sup>8</sup>배 높은 값을 가졌다. 이는 질소 분위기의 후열처리로 인해 n-type conductivity가 증가하는 것으로 깊은 준위 결함 분석에서 n-type conductivity에 영향을 미친다고 보고된 oxygen vacancy과 관련된 결함이 관측된 것과 연관이 있을 수 있다. As-deposited과 O<sub>2</sub> annealed 소자에서 낮은 on-state current density가 나타나는

이유는 깊은 준위 결함에서 deep acceptor와 관련된 Fe, Co 결함이 관측된 것과 연관이 있을 수 있다. 또한 후열 처리된 소자들의 off current density는 후열처리 하지 않은 소자에 비해 약 10<sup>3</sup> 배 낮아지는 것을 확인할 수 있는데, 이는 열처리로 인한 박막의 결정성이 개선된 것으로 예상된다.

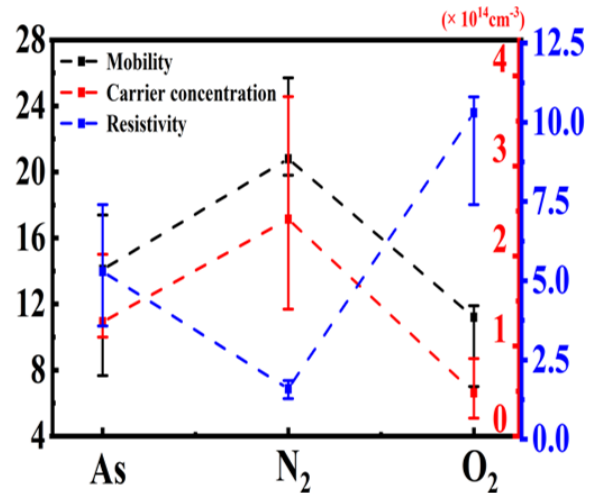


Fig. 5. Hall measurement characteristics of Ga<sub>2</sub>O<sub>3</sub>/SiC heterojunction devices.  
 그림 5. Ga<sub>2</sub>O<sub>3</sub>/SiC 이종점합 소자의 hall measurement 특성

그림 5는 후열처리 분위기에 따른 Ga<sub>2</sub>O<sub>3</sub>의 hall mobility, carrier concentration과 박막의 resistivity를 Hall 측정을 통해 비교하고 분석한 그래프이다. As-deposit 이종점합 소자의 carrier concentration은 약  $1.2 \times 10^{14}$  cm<sup>-3</sup>으로 후열처리 공정을 통해, N<sub>2</sub> annealed 박막의 경우 약  $3.8 \times 10^{14}$  cm<sup>-3</sup>로 증가하였고, O<sub>2</sub> annealed 박막 소자의 경우 약  $0.1 \times 10^{13}$  cm<sup>-3</sup>까지 감소하였다. 이는 질소 후열 처리 시 질소가 n형 도핑제로 작용하여 전자의 농도를 증가시킬 수 있다[15]. 이로 인해 N<sub>2</sub> 분위기에서 열처리된 박막의 캐리어 농도는 증가하는 경향을 보이는 반면, 산소 분위기에서의 후열 처리는 산소 공공을 줄이고 Ga<sub>2</sub>O<sub>3</sub> 박막의 산소 결함을 강화시켜 전자의 농도를 감소시킨다. 또한 박막내의 mobility 역시 각 열처리 조건에 따라, 21와 11 cm<sup>2</sup>/Vs의 mobility 결과를 확인 하였다. Hall 측정으로 추출된 mobility, carrier concentration과 resistivity의 결과는 전도도 변화에 기인하기에 그림 4의 J-V 그래프에서 N<sub>2</sub> sample의 높은 on-state current density가 나타나는 것의 주된 이유가 될 수 있다. 이러한 결과는 N<sub>2</sub>, O<sub>2</sub>의 서로 다른 분위기에서의 열처리 공정을 통해, Ga<sub>2</sub>O<sub>3</sub>

박막내로 gas 원자들의 interstitial 혹은 compensation 현상으로 에너지 밴드갭 내에 새로운 특성을 가지는 trap들이 생성되었고[16, 17], 이는 Ga<sub>2</sub>O<sub>3</sub>에서 n type conductivity를 높이거나 deep acceptor로 작용하여 물성의 전기적 특성이 변화 된 것으로 판단된다.

### III. 결론

본 연구에서는 후열처리 분위기에 따른 깊은 준위 결합의 변화가 Ga<sub>2</sub>O<sub>3</sub>/SiC 이종접합 소자에 미치는 영향을 분석했다. DLTS 측정을 통해 각 소자의 깊은 준위 결합에 대해서 분석하였고 후열처리 분위기에 따라서 다른 결합들이 관측되는 것을 확인 할 수 있었다. 또한 N<sub>2</sub> annealed 소자에서만 Ga<sub>2</sub>O<sub>3</sub>의 n-type conductivity에 영향을 미친다고 보고된 oxygen vacancy과 관련된 결합이 관측되었다. 이후 J-V 측정과 Hall 측정을 통해 각 소자의 전기적 특성을 분석하였고 N<sub>2</sub> annealed 소자에서  $3.06 \times 10^{-2}$  A/cm<sup>2</sup>으로 가장 높은 on state current가 측정되었고 carrier concentration도  $3.8 \times 10^{14}$  cm<sup>-3</sup>로 증가하는 것을 확인하였다. 이는 후열 처리한 gas의 원자들로 인해 Ga<sub>2</sub>O<sub>3</sub> 내에 새로운 특성을 가지는 trap들의 생성으로 인한 결과로 예상된다.

### References

[1] Baliga, B. J., "Fundamentals of power semiconductor devices," *Springer Science & Business Media*. 2010.

[2] Yoder, M. N., "Wide bandgap semiconductor materials and devices," *IEEE Transactions on Electron Devices*, vol.43, no.10, pp.1633-1636, 1996. DOI: 10.1109/16.536807

[3] Pearton, S. J., et al. "A review of Ga<sub>2</sub>O<sub>3</sub> materials, processing, and devices," *Applied Physics Reviews*, vol.5, no.1, 2018. DOI: 10.1063/1.5006941

[4] Higashiwaki, Masataka, et al. "Recent progress in Ga<sub>2</sub>O<sub>3</sub> power devices," *Semiconductor Science and Technology*, vol.31, no.3, pp.034001, 2016. DOI: 10.1088/0268-1242/31/3/034001

[5] Baldini, Michele, Zbigniew Galazka, and Günter Wagner. "Recent progress in the growth of  $\beta$ -Ga<sub>2</sub>O<sub>3</sub> for power electronics applications,"

*Materials Science in Semiconductor Processing*, vol.78, pp.132-146, 2018.

DOI: 10.1016/j.mssp.2017.10.040

[6] McCluskey, Matthew D. "Point defects in Ga<sub>2</sub>O<sub>3</sub>," *Journal of Applied Physics*, vol.127, no.10, 2020. DOI: 10.1063/1.5142195

[7] Fu, Bo, et al. "A review of  $\beta$ -Ga<sub>2</sub>O<sub>3</sub> single crystal defects, their effects on device performance and their formation mechanism," *Journal of Semiconductors*, vol.40, no.1, pp.011804, 2019.

DOI: 10.1088/1674-4926/40/1/011804

[8] Zou, L-F., et al. "Damage removal and defect control in As ion implanted Si<sub>1-x</sub>Gex epilayers during a high-temperature annealing process," *Microelectronic Engineering*, vol.51, pp.575-581, 2000. DOI: 10.1016/S0167-9317(99)00518-3

[9] Azarov, Alexander, et al. "Defect stabilization and reverse annealing in ZnO implanted with nitrogen at room and cryogenic temperature," *Journal of Applied Physics*, vol.123, no.10, pp. 2018. DOI: 10.1063/1.5022152

[10] Johnson, N. M., et al. "Constant-capacitance DLTS measurement of defect-density profiles in semiconductors," *Journal of Applied Physics*, vol.50, no.7, pp.4828-4833, 1979.

DOI: 10.1063/1.326546

[11] Lang, D. V. "Deep-level transient spectroscopy: A new method to characterize traps in semiconductors," *Journal of applied physics*, vol.45, no.7, pp.3023-3032, 1974. DOI: 10.1063/1.1663719

[12] Dong, Linpeng, et al. "Effects of oxygen vacancies on the structural and optical properties of  $\beta$ -Ga<sub>2</sub>O<sub>3</sub>," *Scientific reports*, vol.7, no.1, pp. 40160, 2017. DOI: 10.1038/srep40160

[13] Varley, Joel B., et al. "Oxygen vacancies and donor impurities in  $\beta$ -Ga<sub>2</sub>O<sub>3</sub>," *Applied physics letters*, vol.97, no.14, 2010.

DOI: 10.1063/1.3499306

[14] Peelaers, Hartwin, et al. "Deep acceptors and their diffusion in Ga<sub>2</sub>O<sub>3</sub>," *APL Materials*, vol.7, no.2, 2019. DOI: 10.1063/1.5063807

[15] Tadjer, Marko J., et al. "Structural and electronic properties of Si- and Sn-doped ( $\beta$ -201)  $\beta$ -Ga<sub>2</sub>O<sub>3</sub>

annealed in nitrogen and oxygen atmospheres,”  
*Journal of Physics D, Applied Physics*, vol.53,  
no.50, pp.504002, 2020.

DOI: 10.1088/1361-6463/abb432

[16] Karjalainen, Antti, et al. “Interplay of vacancies,  
hydrogen, and electrical compensation in irradiated  
and annealed n-type  $\beta$ -Ga<sub>2</sub>O<sub>3</sub>,” *Journal of Applied  
Physics*, vol.129, no.16, 2021.

DOI: 10.1063/5.0042518

[17] Xing, G. Z., et al. “Effect of annealing on  
conductivity behavior of undoped zinc oxide  
prepared by rf magnetron sputtering,” *Journal of  
alloys and compounds*, vol.457, no.1-2, pp.36-41,  
2008. DOI: 10.1016/j.jallcom.2007.03.071

#### Sang-Mo Koo (Member)



1993 : BS degree in Electrical  
Engineering, Korea University.  
1997 : MS degree in Engineering  
Material Physics, KTH - The Royal  
Institute of Technology.  
2003 : PhD degree in Electronics,  
KTH-The Royal Institute of  
Technology.

1999 : Visiting Researcher, MIT, Cambridge, MA, USA  
2003~2006 : Researcher, Semiconductor Electronics  
Division, National Institute of Standards and Technology  
(NIST), MD, USA

2006~2011 : Assistant Professor Kwangwoon University  
2014~current : Full Professor, Kwangwoon University  
2017~current : Director, Wide Bandgap Semiconductor  
Reserach Center

## BIOGRAPHY

#### Seung-Hwan Chung (Member)



2022 : BS degree Dept. of Physics,  
Soongsil University.  
2022~current : MS course in Dept.  
of Electronic Materials Engineering,  
Kwangwoon University.

#### Myeoung-Chul Shine (Member)



2023 : Ph.D. degree. Kwangwoon  
University  
2019 : M.S. degree from Far-East  
University  
2017 : B.S. Dept. of Photovoltaic  
Engineering, Far East University

#### Mathieu Jarrye (Member)



2022~current : BS degree Dept. of  
Physics, Aix-Marseille University