J. Korean Inst. Electr. Electron. Mater. Eng. Vol. 36, No. 1, pp. 56-61 January 2023 DOI: https://doi.org/10.4313/JKEM.2023.36.1.9 ISSN 1226-7945(Print), 2288-3258(Online)

교류형 플라즈마 디스플레이에서 단일 유지 파형을 가지는 기입 방전의 특성의 연구

조병권💿

부경대학교 전기공학부

Study on Characteristics of Write Discharge with Single Sustain Waveform in AC Plasma Display Panel

Byung-Gwon Cho

School of Electrical Engineering, Pukyong National University, Busan 48513, Korea

(Received October 6, 2022; Accepted October 20, 2022)

Abstract: The characteristics of write discharge were investigated when the conventional driving method with the unipolar sustain voltages, and the single sustain driving method applying the bipolar sustain voltage were applied in an AC plasma display. In the case of having a single sustain waveform, the strength of the write discharge is weakened compared to the conventional driving method during the address period, because the wall charge inside the panel is more dissipated by the lower scanning voltage. In the driving method with a single sustain waveform, the bias voltage of the other electrodes was changed to improve the write discharge characteristics. As a result, the intensity of the discharge was enhanced by 32% and the delay time was shortened by 60 µs.

Keywords: Write discharge, Single sustain, Plasma display, Discharge characteristics, Delay time

1. 서 론

교류형 플라즈마 디스플레이(AC PDP)는 다른 디스플레 이에 비하여 전력, 가격 경쟁력에 있어서 열등하지만, 색 감이 우수하고 응답속도가 빠른 장점이 있다 [1]. AC PDP 는 패널 내에서 플라즈마 방전을 발생시키기 위하여 높은 전압이 사용되므로 회로 부품의 가격이 높으며 부품의 개 수도 많아서 회로 부분이 차지하는 가격이 높은 편이다. 회 로 부분에 있어서 3개의 전극에 각각의 구동 회로가 존재

🖾 Byung-Gwon Cho; bgcho@pknu.ac.kr

Copyright ©2023 KIEEME. All rights reserved.

하기 때문에 AC PDP의 가격을 낮추기 위하여 이전 연구 에서는 기입 전압의 높이를 낮추거나 부품수를 줄이는 방 법을 제시하기도 하였다 [2,3]. 그 중에서 하나의 전극에만 유지 파형이 인가되는 단일 유지 파형을 가지도록 설계된 구동 회로는 부품의 비용을 많이 낮출 수 있었다 [4,5].

AC PDP에서는 3개의 구동 회로에 의해 시간에 따른 파 형들이 만들어지고 전압들은 3개의 전극에 각각 공급된다. 하나의 TV 화면 시간(1TV frame, 16.67 ms) 동안 유지 기간내에서의 사각 펄스의 수가 다른 여러 개의 부화면 (sub-field)이 나누어져 있다. 사각 펄스에 의해 강한 플라 즈마 방전이 발생하므로 펄스 개수에 의해 방전의 횟수도 결정된다. 유지 기간에서 펄스의 개수가 서로 다른 부화면 들이 선택되면 계조가 결정되고 화면의 밝기가 제어된다 [6,7]. 만약, 부화면의 수가 8개라면 유지 방전 횟수의 비

This is an Open-Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License (http://creativecommons.org/licenses/by-nc/3.0) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

가 1, 2, 4, 8, 16, 32, 64, 128으로 구성되어 있으며 그 중 에서 선택에 의해 1부터 256까지의 계조를 구현할 수 있 다. 예를 들어 19의 계조는 1, 2, 16의 계조를 갖는 부화면 을 선택하여 구현될 수 있다. 하나의 부화면은 각각 초기 화, 기입, 유지 기간으로 나누어져 있다.

부화면 시간 중에서 초기화 기간은 앞선 부화면 시간에 서의 방전 유무에 상관없이 패널의 셀 내부의 벽전하들을 제거하고 기입 방전이 용이하도록 벽전하들을 재배치하는 구간이다. 초기화 기간의 전압은 AC PDP에서 수많은 셀 들을 동일한 조건으로 만들어야 하기 때문에 높은 전압이 필요로 한다 [8]. 그러나 초기화 기간에서는 빛의 발생을 최소화시켜야 하기 때문에 경사 파형을 사용한다 [9]. 부화 면의 선택은 기입 기간에서 이루어지는데. 세 전극 중에서 상판의 전극 하나와 수직인 하판의 전극에서 펄스가 인가 될 때 기입 방전이 발생하며 다음 단계인 유지 방전을 발생 시키기 위하여 방전 후에 셀 내부의 전하들이 인가 전압에 따라 이동한다. 선택이 안된, 즉 펄스가 인가되지 않은 셀 에서는 초기화 이후 전하의 분포가 그대로 유지기간까지 이어지므로 방전이 발생하지 않지만, 기입 기간에 펄스가 인가되어 선택되어서 기입 방전이 발생한 경우에는 유지 방전의 발생으로 이어진다. 즉, 세번째 단계인 유지 기간 에서는 기입 기간에서 선택된 셀에서는 펄스의 개수만큼 방전이 발생하고 선택 안된 셀 내부에서는 아무 방전도 발 생하지 않는다. 유지 기간에서는 종래의 구동방법에서는 상판에 있는 2개의 전극에 각각 펄스 형태의 전압이 교대 로 인가되어 방전이 발생하는데, 하나의 전극은 접지 상태 로 두고 다른 하나의 전극에만 양과 음으로 전압을 인가하 는 방식이 단일 유지 구동방법이다 [10]. 단일 유지 구동방 법은 구동회로 부품의 비용을 낮출 수 있는 장점이 있으나 종래의 구동방법에 비해서 기입 방전의 특성이 나빠진다. 본 연구에서는 종래와 단일 유지 구동법에서의 기입 방전 특성을 실험하였고 그 이유를 벽전하 모델링 방법을 이용 하여 설명한다. 또한 단일 유지 구동방법에서 기입 방전의 세기를 향상시키기 위하여 기입 기간에서 다른 전극의 전 압을 조정하였으며 종래 및 수정된 구동방법에서 기입 방 전의 크기와 지연시간을 비교한다.

2. 패널 및 구동파형

그림 1은 AC PDP에서 RGB 세개의 셀에 전극이 배열된 패널의 단면도를 나타낸다. 상판에서는 유지(X) 및 주사(Y) 전극이 서로 수평으로 나열되어 있으며 하판에는 기입(W) 전극이 상판 전극의 방향에 수직으로 배치되어 있다. 유지



Fig. 1. Schematic diagram of the AC PDP with three electrodes.

Table 1. Specification of panel in this study.

Front plate		Rear plate	
Electrode width	110 mm	Electrode width	150 mm
ITO width	360 mm	Barrier rib height	120 mm
ITO gap	85 mm	Barrier rib width	60 mm

기간에서 사각 파형이 인가될 때 플라즈마 방전이 상판 근 처에서 강하게 발생하기 때문에 상판의 전극이 손상될 수 있으므로 상판에서의 전극이 직접 노출되지 않도록 유전 체에 의해 보호되고 있다. 상판 전극사이에서 플라즈마 방 전에 의해 발생된 진공 적외선이 하판에 도포되어 있는 형 광체를 여기시켜 빛이 발생시키고 다시 유전체를 통과하 여 외부에서 빛을 볼 수 있다. 표 1은 그림 1의 패널에서 각 각의 사양을 나타낸 것이다. AC PDP에서 하나의 셀의 구 성은 크게 상판과 하판으로 구성되어 있다. 상판의 주요한 구성요소는 버스 전극(bus electrode)과 ITO (indium tin oxide)인데, 전극은 불투명하므로 빛이 나오는 일부분이 막고 있기 때문에 ITO라는 투명 전극이 버스 전극에 연결 되어서 사용되었다. 그런데, 버스 전극에 비하여 ITO는 전 기 전도도가 낮으므로 전류가 잘 통하기 위해서는 셀의 가 장자리에 버스 전극이 계속적으로 연결되었고 나머지 부 분은 ITO가 차지한다. 하판에서는 상판의 전극에 대하여 수직방향으로 전극이 존재하며, 각 셀 사이에는 격벽으로 나누어져 있으며 기입 전극위에 R, G, B 형광체가 라인에 따라 각각 도포되어 있다.

그림 2에서는 하나의 부화면 시간동안 그림 1의 세 전극 에 인가되는 종래와 단일 유지 구동 파형을 나타낸다. 여기 서 유지 기간에서의 사각 펄스의 개수에 따라 각 부화면의 계조가 결정된다. 그림 2(a)의 종래 구동 파형에서 초기화 기간 동안 주사(Y) 전극에 경사파 모양으로 높은 전압이 인 가되면, 약한 방전이 지속적으로 발생하여 셀 내부에는 벽 전하라고 불리는 전하들이 각 전극에 쌓이게 되고 그것에

의해 전계가 형성이 된다. 이 벽전하는 외부 인가 전압이 없다면 오랜시간동안 지속 가능하므로 그것을 이용하여 낮 은 전압으로 구동 가능하고 선택된 셀을 메모리 할 수도 있 다. 주사(Y) 전극에서 경사파형의 최대 전압 이후 전압이 내려오고 유지(X) 전극의 전압이 올라가면 Y와 X 전극 사 이의 전위차와 내부의 벽전하에 의해 플라즈마 방전이 발 생하면서 셀 내부의 벽전하들이 일정부분 소멸된다. 그러 나 주사(Y)와 기입(W) 전극 사이에는 높은 전압에 의해 벽 전하는 쌓았지만, 내려오면서는 벽전하가 대부분 남아있 으므로 다음 단계인 기입 기간에서 선택적 방전이 가능하 다. 기입 기간에서는 전체 X 전극에 공통적으로 바이어스 전압을 인가한 상태로 수평 방향인 Y 전극에서 주사 펄스 가 첫 라인부터 시간에 따라 인가되면 수직 방향의 A 전극 에서의 펄스와 동기 될 때 기입 방전이 발생한다. 그림 2(a) 에서의 주사 및 기입 펄스는 수많은 라인에서 중간의 하나 를 나타낸 것이다. 일반적으로 주사 펄스는 순차적으로 라 인별로 계속적으로 인가되고 기입 펄스는 논리 회로에 의 해 선택적으로 동작된다. 그림 2(a)에서의 경우는 수직 라 인의 중간 셀에서만 방전이 발생할 것이다. 유지 기간에서는 상판에 있는 수평 전극인 X와 Y 전극에 교대로 전압이 인 가되면서 기입 기간에서 선택된 셀에서만 방전이 발생하 고, 기입 방전이 없었던 셀에서는 방전이 발생하지 않는다.

그림 2(b)는 단일 유지 파형이 적용된 구동 파형을 나타 낸다. 그림 2(a)의 종래의 구동 파형과 비교해서 단일 유지 파형의 큰 특징은 유지기간에서 X와 Y 전극에 교대로 인 가되는 펄스가 Y 전극에서 양과 음의 전압으로 바뀐 것이 다. 또한 유지 기간에서 음의 전압이 있기 때문에 오방전을 방지하기 위하여 초기화 및 기입 기간에서의 전압들도 같 이 낮아졌다. 그러므로 단일 유지 파형에서는 X와 Y 전극 의 전압차는 그대로이지만, W 전극과는 종래와 다른 전압 차를 가진다.

표 2는 그림 1에서의 종래 및 단일 유지 파형에 인가된 전압 레벨을 나타낸 것이다. 단일 유지 파형에서는 음의 유 지 전압이 있으며 주사전압 및 바이어스 전압도 종래의 경 우보다 낮아졌다. 그 외의 전압인 초기화 및 기입 전압은 같은 조건으로 전압이 인가되었다.

3. 기입 방전의 측정

그림 3은 종래(a)와 단일 유지(b) 구동방법에서의 기입 기간동안 하나의 주사 및 기입 펄스가 인가되었을 때의 기 입 방전 특성을 나타낸다. 측정된 그림들에서 파형은 기입 기간 동안 각각 X 및 Y 전극의 파형과 그때의 플라즈마 방



Fig. 2. (a) Driving waveforms of the conventional and (b) single sustain driving method.

Table 2. Applied voltage levels in the reference and experiment.

	Reference [V]	Experiment [V]
V_{set}	200	200
V_{s}	170	170
-Vs	0	-170
Vb	150	50
V_{scl}	-50	-150
V_{w}	60	60

전을 나타낸다. 빛을 측정한 장비는 Hamamatsu사의 C6380이 사용되었다. 그림 3(a)와 3(b)에서 주사 전압이 인가된 후 단일 유지 구동방법에서의 방전 지연 시간은 종 래와 비교해볼 때 약 7% 단축되었으나 방전의 세기는 38% 정도 약해지는 것을 확인할 수 있다.

종래의 구동방법과 비교해서 단일 유지 구동방법에서 기 입 방전의 지연시간은 약간 단축되었으나 방전의 세기가 약 해진 이유와 영향을 설명하기 위하여 벽전하 모델링 방법



(b)



Fig. 3. Measured the write discharge characteristics when the scan and write pulses were applied during a write period in the conventional (a) and single sustain (b) driving methods.

을 사용하였다. 그림 4(a)는 종래 및 단일 유지 구동파형에 서 초기화 및 기입 기간의 일부를 그린 것이고 그중 수직의 선은 그 단계에서 셀 내부에서의 벽전하 상태를 그림 4(b) 에서 각각 모사하기 위하여 시간을 설정한 것이다. 그림 4(b)는 3개의 전극이 있는 하나의 셀 내부에서의 벽전하 상 태를 나타내기 위한 그림이고 위와 아래의 전압은 그림 4(a) 의 수직의 선이 있는 시간에서 각 전극에 인가된 전압을 나 타낸다. 그림 4의 (a)와 (b)에서 단계 (i)은 초기화 기간 중 에 X와 W전극은 접지인 상태에서 Y 전극에 370 V의 높은 전압이 인가되었을 때 셀 내부에서의 벽전하 상태를 나타 낸다. 그림 4(a)에서 볼 수 있듯이 Y 전극에만 높은 크기의 전압이 경사파 형태로 인가되었기 때문에, 셀 내부에는 약 한 방전이 발생하면서 각 전극 근처에 있는 유전체에 벽전



Fig. 4. (a) A part of the driving waveform for explaining the wall charge state and (b) the schematic diagram for the wall charge state when voltage is applied to every electrode inside the cell.

하들이 쌓이게 된다 [11]. 이때 Y 전극에는 양의 높은 전압 이 인가되므로 셀 내부에는 음의 벽전하가 쌓이게 되고, 반 면에 X와 W 전극에는 양의 벽전하가 쌓이게 된다. 단계 (ii) 에서는 Y 전극의 전압은 하강 경사 파형에 의해 음의 전압 으로 내려가고 X 전극의 전압은 X-Y 사이의 전압을 종래 와 같이 유지하면서 양의 전압이 인가되었다. Y 전극의 하 강 경사 파형과 X 전극의 양의 전압 사이의 전위차가 방전 개시전압 이상으로 높아지면 양과 음전하의 재결합으로 인 한 약한 방전이 발생하면서 셀 내부의 벽전하들이 종래와 비슷하게 사라진다. 그러나 Y 와 W 전극 사이에서는 종래 의 경우보다 더 많은 전위차에 의해 더 많은 방전이 발생하 면서 두 전극에 있던 벽전하들은 종래의 경우보다 더 많이 없어진다. 그 결과 셀 내부에는 다음 단계인 기입 방전을 돕기 위한 벽전하들이 사라지기 때문에, 기입 기간내 (iii) 단계에서 Y 전극에 주사와 W 전극에 기입 전압이 인가될 때 방전의 세기가 종래의 경우보다 약해진다. 또한 기입 방 전이 약해지면 수많은 셀에 따라 방전이 실패할 확률도 높 아지고 불충분한 기입 방전의 세기에 의해 전극 근처에 다 시 쌓이는 벽전하의 양도 줄어든다. 그로 인해 기입 및 유 지 전압의 마진이 줄어들 수 있다.



Fig. 5. The measurement of the light waveform of the write discharge during the write period in the modified single sustain driving method.

단일 유지 구동방법에서 방전의 세기를 개선하기 위하 여 기입 기간에 X 전극에 인가되는 V_b 전압을 높여서 벽전 하가 소실되더라도 X와 Y 전위차가 더 커지도록 실험하였 다. 즉, 그림 4의 (ii) 단계에서 X 전극의 전압이 50 V에서 90 V로 증가시키고 기입 방전의 광세기를 측정하였다. 그 림 5는 개선된 단일 유지 구동방법에서 기입 기간 동안 기 입 방전의 광세기를 측정한 것이다. 앞선 그림 3과 비교해 볼 때, 종래의 구동방법보다는 약간 약하지만, 이전의 단 일 유지 구동 방법에서의 방전세기보다는 강해졌음을 확 인할 수 있었다. 한편 개선된 단일 유지 구동방법에서 기입 펄스가 인가된 후의 방전 지연시간은 종래 및 이전의 단일 유지 구동방법에서 보다 더 단축되었음도 확인하였다. 그 이유는 벽전하를 이용하여 방전을 발생시킬 때는 전압이 인가된 후에 벽전하가 공간전하로 이동하는 시간지연이 많 았으나, 벽전하가 별로 없으나 외부 인가 전위차가 클 경우 에는 빠르게 방전이 발생하는 특성이 있기 때문이다 [11].

종래 및 단일 유지 구동방법에서 기입방전 지연 시간과 방전의 세기가 그림 6에서 나타나 있다. 그림 6에서 Conv 는 종래의 구동방법이고 50, 70, 90 V가 제안된 단일 유지 구동방법에서 기입 기간에서 Y 전극에 인가된 주사 전압 을 나타낸다. 수직축 중에서 좌측의 시간 축은 기입방전 지 연 시간을 나타내고 단위는 µs이다. 우측의 진폭은 방전의 세기를 나타내고 단위는 단순 비교를 위한 가상 단위이다. 단일 유지 구동방법에서 50 V일 때, 종래에 비해서 방전 지연 시간은 단축되었으나 방전의 세기는 상대적으로 매 우 낮아졌다. 그러나 90 V에서는 방전 지연 시간을 낮추면 서도 방전의 세기는 종래와 비슷한 수준까지 향상시킬 수 있었다.



Fig. 6. Comparison of the write discharge delay time and the discharge intensity in the conventional and single sustain driving methods.

4. 결 론

교류형 플라즈마 디스플레이에서 단일 유지 구동방법에 서의 기입 방전의 지연 시간은 종래의 구동방법에 비하여 약간 단축되었으나 방전의 세기는 약화됨을 발견할 수 있 었다. 유지 구동방법에서 구동파형의 초기화 기간에서의 인가 전압은 종래보다 음으로 더 낮아졌기 때문에 셀 내부 에 있는 다수의 벽전하가 소실되었고 그 결과 기입 방전에 이용되는 벽전하의 양이 줄어들기 때문에 방전의 세기가 약화됨을 벽전하 모델링 방법에 의해 설명되었다. 기입 방 전의 세기를 향상시키기 위하여 X전극에서의 바이어스 전 압을 높였으며 수정된 단일 유지 구동방법에서의 방전의 세기는 약 30% 강화되었고, 방전 지연 시간은 60 µs 단축 시켰다.

ORCID

Byung-Gwon Cho

https://orcid.org/0000-0002-0563-3494

감사의 글

이 논문은 부경대학교 자율창의학술연구비(2021년)에 의하여 연구되었음.

REFERENCES

[1] L. F. Weber, SID Symposium Digest of Technical Papers, 31,

- [2] M. Ishii, K. Igarashi, S. Mikoshiba, H. Asai, and S. Sago, SID Symposium Digest of Technical Papers, 30, 162 (1999). [Doi: https://doi.org/10.1889/1.1833985]
- J. Y. Yoo, B. K. Min, D. J. Myoung, K. Lim, E. H. You, and M. H. Park, *SID Symposium Digest of Technical Papers*, 32, 798 (2001). [DOI: https://doi.org/10.1889/1.1831986]
- [4] B. G. Cho and H. S. Tae, *IEEE Trans. Plasma Sci.*, 36, 192 (2008). [DOI: https://doi.org/10.1109/TPS.2007.913927]
- [5] J. Y. Kim, C. S. Park, H. S. Tae, S. K. Lee, S. S. Park, Y. T. Jeong, and B. G. Cho, *Mol. Cryst. Liq. Cryst.*, 677, 143 (2019). [DOI: https://doi.org/10.1080/15421406.2019.1597521]
- [6] K. Yoshikawa, Y. Kanazawa, M. Wakitani, T. Shinoda, and A. Ohtsuka, *Japan Display*, 92, 605 (1992). [DOI: https://doi.org/ 10.11485/tvtr.16.83_17]

- B. G. Cho, J. Korean Inst. Electr. Electron. Mater. Eng., 25, 1004 (2012). [DOI: http://dx.doi.org/10.4313/JKEM.2012.25. 12.1004]
- [8] K. Sakita, K. Takayama, K. Awamoto, and Y. Hashimoto, SID Symposium Digest of Technical Papers, 31, 110 (2000). [DOI: http://dx.doi.org/10.1889/1.1832859]
- J. Y. Kim, Y. T. Jeong, and B. G. Cho, *Mol. Cryst. Liq. Cryst.*, 735, 101 (2021). [DOI: https://doi.org/10.1080/15421406.2021. 1972233]
- [10] B. G. Cho, H. S. Tae, K. Ito, N. S. Jung, and K. S. Lee, *IEEE Trans. Electron Dev.*, **53**, 1112 (2006). [DOI: https://doi.org/ 10.1109/TED.2006.872696]
- [11] J. Y. Kim, Y. T. Jeong, and B. G. Cho, *Mol. Cryst. Liq. Cryst.*, 735, 111 (2021). [DOI: https://doi.org/10.1080/15421406.2021. 1972234]