



Quasi-Z-Source 인버터를 위한 펄스 폭 변조 전략





1. 소개

에너지 대전환 시대가 도래함에 따라 다양한 에너지를 활용하고자 하는 움직임이 일어나고 있으며, 이를 활용하기 위한 전력전자기술이 날로 중요해지고 있다. 그러나, 기존의 전압원 인버터(Voltage Source Inverter, VSI)는 다양한 에너지원에 적용되기에 어려움이 존재한다. 예를 들어 태양광 발전과 같은 재생에너지원은 외부환경에 따라 출력전압에 큰 변동을 보이며, 연료 전지의 경우에는 출력전류 수준에 따라 넓은 전압 변동 범위를 갖는다. 기존의 VSI는 단순히 강압 운전만이 가능하기 때문에 입력전압이 낮아지는 상황에서 필요한 수준의 출력전압을 보장하지 못하는 문제가 발생한다. 시스템의 출력전압 범위를 넓히기 위해 DC-DC 부스트 컨버터가 VSI 앞 단에 추가되곤 하지만, 이러한 two-stage 시스템은 추가적인 스위치와 제어기로 인해 고비용·저효율의 단점을 지닌다.

이러한 문제를 해결하기 위해, single-stage로 출력전압의 승압 및 강압이 모두 가능한 quasi-Z-source inverter(qZSI)가 제안되었다¹⁾. 그림 1에 보이듯이 이 토폴로지는 인버터 브릿지 앞 단에 수동소자로 이루어진 Z-source network(ZSN)을 추가한 형태이다. 이 네트워크를 통해 qZSI는 인버터 브릿지 중 한 레그의 두 스위치가 동시에 켜지는 shoot-through(ST) 상태를 활용할 수 있으며, 인버터입에도 불구하고 승압 운전이 가능하다. 또한, ST 상태에서 스위치에 손상이 가해지지 않기 때문에 qZSI는 출력전압 왜곡을 야기하는 데드타임이 필요치 않으며 외부 노이즈에 강인한 장점이 있다.

이러한 qZSI 토폴로지의 성능은 이를 운용하는 펄스 폭 변조(Pulse-Width Modulation, PWM) 전략에 좌우된다. 최적의 PWM 전략을 적용한 시스템은 추가적인 하드웨어 소자 없이도 효율, 출력 고조파 등의 측면에서 성능 향상을 달성할 수 있다. 따라서 본 연구에서는 기존의 qZSI용 PWM 전략을 소개하고, 단점을 개선한 최적의 PWM 전략을 제시한다. 그리고 하드웨어 실험을 통해 두 방식의 성능을 비교 및 분석한다.

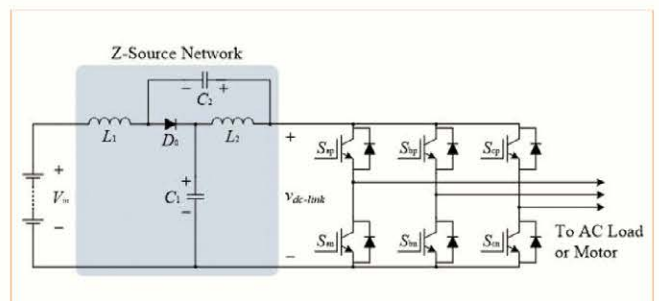


그림 1 qZSI 토폴로지

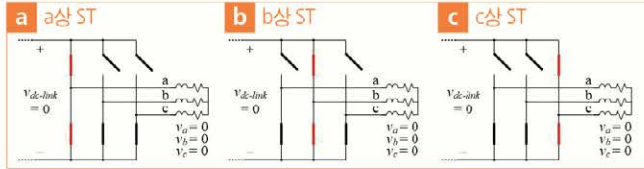


그림 2 ST 벡터 구현 방법

2. 기존 ZSVM6 방식

대부분의 qZSI용 PWM 전략은 VSI용 PWM 전략을 변형하여 개발된다. 두 전략의 가장 큰 차이는 ST 벡터의 유무인데, VSI용 PWM 전략은 8개의 벡터(유효벡터 6개 및 영벡터 2개)를 사용하여 출력전압을 생성한다^[2]. 반면에, qZSI용 PWM 전략은 승압 운전을 수행하기 위해 추가적으로 그림 2와 같이 다양한 ST 벡터를 활용한다. 이때, 한 스위칭 주기(T_s) 동안 ST 벡터 시간의 듀티비를 D_{ST} 로 정의하면 전압이득(G)은 다음과 같이 구할 수 있다.

$$G = \frac{M}{1 - 2D_{ST}} \quad (1)$$

여기서 M 은 변조 지수를 의미한다. ST 벡터 동안 DC-Link 전압($V_{dc-link}$)는 0의 값을 가지므로 부하에 전압이 인가되지 않는데, 이는 영벡터와 동일한 효과이다. 따라서 VSI용 PWM 전략을 변형하여 qZSI를 운용할 때는 일부 영벡터를 ST 벡터로 대체하며, 유효벡터의 시간을 침해하지 않는다. 이는 D_{ST} 와 M 의 독립적인 제어를 가능하게 한다.

대표적인 qZSI용 PWM 전략인 Z-source space vector modulation 6(ZSVM6) 방식을 그림 3과 같이 소개한다^[3]. 그림 3(a)는 출력전압 한 주기 동안의 파형을 그린 것인데, 위부터 순서대로 D_{ST} , 3상 출력전압, 변조 및 캐리어 신호, 스위칭 신호를 나타낸다. ZSVM6 방식은 VSI용 SVM 방식을 변형하였고, ST 벡터를 구현하기 위해 6개의 변조 신호를 갖는다. 이때, m_{ap} , m_{an} , m_{bp} , m_{bn} , m_{cp} , m_{cn} 은 각 스위치의 스위칭 신호인 S_{ap} , S_{an} , S_{bp} , S_{bn} , S_{cp} , S_{cn} 을 생성하는 변조 신호이다. 그리고 T_s 동안의 파형을 그린 그림 3(b)에는 $m_{max,p}$, $m_{max,n}$, $m_{mid,p}$, $m_{mid,n}$, $m_{min,p}$, $m_{min,n}$ 의 신호가 표기되어 있는데, 이는 6개의 변조 신호를 크기에 따라 재정의한 것이다. 즉, Sector I($0 < \omega t < \pi/3$)의 위상각에서는 $m_{max,p} = m_{ap}$, $m_{max,n} = m_{an}$, $m_{mid,p} = m_{bp}$, $m_{mid,n} = m_{bn}$, $m_{min,p} = m_{cp}$, $m_{min,n} = m_{cn}$ 으로 정의할 수 있다. 이때, ZSVM6 방식의 변조 신호는 다음 식으로 구현 가능하다.

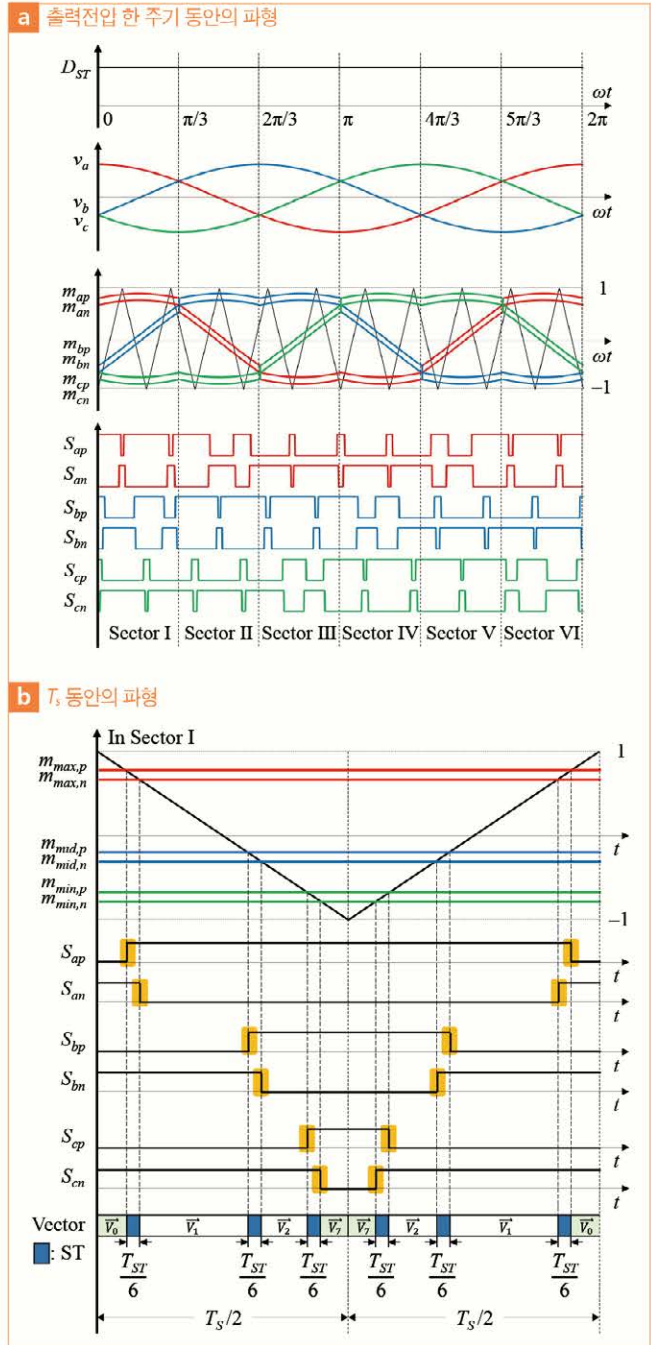


그림 3 기존 ZSVM6 방식

$$\begin{cases} m_{max,p} = m_{max} + D_{ST} \\ m_{max,n} = m_{max} + D_{ST}/3 \end{cases} \quad \begin{cases} m_{mid,p} = m_{mid} + D_{ST}/3 \\ m_{mid,n} = m_{mid} - D_{ST}/3 \end{cases} \quad (2)$$

$$\begin{cases} m_{min,p} = m_{min} - D_{ST}/3 \\ m_{min,n} = m_{min} - D_{ST} \end{cases}$$

여기서 m_{max} , m_{mid} , m_{min} 은 VSI용 SVM 방식의 변조 신호를 크기에 따라 재정의한 것이다^[2]. 결과적으로 ZSVM6 방식은 ST 벡터의 시간을 6등분하여 유효벡터 및 영벡터 사이에 삽입한다.

이로 인해 인버터 브릿지의 스위치들은 T_s 동안 총 12번의 하드 스위칭(그림 3(b)의 노란 음영)을 수행하게 되며 큰 스위칭 손실을 발생시킨다.

3. 제안하는 SCPWM 방식

본 연구에서는 qZSI의 성능을 향상시키기 위해 sawtooth-carrier-based PWM(SCPWM) 방식을 제안한다⁴⁾. 이 방식의 가장 큰 특징은 톱니파 캐리어 신호를 사용하여 스위칭 주파수를 증가시키는 것인데, 이로 인한 스위칭 손실 증가를 막기 위해 D_{ST} 와 M 을 독립적으로 제어하지 않고 다음의 수식을 통해 최적 조합을 계산한다.

$$D_{ST}(wt) = \frac{\sqrt{3} G \cos(\lambda - \pi/6) - 2}{2\sqrt{3} G \cos(\lambda - \pi/6) - 2} \quad (3)$$

$$M(wt) = G(1 - 2D_{ST}(wt)) \quad (4)$$

여기서 λ 는 ωt 를 $\pi/3$ 로 나누고 남은 나머지이다. 즉, 제안하는 SCPWM 방식에서 D_{ST} 와 M 은 시변 파라미터이며 G 는 상수로 유지된다. 스위칭 손실을 저감하기 위한 변조 신호는 다음 식으로 구현된다.

$$\begin{cases} m_{max,p} = 1 \\ m_{max,n} = 1 - D_{ST}/2 \end{cases} \begin{cases} m_{mid,p} = m_{mid} + D_{ST}/2 \\ m_{mid,n} = m_{mid} - D_{ST}/2 \end{cases} \quad (5)$$

$$\begin{cases} m_{min,p} = -1 + D_{ST}/2 \\ m_{min,n} = -1 \end{cases}$$

그림 4(a)는 출력전압 한 주기 동안의 D_{ST} , 3상 출력 전압, 변조 및 캐리어 신호, 스위칭 신호를 차례대로 나타낸다. 그리고 그림 4(b)의 T_s 동안의 파형을 살펴보면, 변조 신호 $m_{max,p}$ 및 $m_{min,n}$ 은 각각 캐리어 신호의 최댓값 및 최솟값으로 설정된다. 따라서 T_s 동안 항상 두 개의 스위치는 상태를 바꾸지 않으므로 스위칭 손실을 줄일 수 있다.

추가로 살펴볼 것은 톱니파 캐리어 신호의 엣지에서 발생하는 스위칭(그림 4(b)의 회색 음영)이다. 이곳에서 발생하는 많은 스위칭은 타 PWM 전략들이 톱니파 캐리어 신호를 사용하지 않는 주요한 원인이 된다. 그러나 그림 2에서 살펴본 바와 같이, ST 벡터 동안 인버터 브릿지의 스위치 양단에는

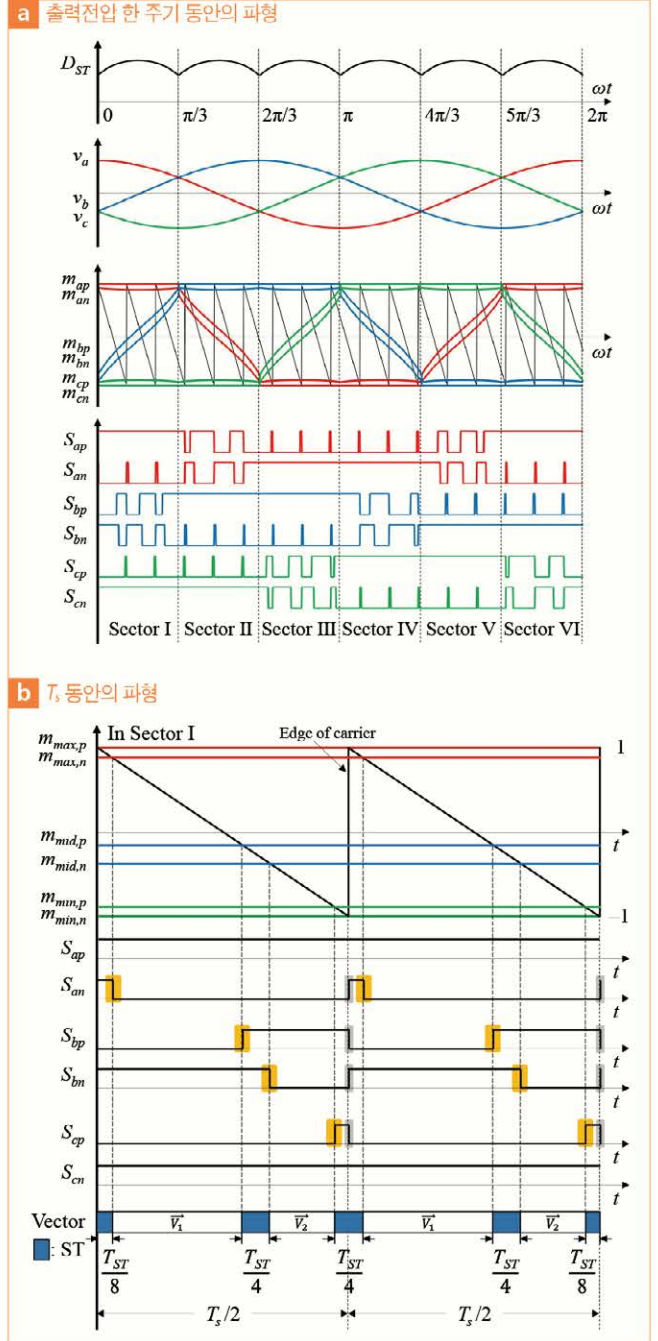


그림 4 제안하는 SCPWM 방식

전압이 인가되지 않는다. 따라서 제안하는 SCPWM 방식은 톱니파 캐리어 신호의 엣지에서 항상 영전압 스위칭(Zero Voltage Switching, ZVS) 동작이 발생한다. 결과적으로 T_s 동안의 하드스위칭(그림 4(b)의 노란 음영) 횟수는 총 8회가 되며, 이는 기존 ZSVM6 방식의 12회에 비해 적은 수임을 알 수 있다. 즉, 제안하는 SCPWM 방식은 스위칭 주파수를 증가시켜 출력 고조파를 저감시킴과 동시에 적은 스위칭 손실로 효율의 향상을 달성할 수 있다.

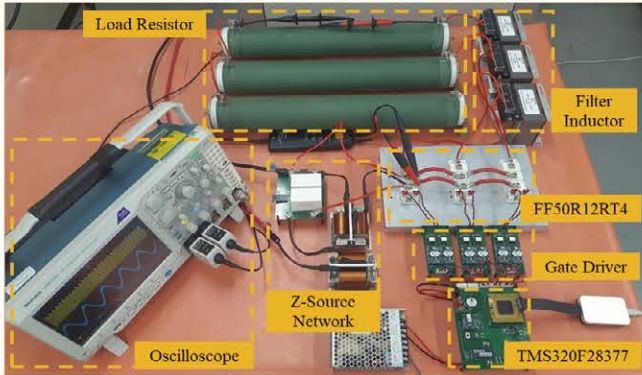


그림 5 qZSI 시스템 하드웨어 구성

표 1 qZSI 시스템 파라미터

Parameter	Symbol	Value
Input voltage	V_{in}	200V
Output phase voltage	V_{out}	110V _{rms}
Fundamental frequency	f_{line}	50Hz
Switching frequency	f_s	ZSVM6: 10kHz SCPWM: 20kHz
ZSN inductors	L_1, L_2	1.5mH
ZSN capacitors	C_1, C_2	2.5 μ F
Filter inductors	L_f	4.0mH
Load resistors	R_{load}	25 Ω

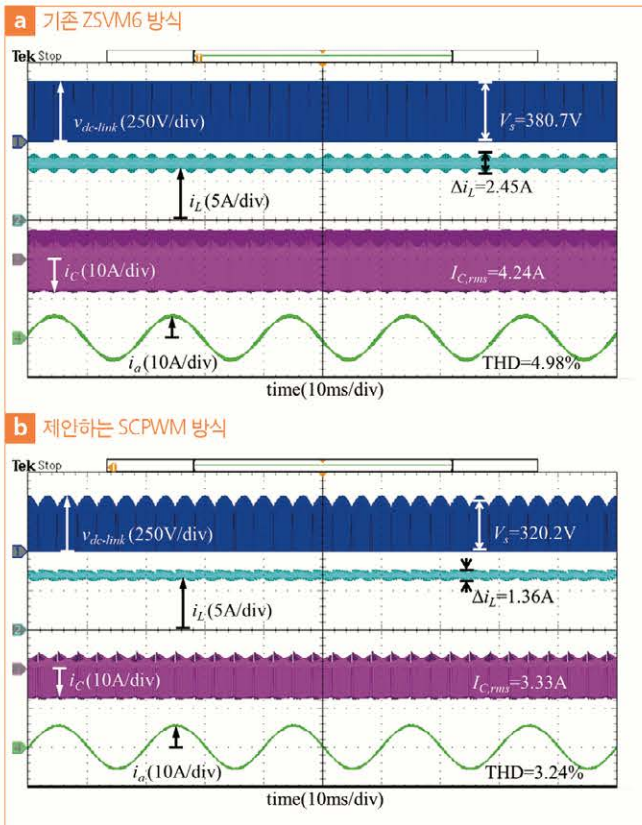


그림 6 qZSI용 PWM 전략의 하드웨어 실험 파형

4. 하드웨어 실험 결과 비교

본 연구에서 소개한 qZSI용 PWM 전략의 성능을 검증하기 위해 하드웨어 실험을 진행하였다. 그림 5는 구성한 1.5-kW 급 qZSI 시스템이며, 세부 파라미터는 표 1에 나타나 있다. 시스템의 제어는 TMS320F28377S DSP를 통해 이루어졌으며, 인버터 브릿지 및 ZSN 다이오드는 각각 FF50R12RT4 및 STTH30S12가 활용되었다.

구현한 시스템의 입력전압과 출력 상전압의 피크 값은 각각 200V와 156V로 설정되었는데, 이는 qZSI가 $G=1.56$ 의 값으로 승압 운전한다는 것을 의미한다. 그림 6은 기존 ZSVM6 및 제안

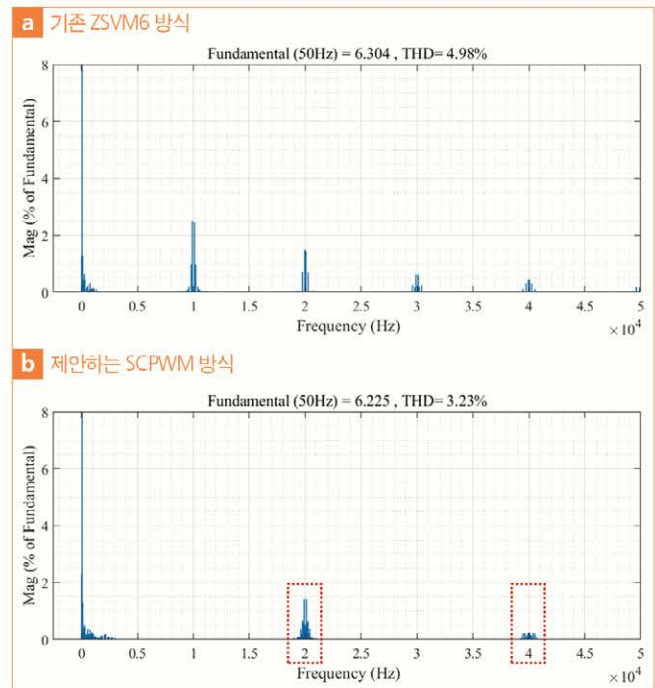


그림 7 출력 전류 THD 결과 비교

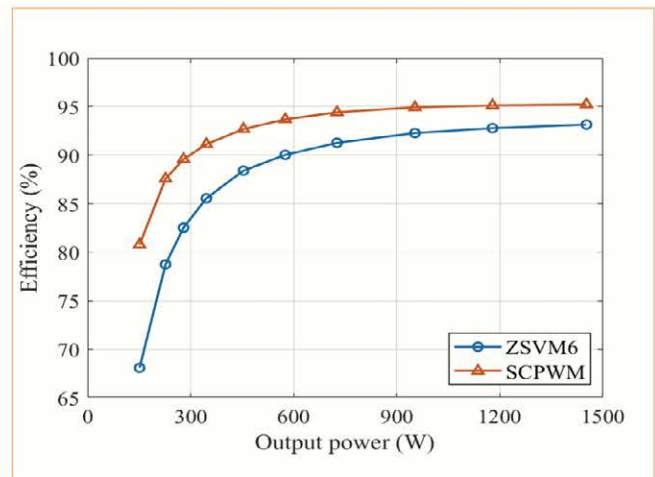


그림 8 효율 결과 비교


하는 SCPWM 방식의 하드웨어 실험 파형을 나타내며, 위부터 순서대로 DC-Link 전압, ZSN 인덕터 전류, ZSN 커패시터 전류, a상 출력 전류이다. 이를 통해 두 방식 모두 승압 운전 을 안정적으로 수행할 수 있음이 확인되었다.

그림 7은 두 방식의 출력전류를 각각 FFT 분석한 그래프이다. 기존 ZSVM6 및 제안하는 SCPWM 방식의 total harmonic distortion(THD) 결과값은 각각 4.98% 및 3.24%임을 볼 수 있다. 인버터에서 고조파는 기본적으로 스위칭 주파수의 정수배 마다 존재한다. 따라서 기존 방식은 10kHz의 배수에 고조파 가 존재하는 반면, 제안하는 방식은 20kHz의 배수에 존재하는 것을 확인할 수 있다. 즉, 제안하는 방식은 스위칭 주파수를

높임으로써 출력 고조파 성분을 저감하는 효과를 얻었다.

그림 8은 두 방식의 효율을 비교한 그래프이다. 기존 ZSVM6 및 제안하는 SCPWM 방식은 전부하에서 각각 93.15% 및 95.23%를 기록하였다. 제안하는 방식은 스위칭 주파수를 증가시켰음에도 불구하고 톱니파 캐리어 신호의 엣지에서 발생하는 ZVS 동작으로 인해 더 적은 스위칭 손실을 갖는다. 그림 9에서 인버터 브릿지 스위치들의 ZVS 동작을 확인할 수 있다.

5. 결론

본 연구에서는 qZSI용 PWM 전략인 ZSVM6 방식을 소개하였으며, 기존 방식의 단점을 개선한 SCPWM 방식을 제안하였다. SCPWM 방식의 가장 큰 특징은 기존에 주로 사용되는 삼각파 캐리어 대신 톱니파 캐리어 신호를 사용하여 스위칭 주파수를 증가시킨다는 점이다. 또한 스위칭 손실을 저감하기 위해 최적화된 ST 듀티비를 적용하여 ZVS 동작을 유도한다. 이를 통해 제안하는 SCPWM 방식은 출력전류 THD와 효율을 동시에 향상시킬 수 있으며, 이는 하드웨어 실험을 통해 검증되었다. 따라서 제안하는 방식은 qZSI의 성능을 개선하여 본 시스템의 상용화를 더욱 앞당길 것으로 기대된다. 

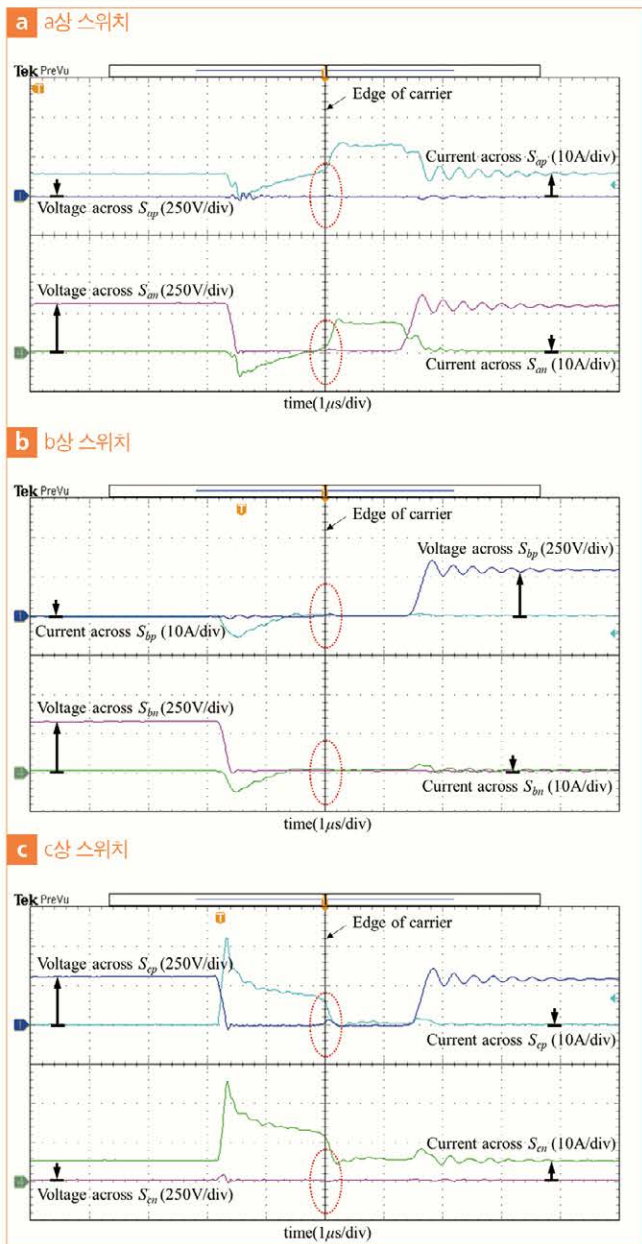


그림 9 제안하는 SCPWM 방식의 ZVS 동작

참고/문/헌

- [1] J. Anderson and F. Z. Peng, "Four quasi-Z-source inverters," in Proc. IEEE Power Electron. Spec. Conf., pp. 2743-2749, Jun. 2008.
- [2] E. R. C. da Silva, E. C. dos Santos, and C. B. Jacobina, "Pulsewidth modulation strategies," IEEE Ind. Electron. Mag., Vol. 5, No. 2, pp. 37-45, Jun. 2011.
- [3] Y. Liu, B. Ge, H. Abu-Rub, and F. Z. Peng, "Overview of space vector modulations for three-phase Z-source/quasi-Z-source inverters," IEEE Trans. Power Electron., Vol. 29, No. 4, pp. 2098-2108, Apr. 2014.
- [4] H. K. Yang and J. W. Park, "Sawtooth-carrier-based pulsewidth modulation method for quasi-Z-source inverter with zero-voltage-switching operation to reduce harmonic distortion and inductor current ripple," IEEE Trans. Ind. Electron., Vol. 68, No. 2, pp. 916-924, Feb. 2021.