


4H-SiC 기반으로 제작된 MPS Diode의 Schottky 영역 비율에 따른 전기적 특성 분석

이형진¹, 강예환², 정승우¹, 이건희¹, 변동욱¹, 신명철¹, 양창현², 구상모¹ 

¹ 광운대학교 전자재료공학과

² (주)에스파워테크닉스

Electrical Characteristics Analysis Depending on the Portion of MPS Diode Fabricated Based on 4H-SiC in Schottky Region

Hyung-Jin Lee¹, Ye-Hwan Kang², Seung-Woo Jung¹, Geon-Hee Lee¹, Dong-Wook Byun¹, Myeong-Choel Shin¹, Chang-Heon Yang², and Sang-Mo Koo¹

¹ Department of Electronic Materials Engineering, Kwangwoon University, Seoul 01897, Korea

² Yes Power Technix, Pohang 37673, Korea

(Received November 26, 2021; Revised December 10, 2021; Accepted December 15, 2021)

Abstract: In this study, we measured and comparatively analyzed the characteristics of MPS (Merged Pin Schottky) diodes in 4H-SiC by changing the areal ratio between the Schottky and PN junction region. Increasing the temperature from 298 K to 473 K resulted in the threshold voltage shifting from 0.8 V to 0.5 V. A wider Schottky region indicates a lower on-resistance and a faster turn-on. The effective barrier height was smaller for a wider Schottky region. Additionally, the depletion layer became smaller under the influence of the reduced effective barrier height. The wider Schottky region resulted in the ideality factor being reduced from 1.37 to 1.01, which is closer to an ideal device. The leakage saturation current increased with the widening Schottky region, resulting in a 1.38 times to 2.09 times larger leakage current.

Keywords: Silicon carbide, MPS diode, Temperature, Threshold voltage, Barrier height, Ideality factor

1. 서론

SiC (silicon carbide)는 고에너지 밴드갭 반도체 물질로 대전류, 고전압, 고주파, 고전력 같은 환경에서도 사용이 가능한 전력 반도체로서 우수한 특성 및 기술의 발전으로 인해 주목을 받고 있다. 규소(Si)와 탄소(C)가 공유 결합

을 이룬 화합물이며 높은 열 전도율을 가지고 있어 널리 사용되고 있다 [1-4]. 실리콘의 밴드갭에 비해 3배 가까이 크며 갈륨비소(GaAs)보다 열 전도율, 전자 이동도가 높고 항복 전압도 10배 정도 더 크다 [4]. SiC 종류는 100가지가 넘는 종류의 결정다형이 있으며 3C-SiC, 4H-SiC, 6H-SiC, 15R-SiC를 많이 사용하며 4H-SiC가 안정성이 가장 뛰어나고, 전자 이동도가 다른 형태보다 빨라 소자 제작에 많이 사용한다 [5,6]. SBD (Schottky barrier diode)는 turn-on이 빠르다는 장점을 가지고 있지만, 누설전류가 크다는 단점이 있다. MPS (merged pin Schottky) 다이오드는 항복전압 및 누설전류를 줄일 수 있는 구조로 SBD

✉ Sang-Mo Koo; smkoo@kw.ac.kr

Copyright ©2022 KIEEME. All rights reserved.
This is an Open-Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License (<http://creativecommons.org/licenses/by-nc/3.0/>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

다이오드의 단점을 보완할 수 있는 구조이다 [7]. 누설전류가 줄어들면 손실이 줄어 고효율의 다이오드를 제작할 수 있다. MPS 다이오드는 에피층의 Schottky 접합부와 PN 접합부가 통합된 구조이다. 이러한 구조에서 P⁺well은 누설 전류가 흐를 수 있는 면적을 감소시켜 SBD 대비 낮은 누설전류를 갖는 것을 가능하게 하고, P⁺well과 N형 반도체 사이는 PN 접합으로 공핍층이 형성되어 금속과 N형 반도체가 만나는 영역에 전계 집중이 감소하며 SBD 대비 항복전압을 더 높게 가져갈 수 있다 [8]. 본 연구에서는 Schottky 영역과 PN 접합 영역의 비율을 달리하여 I-V와 누설전류를 측정했고, 온도를 298 K에서 473 K까지 변화를 주어 I-V, 공핍층 두께, 유효 장벽 높이, 이상 계수, 누설전류를 추출해 특성 변화를 비교 분석하였다.

2. 실험 방법

본 논문에서 사용된 소자는 $1,845 \times 1,847 \mu\text{m}^2$ 크기의 MPS diode를 사용하였다. 두 소자의 상단 anode 전극은 Ti (300 nm) / Al (3 μm)로 하였고 500°C 온도에서 annealing 하였다. Epi depth는 7 μm , epi doping 농도는 $1 \times 10^{16} \text{cm}^{-3}$ 이며, P⁺well depth는 0.5 μm 이다. Cathode 전극은 Ti (100 nm) / Ni (300 nm) / Ag (160 nm)로 제작되었다. 두 소자의 차이는 Schottky 영역과 PN 접합 영역의 비율이 다르며, 그림 1과 표 1에 소자의 개략도와 파라미터를 통해 나타내었다. 온도에 의한 I-V 특성 측정은 probe station을 이용하여 각각의 다른 온도(25, 50, 100, 150, 200°C)를 측정하였다.

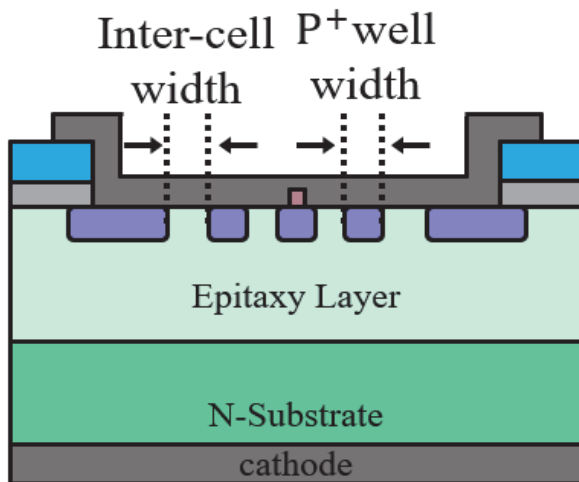


Fig. 1. Structure of the 4H-SiC MPS diode.

Table 1. Structure parameters of MPS diode.

Diode type	P ⁺ well width (μm)	Inter-cell width (μm)
Device A	1	3
Device B	2	2

3. 결과 및 고찰

그림 2(a)는 device A, 2(b)는 device B인 MPS diode를 298 K에서 473 K로 증가시켰을 때의 I-V 그래프이다. 측정 범위는 ZTC 지점이 일어나기 전으로 상온에서 0.8 V 지점부터 전류가 급격히 증가하는 것을 확인할 수 있다. 473 K에서 문턱전압은 (a)는 0.5 V, (b)는 0.6 V 정도로 낮아졌다. 온도가 증가함에 따라 문턱전압이 앞당겨지는 것을 확인할 수 있고, Schottky region의 비율이 더 높은 device A MPS diode가 더 낮은 문턱전압을 갖는 것을 확인할 수 있다.

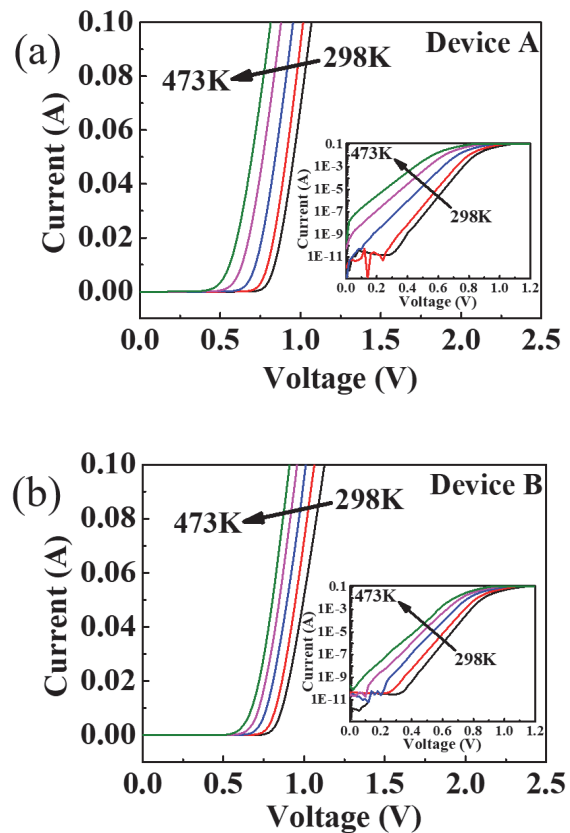


Fig. 2. The current versus forward voltage (a) device A and (b) device B with measurement temperature from 298 to 473 K.

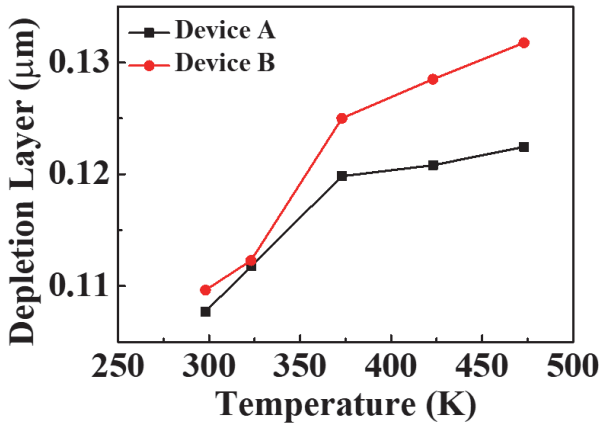


Fig. 3. Temperature dependence of MPS diode at depletion layer.

$$d = \sqrt{\frac{2\epsilon_{SiC}}{qN_d} (\phi_B - V_D)} \quad (1)$$

$$\phi_B = \frac{kT}{q} \ln\left(\frac{A^{**}T^2}{J_s}\right) \quad (2)$$

그림 3은 298 K에서 473 K로 온도 변화에 따른 공핍층의 두께 변화를 보여주며, 온도가 증가함에 따라 공핍층의 두께가 증가하는 것을 확인할 수 있다. Device A의 공핍층의 두께는 약 1.14배 증가했고, device B의 공핍층의 두께는 약 1.20배 증가했다. 식 (1)을 사용해 공핍층의 두께를 구할 수 있으며, 전하량(q), 도핑 농도(N_d), 유전율(ϵ), 유효 장벽 높이(ϕ_B), 가해지는 전압(V_D)을 이용해 구할 수 있다. 유효 장벽 높이는 식 (2)를 사용해 구할 수 있고 전하량, 볼츠만 상수(k), Richardson 상수(A^{**}), 절대온도(T), 전류밀도(J_s)를 이용해 구할 수 있다.

$$\eta = \frac{q}{kT} \left(\frac{\Delta V}{\Delta \ln J}\right) \quad (3)$$

그림 4는 MPS diode의 Schottky region에 따른 유효 장벽 높이와 이상 계수를 나타낸다. 유효 장벽 높이는 식 (2)를 사용해 구할 수 있으며, 이상 계수는 식 (3)을 사용해 구할 수 있다. Device A의 이상 계수는 1.37에서 1.01로 감소하고, device B의 이상 계수는 1.54에서 1.03으로 감소한다. Device A의 유효 장벽 높이는 1.07 eV에서 1.35 eV로 증가하고, device B의 유효 장벽 높이는 1.11 eV에서 1.55 eV로 증가하는 것을 확인할 수 있다. PN 접합의 유효장벽 높이가 Schottky 장벽의 높이보다 높은 것을 확인할 수 있고, device B의 구조가 PN 접합부의 영역이 더

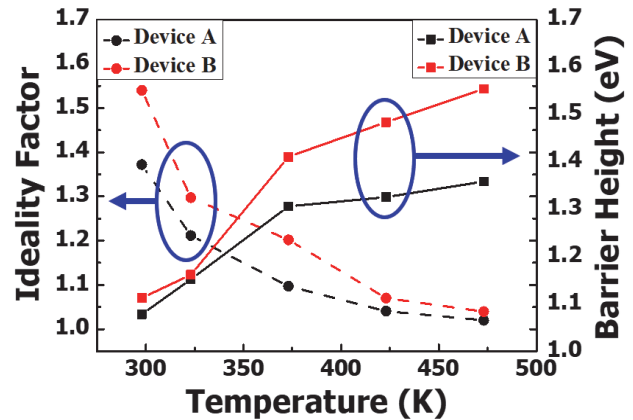


Fig. 4. Variations in the ideality factor and barrier height of the device A and device B MPS diode as functions of temperature.

넓어 device A보다 유효 장벽 높이가 높은 것을 확인할 수 있다. 이상적인 Schottky 다이오드는 공핍층에서 재결합이 없어 이상 계수는 약 1이다. PN 접합의 이상 계수 값은 공핍층에서의 재결합으로 인해 더 높다 [9]. 그 결과 이상 계수는 device A가 device B보다 이상 계수에 근접한 것을 확인할 수 있다.

$$I_s = qn_i^2 \cdot \left(\frac{D_p}{L_p N_D} + \frac{D_n}{L_n N_A}\right) \quad (4)$$

$$I_s = A^{**}T^2 \exp\left(-\frac{\phi_B}{kT}\right) \quad (5)$$

그림 5는 온도 증가에 따른 역전압 측정을 통해 누설전류를 도출하였다. 식 (4)로 PN diode의 reverse saturation current를 구할 수 있고, 식 (5)로 Schottky diode의 reverse saturation current를 구할 수 있다. Device A의 누설전류는 4.63×10^{-13} A에서 4.25×10^{-8} A로 증가했고, device B의 누설전류는 3.35×10^{-13} A에서 2.03×10^{-8} A로 증가하는 것을 확인하였다.

그림 6은 device A 전류를 device B의 전류로 나눈 값이다. 298 K에서 device A는 device B의 약 1.38배의 누설전류를 가졌고, 온도가 증가할수록 누설전류 차이가 증가해 473 K에서 약 2.09배의 누설전류를 가지는 것을 확인하였다. Schottky region과 PN junction의 비율에 따라 유효 장벽 높이가 변하는 것을 식 (2)와 그림 4에서 확인할 수 있으며, 측정 결과 식 (4), (5)와 같이 Schottky 비율이 낮은 diode가 누설전류가 더 낮은 것을 그림 5, 6을 통해 확인할 수 있다.

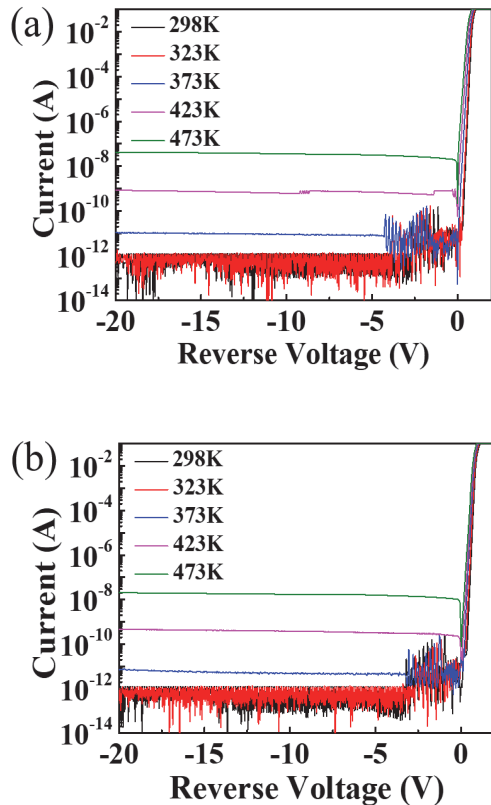


Fig. 5. The current versus reverse voltage (a) device A and (b) device B with measurement temperature from 298 to 473 K.

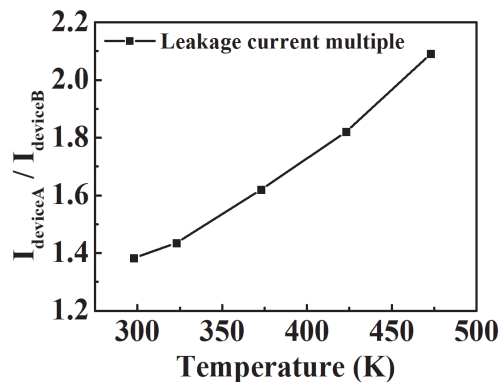


Fig. 6. The leakage current of device A divided by the leakage current of device B is measurement at temperature.

4. 결론

본 연구에서는 온도에 따른 MPS 다이오드의 Schottky 영역과 PN 접합 영역의 비율이 미치는 영향에 대해 비교 분석했다. 298 K에서 473 K로 온도를 증가시켰을 때 온도

가 증가할수록 문턱전압이 낮아지는 것을 확인할 수 있었고, Schottky region이 더 넓은 소자는 문턱전압이 0.8 V에서 0.5 V로 더 낮은 것을 확인할 수 있다. 다이오드의 Schottky region이 작을수록 공핍층이 넓으며 약 1.2배 증가하는 것을 확인하였다. 유효 장벽 높이는 다이오드의 Schottky region이 작을수록 크며 약 1.4배 증가하는 것을 확인할 수 있다. 이는 PN 접합부가 넓을수록 영향을 많이 받게 된다는 것을 나타낸다. 이상 계수는 Schottky region이 더 넓은 다이오드가 공핍층의 재결합이 적어 이상적인 소자에 더 가까워진다는 결론을 도출하였다. 누설 전류는 Schottky region이 더 넓은 소자가 298 K에서 약 1.38배 높았으며, 473 K에서 약 2.09배로 증가하는 것을 확인했고, 온도가 증가할수록 누설전류의 차이가 커지는 결과를 도출하였다.

ORCID

Sang-Mo Koo

<https://orcid.org/0000-0002-9827-9219>

감사의 글

This work was supported by Korea Institute for Advancement of Technology (KIAT) grant funded by the Korea Government (MOTIE) (P0012451), Technology Innovation Program (20003540) and the excellent researcher support project of Kwangwoon University in 2021.

REFERENCES

- [1] T. Kimoto and J. A. Cooper, *Fundamentals of Silicon Carbide Technology: Growth, Characterization, Devices and Applications* (John Wiley & Sons, Singapore, 2014). pp. 1-6.
- [2] B. J. Baliga, *J. Appl. Phys.*, **53**, 1759 (1982). [DOI: <https://doi.org/10.1063/1.331646>]
- [3] J. A. Cooper, *Mater. Sci. Forum*, **389**, 15 (2002). [DOI: <https://doi.org/10.4028/www.scientific.net/MSF.389-393.15>]
- [4] Y. J. Lee, S. Cho, J. H. Seo, S. J. Min, J. I. An, J. M. Oh, S. M. Koo, and D. Lee, *J. Korean Inst. Electr. Electron. Mater. Eng.*, **31**, 367 (2018). [DOI: <https://doi.org/10.4313/JKEM.2018.31.6.367>]
- [5] R. Rupp, A. Wiedenhofer, P. Friedrichs, D. Peters, R. Schörner, and D. Stephani, *Mater. Sci. Forum*, **264**, 89 (1998). [DOI: <https://doi.org/10.4028/www.scientific.net/MSF.264-268.89>]
- [6] J. Seccatore, G. de Tomi, and M. Veiga, *Mater. Sci. Forum*, **805**,

- 395 (2015). [DOI: <https://doi.org/10.4028/www.scientific.net/msf.805.395>]
- [7] T. Takaku, S. Igarashi, T. Nishimura, Y. Onozawa, S. Miyashita, O. Ikawa, N. Fujishima, and T. Heinzl, *Proc. of PCIM Europe 2015; International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management* (VDE, Nuremberg, Germany, 2015) p. 1. [DOI: <https://doi.org/10.1109/ICPE.2015.7167880>]
- [8] T. Takaku, H. Wang, N. Matsuda, S. Igarashi, T. Nishimura, S. Miyashita, and O. Ikawa, *Proc. 2015 9th International Conference on Power Electronics and ECCE Asia (ICPE-ECCE Asia)* (IEEE, Seoul, Korea, 2015) p. 844. [DOI: <https://doi.org/10.1109/ICPE.2015.7167880>]
- [9] S. J. Min, M. C. Shin, N. Thi Nguyen, J. M. Oh, and S. M. Koo, *Materials*, **13**, 445 (2020). [DOI: <https://doi.org/10.3390/ma13020445>]