

## 스마트 사물인터넷 기기용 저리플 방식의 스텝다운 컨버터 분석

### Analysis of Step-Down Converter with Low Ripple for Smart IoT Devices

김다솔<sup>1</sup>, 알라딘<sup>1</sup>, 구진선<sup>1</sup>, 쿠마르<sup>2</sup>, 송한정<sup>1\*</sup>

Da-Sol Kim<sup>1</sup>, AlaaDdin Al-Shidaifat<sup>1</sup>, Jin-Seon Gu<sup>1</sup>, Sandeep Kumar<sup>2</sup>, Han-Jung Song<sup>1\*</sup>

#### 〈Abstract〉

Wearable devices and IoT are being utilized in various fields, where all systems are developing in the direction of multi-functionality, low power consumption, and high speed. In this paper, we propose a DC-DC Step-down Converter for IoT smart devices. The proposed DC-DC Step-down converter is composed of a control block of the power supply stage. It also consists of an overheat protection circuit, under-voltage protection circuit, an overvoltage protection circuit, a soft start circuit, a reference voltage circuit, a lamp generator, an error amplifier, and a hysteresis comparator. The proposed DC-DC converter was designed and fabricated using a Magnachip / Hynix 180nm CMOS process, 1-poly 6-metal, the measured results showed a good match with the simulation results.

*Keywords : Step-Down Converter, DC-DC Converter, CMOS, SPICE, Cadence*

---

1 인제대학교 나노융합공학과  
E-mail: kdasol1219@naver.com,  
alaaddin@inje.ac.kr,  
ppluto03@naver.com

1 Dept. of Nanosciences and Engineering, Center for Nano  
Manufacturing, Inje University

2 Dept. of Electronics and Communication Engineering,  
National Institute of Technology Karnataka, Surathkal,  
Mangaluru, India, E-mail: fedrer.engg@gmail.com

2 Dept. of Electronics and Communication Engineering, National  
Institute of Technology Karnataka, Surathkal, Mangaluru, India

1\* 교신저자, 인제대학교 나노융합공학부, 나노매뉴팩처링  
연구소 정교수 E-mail: hjsong@inje.ac.kr

1\* Corresponding author, E-mail: hjsong@inje.ac.kr

### 1. 서론

웨어러블 기기 및 IoT가 여러 분야에 사용되면서 모든 시스템들이 다기능화, 저소비 전력, 고속화 되어가는 방향으로 발전되고 있다. 이러한 휴대폰, 스마트워치, 노트북과 같은 스마트 기기들의 사용이 더욱 증가하고 보편화 되고 있다. 이러한 스마트 기기들은 배터리 전원을 내부 시스템 전원 전압으로 변환하는 IC가 오랜 시간 동안 사용하기 위해서 넓은 부하 조건에서 좋은 효율을 갖는 DC-DC 변환기가 필요하다. Fig. 1은 배터리를 기반으로 선형 DC-DC 변환기 및 차지 펌프, 스위치 모드 DC-DC 변환기와 같은 DC-DC 변환기의 애플리케이션을 보여준다. 이러한 장치의 경우가 많고, 작고 긴 수명 주요 요구사항이다[1]. 높은 스위칭 주파수 변환기는 인덕터와 커패시터의 크기를 줄여서 작고 저비용의 설계가 가능하게 한다 [2]. 본 논문에서는 180nm공정을 이용하여 스마트 기기를 위한 3V 입력 전압, 1.5V 출력 전압을 가지는 DC-DC Step-down Converter를 설계하였으며 Cadence를 이용하여 시뮬레이션 파형과 효율을 나타내었다. 또한 출력 리플 전압을 낮추어 칩 면적을 감소시키고 보호회로를 설계하여 안정적으로 동작할 수 있게 하였다.

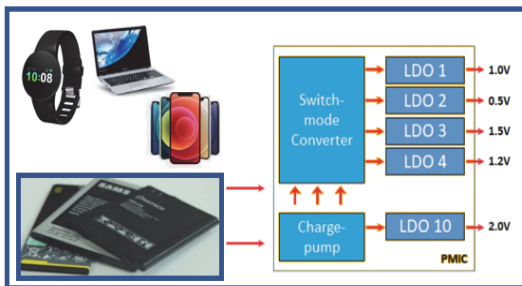


Fig. 1 Power management ICs for wearable devices

### 2. DC-DC Step-down Converter 구성 및 원리

Fig. 2는 기본 DC-DC Step-down Converter를 보여준다. converter는 L과 C는 각각 에너지를 저장하기 위한 인덕터와 커패시터를 나타내고, 다이오드 및 power MOSFET을 사용하는 스위치 등을 power stage에 포함한다. DC-DC Step-down Converter의 변환기의 출력 전압이 입력 전압보다 낮다. Fig. 3은 스위치를 키면 인덕터(L)에 저장된 에너지가 환류다이오드(D)를 통해 출력측으로 전달 된다. 스위치를 끄면 인덕터(L)에 저장되어 있는 전류 환류다이오드(D)를 통하여 출력단으로 방출된다[3-5].

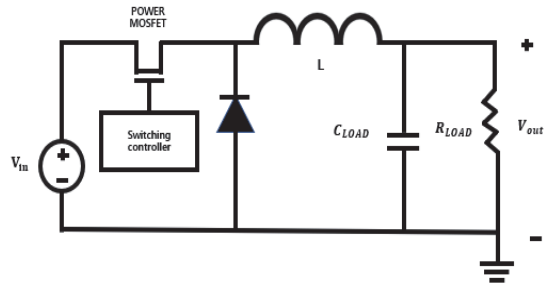


Fig. 2 Block diagram for DC-DC step down converter

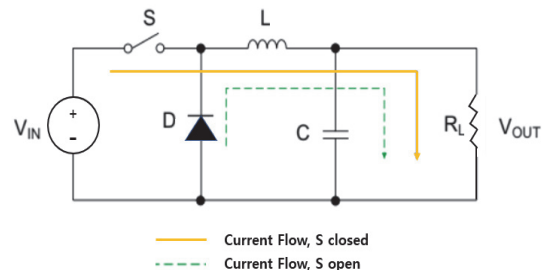


Fig. 3 Operating mechanism of step-down converter

### 3. 제안하는 저전류 리플방식의 DC-DC Step-down Converter

Fig. 4는 제안하는 DC-DC Step-down Converter 블록도를 나타내었다. 제안하는 DC-DC Step-down Converter는 power stage와 control block로 구성한다. 그 외 과열방지회로, 저 전압 보호회로, 과전압 보호회로, 소프트 스타트업 회로, 기준 전압 회로, ramp generator, 오차 증폭기, 히스테리시스 비교기로 구성 된다.

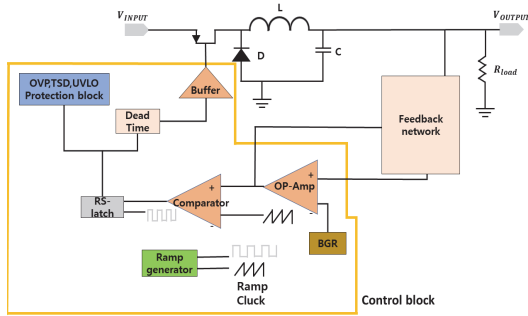


Fig. 4 Proposed step-down DC-DC converter

### 4. DC-DC Step-down Converter 결과해석

제안하는 DC-DC Step-down converter 회로를 Cadence 프로그램을 이용하여 180nm CMOS 공정 파라미터 SPICE회로 해석을 실시하였다. Fig. 5는 제안하는 DC-DC Step-down Converter의 출력 전압의 결과값을 보여주고 있다. 결과 값에서 보이듯이 입력전압이 3V일 때 출력전압이 1.5V가 출력되는 것을 확인 할 수 있었다. Fig. 6은 출력 전압 리플을 낸 그림이며, 리플은 24mV를 나타낸다. Fig. 7은 보호회로의 시뮬레이션을 나타낸다.

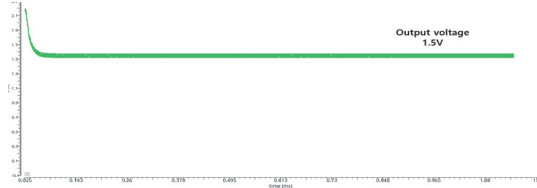


Fig. 5 Simulation result: Output voletage of step-down converter

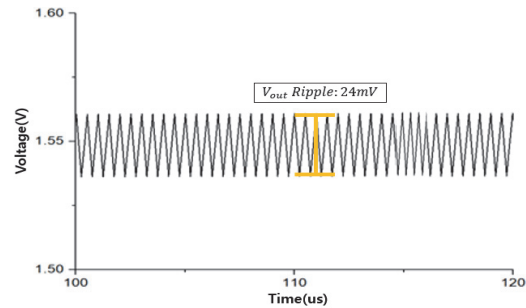


Fig. 6 Simulation result: Ripple voletage of step-down converte

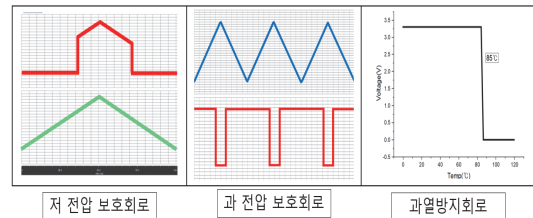


Fig. 7 Simulation of protection circuit

Table 1. Proposed DC-DC Step down Converter specification

Parameter	Type	Units
Supply Voltage	3.3	V
Output Voltage	1.5	V
Switching Frequency	4	MHz
Load Current	100	mA
Output Voltage Ripple	24	mV
Duty Ratio	0.45	

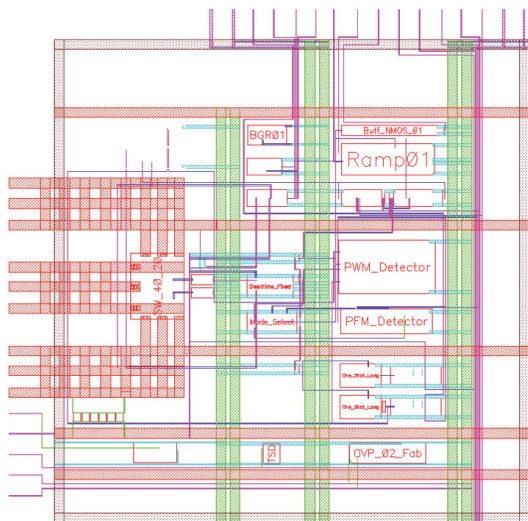


Fig. 8 Layout design for proposed DC-DC step-down Converter

Table 1은 제안하는 DC-DC Step down Converter의 스펙을 나타낸다.

Fig. 8은 Magnachip/Hynix 180nm CMOS공정으로 1-poly 6-metal을 이용하여 DC-DC Step-down Converter를 설계하였다. 파워스테이지, 컨트롤 블록 등으로 설계하였다.

## 5. 결론

본 논문에서는 스마트 기기를 위한 DC-DC Step-down Converter를 제안한다. Magnachip/Hynix 180nm CMOS공정으로 1-poly 6-metal을 이용하여 DC-DC Step-down Converter를 설계하였고, 레이아웃을 하였다. DC-DC Step-down Converter의 시뮬레이션은 3.0V 입력 전압에서 출력 전압이 1.5V가 나타났다. 출력 리플 전압은 24mV가 나타났다. 리플 전압을 낮춰 작은 칩의 면적을 감소시킬 수 있고, 보호회로를 설계하여 회로가 안정적으로 작동할 수 있게 한다. 설계된 칩은 스마트 기기에 적용을 위해 고효율을 가진다.

이 회로는 스마트 기기를 위한 성능이 좋은 DC-DC Converter 설계에 사용이 가능할 거라 기대된다.

## 사 사

본 논문(저서)은 교육부 및 한국연구재단의 4단계 두뇌한국21 사업(4단계 BK21 사업, 관리번호 5199991614715)으로 지원된 연구임.

This research was supported by the KOREA-INDIA joint program of cooperation in science & technology through the National Research Foundation of Korea (NRF) funded by the Ministry of Education, Science and Technology (NRF-2020K1A3A1A19086889).

The chip fabrication and EDA tool were supported by the IC Design Education Center (IDEC), Korea.

## 참고문헌

- [1] Ai-Ping. Yao, Rai-Xi. Li, Jin-yong Zhang, Lei Wang, "A novel on-chip soft-started DC-DC buck converter for biomedical applications", IEEE-EMBS, (2012).
- [2] Ayaz Hasan, Stefano Gregori, Imran Ahmed, Raymond Chik, "Monolithic DC-DC Boost Converter with Current- Mode Hysteretic Control", IEEE, (2011).
- [3] Hee-Jun Kim(2012), Basic analysis of switching power supply, Seoul, P&A school.
- [4] J. K. Kim, "Design of high-efficiency Buck DC-DC converter for reduction of control circuit loss," Hanyang University Master degree, 2011.
- [5] R. Jacob Baker, H. W. Li, D. E. Boyce, CMOS Circuit Design, Layout, and Simulation, IEEE Press.

(접수: 2021.09.19. 수정: 2021.10.05. 게재확정: 2021.10.06.)