

가중효율을 적용한 2-Stage Boost 컨버터 최적효율 운전 연구

김승민¹, 김동희[†]

Optimal Efficiency Operation of 2-Stage Boost Converter With Weighted Efficiency

Seung-Min Kim¹ and Dong-Hee Kim[†]

Abstract

An optimal operation method based on weighted efficiency for a two-stage boost converter is proposed in this study. Detailed loss analysis of the converter is performed to derive the optimal operation method according to the load and input voltage fluctuations, and the optimal DC-bus voltage is derived by applying the weighted efficiency method. The proposed method can satisfy optimal efficiency in the main operation region without a complicated control method. Using 1kW typical two-stage boost converter and is verified three types of weighted efficiency formulas and loss analysis are utilized to derive high-efficiency optimal DC-bus voltage from each load range.

Key words: 2-Stage DC/DC converter, Boost converter, High efficiency, Weighted efficiency equation, Loss calculation

1. 서 론

최근 환경오염 문제들이 세계적인 쟁점이 되면서 환경친화적인 신재생 에너지들이 주목을 받게 되었고, 그로 인해 친환경 전력 시스템의 수요가 증가하였다^[1]. 하지만 연료전지와 같은 신재생 에너지들은 낮은 셀 전압을 갖는 특징을 가지며, 계통연계 시 직렬로 다수의 셀을 연결하여 출력전압을 높일 수 있지만, 비용적인 한계로 주로 고승압이 가능한 컨버터를 사용한다. 컨버터는 변압기의 사용 유무로 절연형 컨버터와 비절연형 컨버터로 구분하며, 비절연형 컨버터는 부피와 가격 등에서 절연형 컨버터보다 상대적으로 장점을 보이지만, 높은 승압을 요구하는 경우 시비율의 과도한 증가로 소자들의 과도한 스트레스가 발생하며, 그 결과 전력 변환 효율이 감소한다. 이에 대한 해결방안으로 기존의 컨버터

를 직렬연결한 2-stage 구조를 통해 단계적 승압 하는 방식으로 해결할 수 있으며, 이에 따라 2-stage boost 컨버터의 다양한 연구가 진행 중이다^{[2]-[6]}.

인터리브드 구조의 경우 전류 리플을 최소화하여 EMI 특성이 개선되며 대전력 출력이 가능한 장점이 있다. 하지만 많은 부품을 요구하여 모듈의 부피가 증가하게 되며, PWM 신호의 오차에 의한 입력전류 불평형이 발생할 수 있다^{[2],[3]}. 다른 연구방안으로 결합인덕터를 이용한 방식의 경우 인덕터의 리플 전류를 줄이며 인덕터 권선비를 통해 높은 전압이득을 갖는 장점이 있지만, 누설자속으로 인해 스위치의 피크 전류와 다이오드의 전압 스트레스 증가, 인덕터 코어 불륨이 증가하는 문제점을 가진다^{[4],[5]}. 소자의 추가 없이 제어를 통해 적절한 효율을 갖도록 하는 H-infinity 방식의 경우 부하의 변동에도 일정 효율을 보이는 장점이 있지만, 매우 복잡한 제어방식을 가지므로 단순함을 요구하는 제어기 설계에서 단점을 가진다^[6].

본 논문에서는 상기 컨버터 설계의 단점들을 개선한 최적의 효율을 갖는 운전기법을 제안한다. 각 컨버터의 시비율에 따라 2-stage boost 컨버터 인덕터, 스위치, 다이오드의 손실이 결정되며, 이를 분석하여 소자들의 전체 손실의 합이 가장 적은 구간을 추정한다. 최대효율을 갖는 지점을 추정하기 위해 1차 컨버터의 시비율에

Paper number: TKPE-2021-26-4-7

Print ISSN: 1229-2214 Online ISSN: 2288-6281

[†] Corresponding author: kimdonghee@jnu.ac.kr, Dept. of Electrical Engineering, Chonnam Nat'l University, Korea
Tel: +82-62-530-1741 Fax: +82-62-530-1748

¹ Dept. of Electrical Engineering, Chonnam Nat'l University, Korea

Manuscript received Apr. 13, 2021; revised Apr. 23, 2021; accepted May 7, 2021

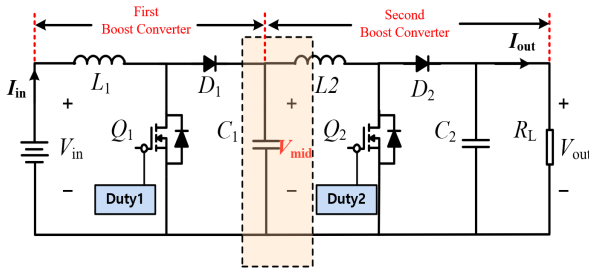


Fig. 1. Schematic of 2-stage boost converter.

의해 변화하는 1차 출력 커패시터 전압 V_{mid} 의 크기에 따라 모든 컨버터 소자들의 개별 손실을 상황별로 분석하며, 목표하는 출력전압까지 최소한의 손실을 발생하는 V_{mid} 지점을 찾아 최대효율로 승압할 수 있는 운전 지점을 도출한다. 또한 임의의 입력전압 조건에서 부하 크기의 변화에 따라 최대효율을 갖는 V_{mid} 지점이 변화하며, 부하 변동조건에서 최대효율 지점 추정의 복잡함을 파악한다. 본 논문에서는 다양한 부하변동 범위 내에서 최적의 효율을 보이는 V_{mid} 지점 도출을 위해 각 부하의 크기별로 CEC, Euro 가중치와 임의의 가중치를 예시로 들어 정의한 후 가중효율 공식을 활용하여 다양한 부하 범위 조건에서 최적의 V_{mid} 지점을 도출하였으며, 실험을 통해 검증한다.

2. 2-Stage Boost 컨버터 손실분석

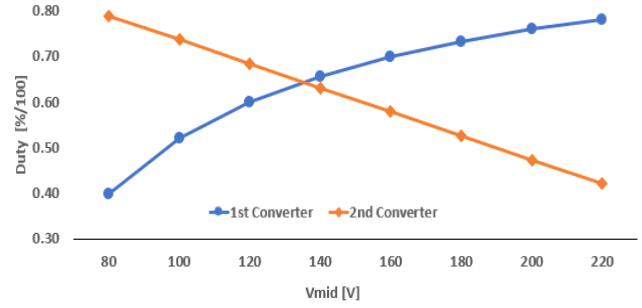
2.1 2-stage boost 컨버터의 V_{mid}

높은 승압을 위해 사용하는 2-stage boost 컨버터는 기존의 비절연형 컨버터인 boost 컨버터 2개를 직렬로 구성한다. 그림 1은 일반적인 2-stage boost 컨버터의 회로이며, 1차 컨버터의 시비율(duty 1)을 통해 승압하여 1차 커패시터(C_1)의 전압이 출력된다. 이 1차 커패시터 전압은 2차 컨버터의 입력전압이 되므로 2차 컨버터의 시비율(duty 2)을 통해 다시 승압하여 기존 단일 boost 컨버터보다 더욱 높은 전압을 출력한다. 2차 컨버터의 시비율은 1차 컨버터 시비율의 크기에 따라 조절할 수 있으며, 이러한 각 컨버터의 시비율은 1차 출력커패시터 전압(V_{mid})을 통해 표현할 수 있다.

그림 2는 입력전압 48[V], 출력전압 380[V]의 조건에서 각 컨버터의 시비율에 따른 V_{mid} 값을 나타낸다. 1차 컨버터 시비율을 통해 V_{mid} 를 80[V]로 출력하면 2차 컨버터는 V_{mid} 를 입력받아 380[V]으로 승압하는 시비율 값을 가진다. 1차 컨버터의 시비율 값이 증가할수록 V_{mid} 값은 증가하며 반대로 2차 컨버터의 시비율 값은 감소한다. 이처럼 목표하는 출력전압에 도달하기까지 각 컨버터 시비율 값을 V_{mid} 값의 크기를 통해 표현한다.

2.2 2-stage boost 컨버터 소자 손실분석

2-stage boost 컨버터의 손실은 인덕터, 스위치, 다이오드의 비중이 절대적이며, 해당 소자들은 인가되는 전압

Fig. 2. Duty ratio of each converter according to V_{mid} .

과 전류에 의해 손실이 발생한다. 임의의 입력전압과 출력전압 조건에서 2-stage boost 컨버터는 V_{mid} 값이 증가할수록 1차 컨버터의 출력전압이 증가하며, 상대적으로 2차 컨버터에 인가되는 전류의 양이 감소한다. 이는 각 컨버터의 시비율에 따라 컨버터 소자에 인가되는 전류와 전압의 크기 결정을 의미한다.

2.2.1 인덕터 손실

인덕터에서 발생하는 손실은 크게 동손과 철손으로 구분할 수 있다. 동손의 경우 인덕터의 권선에 흐르는 전류의 흐름을 방해하는 저항에 의해 발생한다. 또한 철손은 히스테리시스 손실, 와전류손실의 합으로 볼 수 있으며, 이는 주파수와 코어의 자속밀도 스윙 폭의 함수로 표현할 수 있다^[7].

$$R(m\Omega) = \rho \frac{\ell}{A} \quad (1)$$

$$Copper Loss = I_{rms}^2 \times R \quad (2)$$

$$\Delta B = \frac{L \times \Delta I}{N \times A} \quad (3)$$

$$Core Loss = a \times \Delta B^b \times f^c \quad (4)$$

인덕터의 동손(copper loss)을 발생시키는 권선의 저항(R)은 권선의 총 길이(ℓ), 권선의 유효단면적(A), 비저항(ρ)을 통해 알 수 있다. 권선에 유입되는 전류의 실효값(I_{rms})을 곱하여 인덕터에서 발생하는 동손을 알 수 있다. 철손(core loss)의 경우 인덕터의 인덕턴스(L)와 인가되는 리플 전류(ΔI), 권선의 턴수(N), 코어의 단면적(A)을 통해 자속밀도 스윙폭(ΔB)을 구할 수 있으며, 스위칭 주파수(f)와 코어의 보정계수(a, b, c)를 곱하여 철손을 알 수 있다. 이로써 동손은 전류의 실효값, 철손은 리플 전류의 영향을 확인하였다.

2.2.2 스위치 손실

MOSFET의 경우 일반적으로 도통 손실과 On-Off 손실, 출력 커패시터 손실, 게이트 드라이버 손실로 구분한다^[8].

$$Conduction Loss = I_o^2 \times R_{ds(on)} \times D \quad (5)$$

$$On - Off Loss = \frac{1}{2} \times (T_{c(on)} + T_{c(off)}) \times V_{in} \times I_o \times f \quad (6)$$

$$Coss Loss = \frac{1}{2} \times \frac{4}{3} \times C_{oss} \times f \times V_o^2 \quad (7)$$

도통 손실은 스위치의 턴온 시간 동안 스위치 내부의 저항과 전류 스트레스에 의해 발생하며, 컨버터의 출력 전류(I_o)의 제곱값을 MOSFET의 내부저항(R_{ds})과 시비율(D)의 곱으로 알 수 있다. 또한 스위칭 손실 중 On-Off 손실은 MOSFET의 턴온($T_{c(on)}$)과 턴오프($T_{c(off)}$)의 합을 입력전압(V_{in}), 출력전류(I_o), 스위칭 주파수(f)로 곱한 값을 통해 알 수 있다. 출력 커패시터 손실의 경우 MOSFET의 턴온, 턴오프 시에 충방전이 되며 발생하는 에너지로 스위치 출력커패시터값(C_{oss})과 스위칭 주파수, 출력전압을 통해 계산한다. 게이트 드라이브 손실은 MOSFET의 게이트를 충전하며 소비되는 에너지로써 MOSFET의 게이트 소스 전압(V_{gs})과 게이트 전하량(Q_g), 스위칭 주파수의 곱으로 확인할 수 있다. 이를 통해 같은 MOSFET 사용조건에서 도통 손실은 컨버터 출력전류와 시비율의 크기에 따라 손실의 크기가 변화하며, 스위칭 손실은 출력전류, 출력전압의 크기에 따라 변화함을 알 수 있다.

2.2.3 다이오드 손실

Boost 컨버터에서 다이오드 손실은 도통 손실과 역회복 손실로 구분할 수 있다. 역회복 손실은 다이오드의 턴온, 턴오프 동작에 의한 손실이지만, 다이오드의 특성상 턴온 상황의 역회복 시간은 매우 짧으므로 이때의 손실은 제외하여 계산할 수 있다^[9].

$$Conduction Loss = V_F \times I_s \times (1 - D) \quad (8)$$

$$Reverse Recovery Loss = \frac{1}{2} \times V_o \times I_{rrm} \times t_{rr} \times f \quad (9)$$

다이오드의 순방향 도통 시간 동안 도통 손실이 발생하며 이는 다이오드의 순방향 전압강하(V_F), 다이오드에 흐르는 전류의 실효값(I_{rms})과 시비율을 이용하여 계산할 수 있다. 역회복 손실의 경우 출력전압(V_o), 다이오드의 역회복 최대전류(I_{rrm}), 역회복 시간(t_{rr}), 스위칭 주파수의 곱을 2로 나눈 값으로 알 수 있다. 이를 통해 다이오드의 도통 손실의 경우 시비율과 인가되는 전류의 크기에 따라 손실의 변화가 발생하며, 역회복 손실의 경우 출력전압과 스위칭 주파수의 크기에 따라 변화하는 것을 확인하였다.

2.3 V_{mid} 의 변화에 따른 손실계산

임의의 입력전압 조건에서 목표하는 전압을 출력할

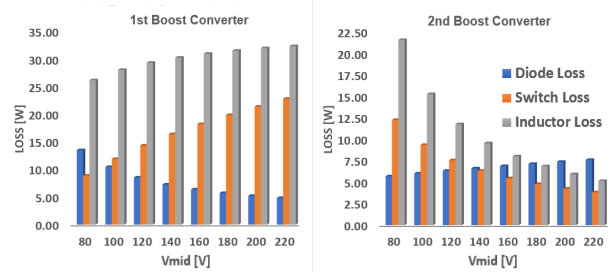


Fig. 3. Components loss analysis according to V_{mid} .

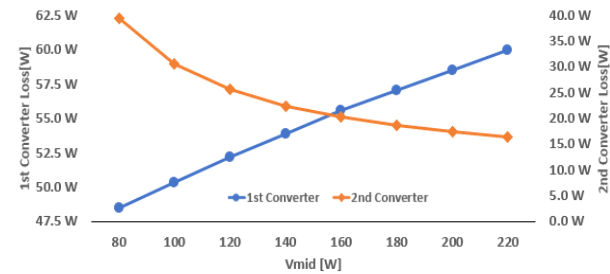


Fig. 4. Loss analysis of converter according to V_{mid} .

때 2-stage boost 컨버터의 V_{mid} 증가는 1차 컨버터 시비율의 증가, 2차 컨버터 시비율의 감소를 나타내며, V_{mid} 감소는 1차 컨버터 시비율의 감소, 2차 컨버터 시비율의 증가를 나타낸다. 각 컨버터 시비율의 변화로 인한 값의 변화는 컨버터 소자들에게 인가되는 전압과 전류의 크기 변화를 일으키며, 각 컨버터 소자들의 손실 크기는 해당 소자들에 인가되는 전압과 전류의 영향을 받을 수 있다. 이는 V_{mid} 의 크기에 따라 각 컨버터 소자들의 손실이 변화할 수 있음을 나타내며, 소자들의 손실이 상대적으로 적은 지점이 있음을 예상할 수 있다. 또한 소자들의 손실 합이 가장 적은 V_{mid} 값을 추정하여 2-stage boost 컨버터를 동작할 때 최대효율을 갖도록 할 수 있음을 의미한다. 이를 위해 표 1의 파라미터에 따라 인덕터, 스위치, 다이오드를 선정하여 V_{mid} 의 크기에 따른 각 컨버터 소자들의 손실분석을 수식을 통해 분석한다. 그림 3은 입력전압 48[V], 출력전압 380[V] 조건에서 V_{mid} 의 크기에 따른 인덕터, 스위치, 다이오드의 손실을 수식을 통해 그래프로 표현하였다.

인덕터의 경우 V_{mid} 값의 증가로 1차 컨버터의 평균 전류는 변동이 없으므로 1차 인덕터의 동손은 변동이 없지만, 리플 전류의 증가로 철손이 증가하여 1차 인덕터의 손실이 증가한다. 2차 컨버터의 인덕터는 입력받은 평균 전류의 감소로 인덕터의 동손이 감소하며, 리플 전류의 감소로 철손이 감소하여 2차 인덕터의 손실이 감소한다.

스위치의 경우 시비율의 증가로 인해 1차 스위치의 손실이 증가하며, 2차 스위치의 경우 출력전압과 전류의 변화가 없으므로 스위칭 손실은 변동이 없지만 2차 컨버터의 시비율 감소로 인해 도통 손실이 감소하여 2차

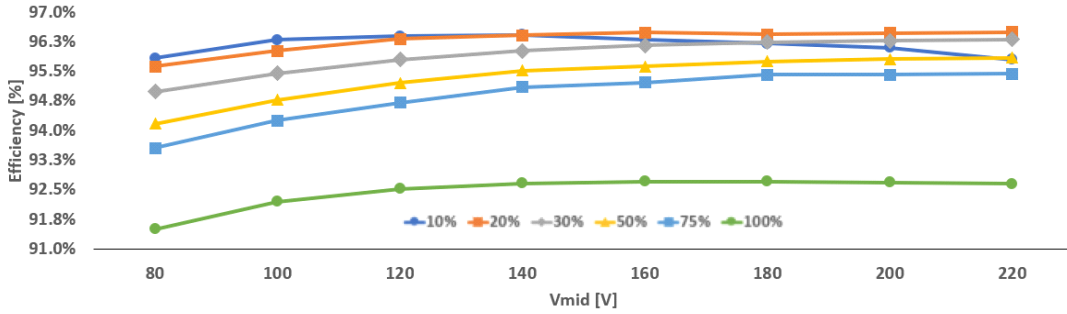


Fig. 5. Analysis of system efficiency according to V_{mid} and load variation.

TABLE I
PARAMETER VALUE OF COMPONENTS

V_{in} [V]	36, 48, 60	L_1 [mH]	0.139	1 st Switch	IRFP4868PBF
V_{out} [V]	380	L_2 [mH]	0.791	2 nd Switch	IPW60R075CP
f [Hz]	50000	C_1 [mF]	0.2	1 st Diode	IDW40G65C5
P [W]	1000	C_2 [mF]	0.4	2 nd Diode	IDW20G65C5B

스위치의 손실은 감소한다. 다이오드의 경우 V_{mid} 의 크기가 증가할수록 1차 컨버터의 시비율의 증가로 다이오드의 도통 손실이 감소하므로 1차 다이오드의 손실은 감소한다. 2차 컨버터 다이오드의 경우 시비율의 감소로 도통 손실이 증가하므로 2차 다이오드의 손실이 증가한다.

2.4 부하변동에 따른 소자 손실분석

임의의 출력전력 조건에서 2-stage boost 컨버터를 최대 효율을 갖는 V_{mid} 값에 따라 각 컨버터의 시비율을 조절하여 동작하면 최대효율 운전이 가능하지만, 컨버터의 계통연계 시 부하의 크기 변화로 인해 출력전력이 변동할 수 있다. 2-stage boost 컨버터는 계통연계를 위해 380[V]의 고정된 전압을 출력하므로 출력전력의 변화에 따라 각 컨버터에 흐르는 전류는 변동하며, 각 인덕터, 스위치, 다이오드의 손실에 대한 수식에 따르면 컨버터에 흐르는 전류 변화로 인해 각 소자의 손실이 변화할 수 있다. 그림 6은 입력전압 48[V], 출력전력 1000[W] 조건에서 수식을 통해 도출한 최대효율을 갖는 지점인 V_{mid} 160[V]에서 부하의 크기에 따라 2-stage boost 컨버터의 총 손실에서 각 컨버터 소자들이 차지하는 손실 비율을 수식을 이용하여 도출한 결과이다. 이는 부하의 크기에 따라 각 컨버터 소자에 인가되는 전압, 전류의 크기는 변화하며, 2-stage boost 컨버터에서 발생하는 총 손실에서 소자들의 비율이 변동한다. 이는 부하의 크기에 따라 최대효율을 갖는 지점이 변화할 수 있음을 의미한다.

그림 5는 표 1의 파라미터를 통해 입력전압 48[V] 조건에서 부하의 크기별 효율을 수식을 통해 그래프로 나타낸다. 부하 변동에 따라 최대효율 지점이 개별적으로 변화함을 확인할 수 있다. 이는 최대효율을 갖는 지점을 추정하기 매우 복잡함을 의미한다.

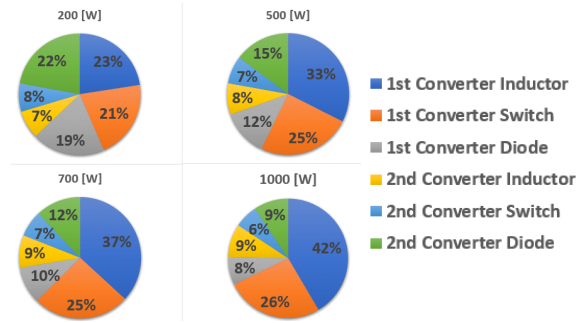


Fig. 6. Components analysis of loss disturbance according to load.

3. 최적효율 운전을 위한 V_{mid}

3.1 최적의 V_{mid} 선정을 위한 가중효율공식

최대효율을 갖는 V_{mid} 값을 이용하여 2-stage boost 컨버터의 효율적인 동작이 가능하지만, 계통 연계상황에서 계통의 변화로 부하의 크기는 변동할 수 있다. 일반적으로 부하 변동에 따라 높은 효율을 갖기 위해 추가적인 제어회로가 필요하며, 이는 복잡한 제어 알고리즘을 요구한다^[6]. 하지만 본 논문에서는 제어회로를 추가하지 않으며, 부하의 크기에 따라 가중치를 두어 계산하는 가중효율 공식을 활용한 간단한 기법을 통해 최적의 효율을 갖는 V_{mid} 지점을 도출한다^{[10],[11]}. 식 (10)은 최적의 효율을 보이는 V_{mid} 값을 도출하기 위해 가중효율 공식을 반영한 식을 나타낸다.

$$\eta_{opt} = F_1\eta_{n_1\%} + F_2\eta_{n_2\%} + F_3\eta_{n_3\%} + F_4\eta_{n_4\%} + F_5\eta_{n_5\%} + F_6\eta_{n_6\%} \quad (10)$$

가중효율 공식을 통해 2-stage boost 컨버터와 연계되는 부하의 크기(n_1, \dots, n_6)에 따른 가중치(F_1, \dots, F_6)를 두어

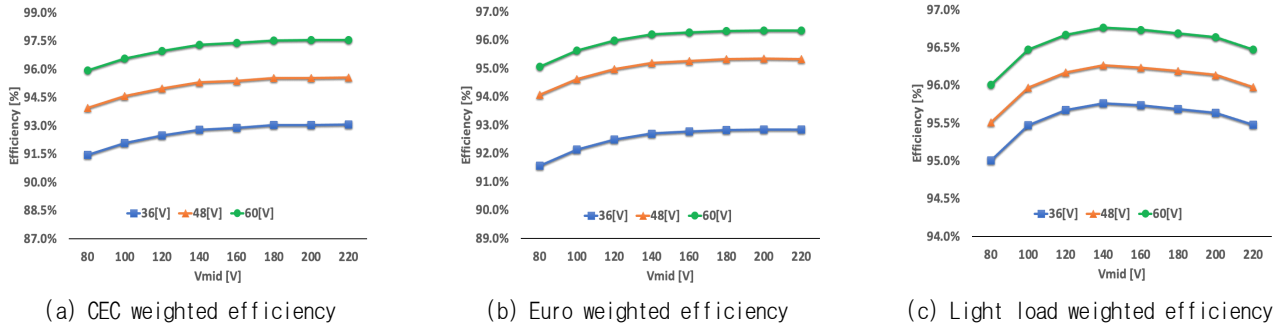


Fig. 7. 2-stage boost converter weighted efficiency according to V_{mid} .

TABLE II
WEIGHTED EFFICIENCY CALCULATING FACTOR

Weighted Factor	F_1	F_2	F_3	F_4	F_5	F_6
CEC	0.04	0.05	0.12	0.21	0.53	0.05
Euro	0.09	0.13	0.10	0.48	0.00	0.2
Light load	0.58	0.21	0.13	0.05	0.02	0.01
Load Factor	n_1	n_2	n_3	n_4	n_5	n_6
Power level	10%	20%	30%	50%	75%	100%

가중효율(η_{wtd})을 구할 수 있으며, 수식에 사용되는 부하의 크기와 가중치 값은 용도에 따라 임의로 선정할 수 있다. 낮은 부하영역에 비중을 두기 위해 낮은 부하에 가중치를 높게 주며, 반대로 높은 부하영역에 비중을 두기 위해 높은 부하 크기에 가중치를 주는 방식으로 부하의 크기마다 임의의 가중치를 두게 되며, 가중효율을 통해 2-stage boost 컨버터가 다양한 부하에서 최적인 전이 가능한 V_{mid} 지점을 도출할 수 있다.

3.2 가중효율을 적용한 최적효율의 V_{mid} 선정

가중효율은 대표적으로 CEC와 Euro 효율이 있으며, CEC의 경우 75% 부하에 0.53으로 가중치가 가장 높은 특징을 가진다. Euro의 경우 50% 부하에 0.48로 가중치가 가장 높은 방식이다. 이는 상대적으로 CEC의 경우 높은 부하 범위에 비중을 두었으며, Euro의 경우 중간부하 범위에 비중을 두었음을 알 수 있다. 임의의 부하 범위에 맞추어 가중치를 조절할 수 있음을 보이는 예시인 Light Load는 10% 부하에 0.58의 비중을 둬서 CEC와 Euro와 달리 낮은 부하비중을 갖는 특징을 가진다.

그림 7은 표 1과 표 2의 파라미터를 통해 수식적으로 도출한 V_{mid} 에 따른 가중효율 결과이다. 상대적으로 높은 부하 크기를 보이는 CEC의 경우 V_{mid} 220[V] 지점에서 최적효율을 보이며, Euro의 경우 V_{mid} 200[V] 지점에서, 마지막으로 Light Load의 경우 V_{mid} 140[V]에서 최적의 효율을 보임을 도출하였다. 높은 부하에 가중치를 보이는 방식일수록 최적의 V_{mid} 는 큰 값을 가지며, 낮은 부하에 가중치를 보일수록 최적의 V_{mid} 는 낮은 값

TABLE III
LLC VS 2-STAGE BOOST DATA COMPARISON

Parameter	LLC	Weighted Efficiency 2-Stage Boost
Cost	High	Low
Efficiency	High	High
Power Efficiency		
100 W	94.17%	96.31%
300 W	95.56%	95.93%
500 W	96.04%	96.10%
1000 W	94.62%	93.18%

을 보임을 알 수 있다. 이처럼 임의의 입력전압 범위에서 부하의 비중에 따라 적절한 V_{mid} 를 도출하여 계통연계 시 2-stage boost 컨버터의 부하변동에도 최적효율 운전할 수 있다.

표 3은 입력전압 48[V] 조건에서 표 1의 파라미터를 기반으로 동일한 사양의 LLC 공진형 컨버터와 본 논문에서 제안하는 2-stage boost 컨버터의 부하크기에 따른 효율을 수식을 통해 분석하여 비교한 결과이다.

LLC 공진형 컨버터의 경우 많은 소자를 필요로 하며, 이에 따른 비용증가가 필연적이다. 또한 공진회로 설계가 복잡한 단점을 가진다. 부하 크기에 따른 효율 비교 시 2-stage boost 컨버터가 상대적으로 넓은 부하 범위에서 높은 효율을 보인다. 이를 통해 본 논문에서 제안하는 가중효율을 적용한 2-stage boost 컨버터의 최적효율 운전기법의 우수성을 확인할 수 있다.

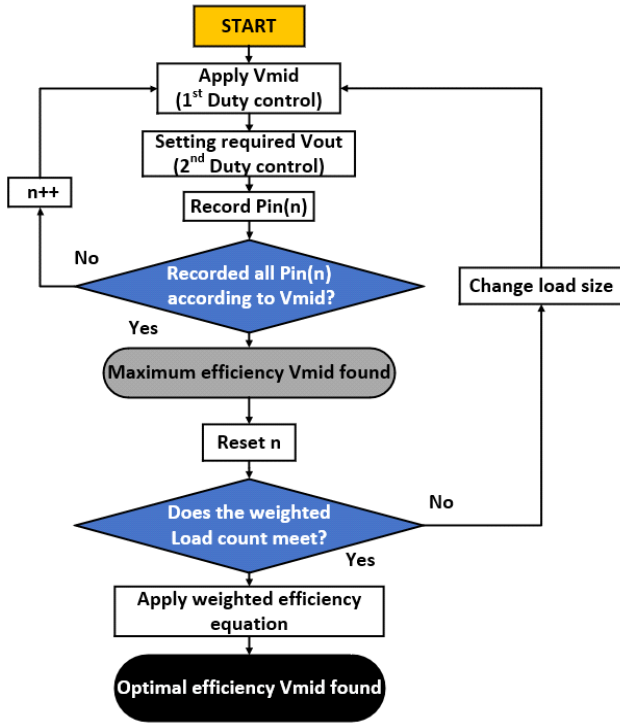


Fig. 8. Algorithm for optimal efficiency V_{mid} .

3.2.1 최적효율운전 알고리즘

그림 8은 가중효율을 적용한 최적효율 V_{mid} 지점 도출 알고리즘이다. 입력전압과 출력전력이 고정된 상태에서 V_{mid} 크기에 따른 입력전력 변화량을 기록한다.

이 과정에서 해당 부하 크기에서 최대효율의 V_{mid} 지점을 도출할 수 있다. 그 후, 가중효율공식에 사용할 부하 크기별로 위의 과정을 반복한다. 이를 통해 각각의 부하에서 V_{mid} 크기에 따른 효율 변화를 알 수 있으며, 이를 가중효율공식을 활용하여 임의의 부하 범위에서 최적의 효율을 갖는 V_{mid} 값을 도출할 수 있다.

4. 실험 결과

최적의 효율을 갖는 V_{mid} 지점을 수식을 통해 선정하였으며, 그림 9는 본 논문에서 제안하는 2-stage boost 컨버터의 최적효율 운전을 적용하기 위해 표 1을 기반으로 제작한 실험장비 사진이다. 이를 활용해 실험을 진행하며, 타당성을 검증한다.

그림 10(a), (b), (c)는 출력전력 1000[W] 조건에서 V_{mid} 별 입력전류의 변화량을 측정된 파형이며, V_{mid} 값에 따라 효율변화를 확인하였다. 그림 11은 표 1의 파라미터를 바탕으로 1000[W] 출력전력 조건에서 실험을 통해 측정된 입력전압별 효율을 나타낸다. 동일한 출력전력에서 V_{mid} 값의 차이에 따라 효율이 변화하며, 입력전압의 크기에 따라 최대효율을 갖는 V_{mid} 지점이 변화한다. 이를 통해 별도의 제어 회로 없이 임의의 출력전력 조건

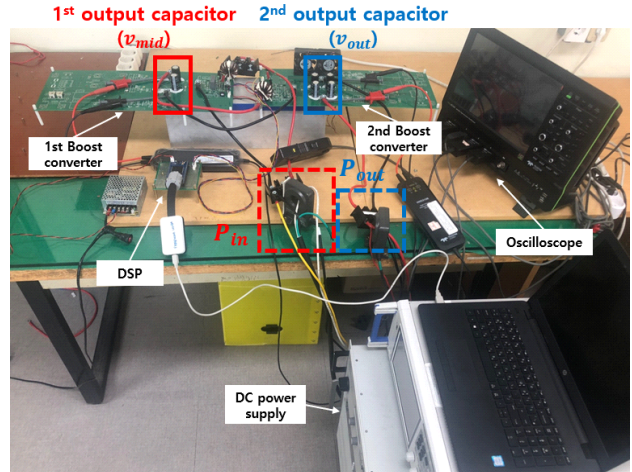
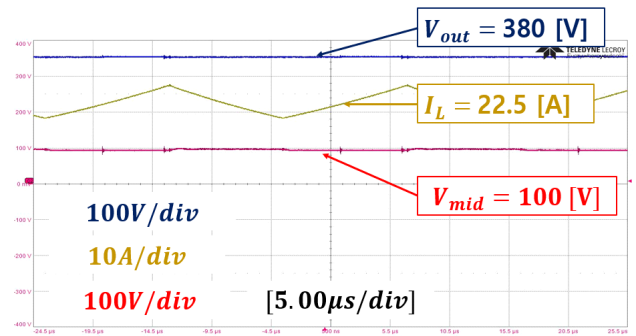
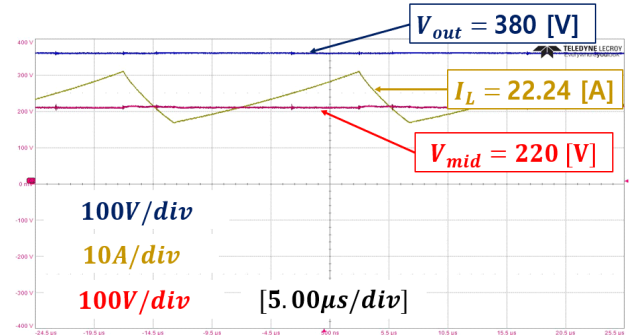


Fig. 9. Photograph of the experimental prototype and setup.



(a) Input 48 [V], V_{mid} 100 [V], Output 1000 [W]



(b) Input 48 [V], V_{mid} 220 [V], Output 1000 [W]

Fig. 10. Waveform of input current, V_{mid} and output voltage.

에서 입력전압의 크기에 따라 최대효율을 갖는 V_{mid} 지점 선정으로 효율 향상을 확인할 수 있다.

부하의 변화에 따른 최대효율 지점의 V_{mid} 값이 변화함을 확인하기 위해 36[V], 48[V], 60[V] 입력전압 조건에서 V_{mid} 별 부하 크기에 따른 효율변화를 그림 12(a), (b), (c)와 같이 실험하였다. 그림 13(a), (b), (c)는 입력전압별 부하의 크기에 따라 최종효율을 V_{mid} 값을 기준으로 측정된 값이다. 이를 통해 부하의 크기별 최대효율을 보이는 V_{mid} 지점은 변화하며 매우 복잡함을 알 수 있다.

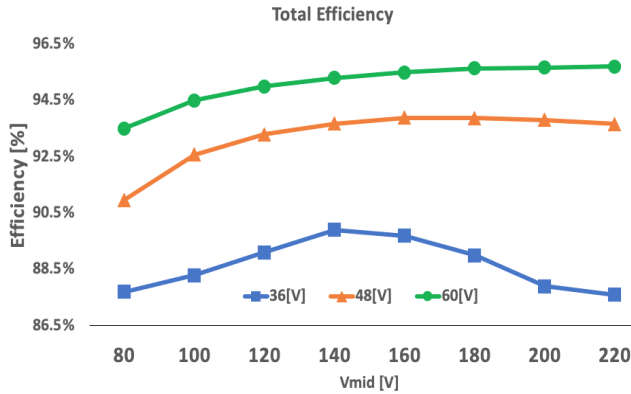
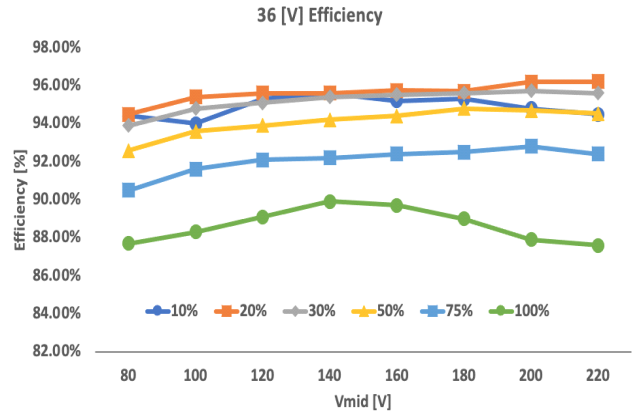
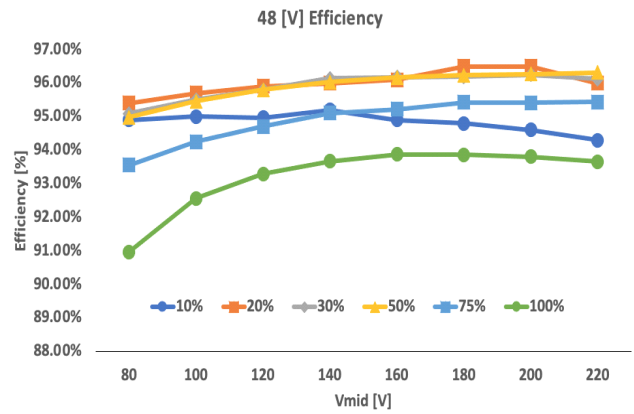


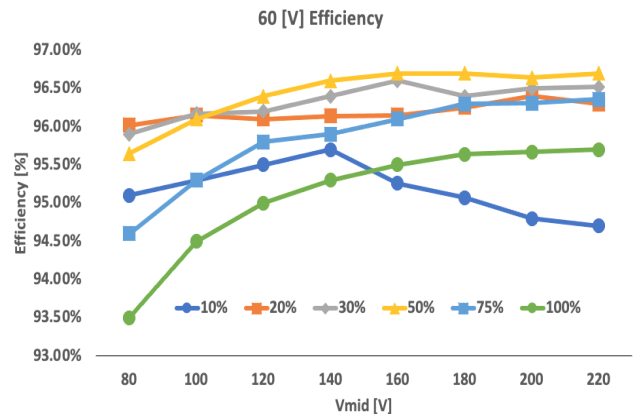
Fig. 11. 2-stage boost converter efficiency at V_{mid} .



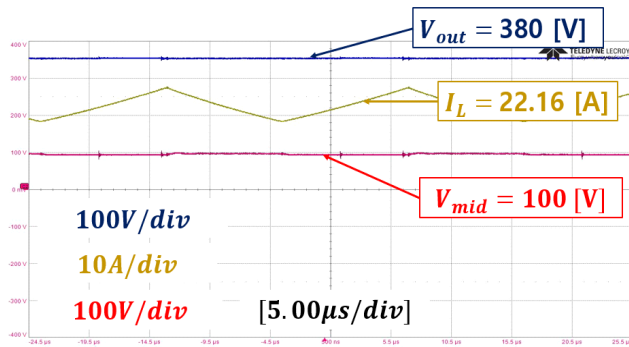
(a) Input 36 [V], Output 1000 [W]



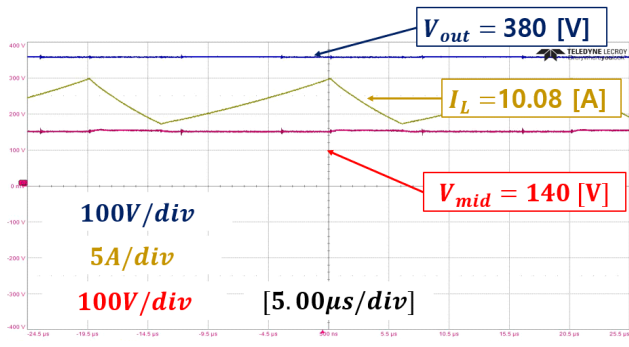
(b) Input 48 [V], Output 1000 [W]



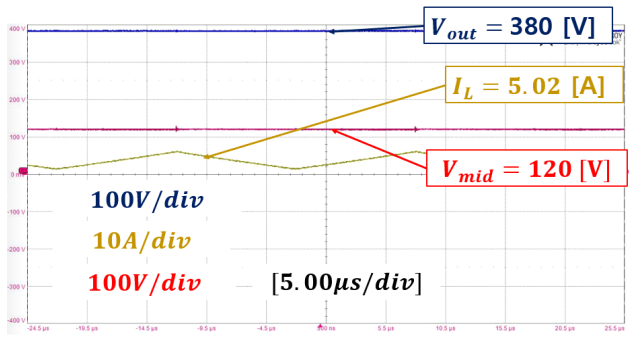
(c) Input 60 [V], Output 1000 [W]



(a) Input 36 [V], V_{mid} 100 [V], Output 750 [W]



(b) Input 48 [V], V_{mid} 140 [V], Output 500 [W]



(c) Input 60 [V], V_{mid} 120 [V], Output 300 [W]

Fig. 12. Waveform of input current, V_{mid} and output voltage at output power.

Fig. 13. 2-stage boost converter efficiency at load.

위의 실험 결과와 표 2의 가중효율 예시를 통해 그림 14(a), (b), (c)의 결과를 도출하였다. CEC의 경우 V_{mid} 200[V] 지점에서, Euro의 경우 V_{mid} 180[V], Light Load의 경우 V_{mid} 140[V] 지점이 최적효율을 갖는 V_{mid} 지점으로 도출되었으며, 가중치를 둔 부하 범위에서 비교적 높은 효율을 보이는 것을 알 수 있다. 이를 통해 별도의 제어 없이 최적효율 운전이 가능한 V_{mid} 지점을 도출할 수 있다.

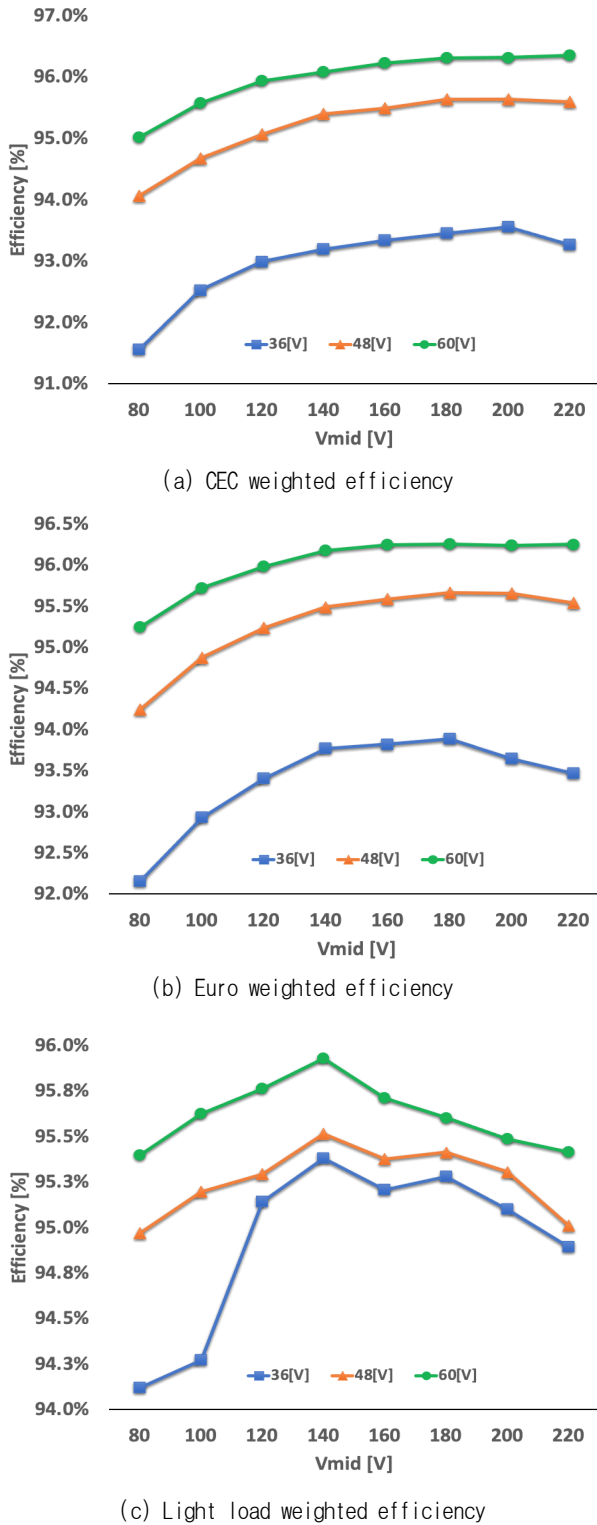


Fig. 14. Weighted efficiency at V_{mid} .

200[V] 지점에서, Euro의 경우 V_{mid} 180[V], Light Load의 경우 V_{mid} 140[V] 지점이 최적효율을 갖는 V_{mid} 지점으로 도출되었으며, 가중치를 둔 부하 범위에서 비교적 높은 효율을 보이는 것을 알 수 있다. 이를 통해 별도의 제어 없이 최적효율 운전이 가능한 V_{mid} 지점을 도출할 수 있다.

5. 결 론

본 논문에서는 추가 제어회로 없이 최적 효율운전이 가능한 V_{mid} 지점을 도출하여 높은 효율로 2-stage boost 컨버터를 동작하는 운전기법을 제안하였다. 1차 컨버터의 출력 커패시터 전압인 V_{mid} 값 변동에 따른 총 손실을 분석하였으며, 이를 통해 최대효율운전이 가능한 지점을 도출하였다. 또한 부하의 크기별 최대효율 지점을 도출하여 부하변동에 따른 최대효율운전의 복잡함을 확인하였으며, 가중효율 공식을 적용하여 다양한 부하영역에서 최적의 효율을 갖는 V_{mid} 지점을 도출하고 실제 실험을 통해 2-stage boost 컨버터의 최적의 V_{mid} 지점을 확인하였다. 이를 통해 소자의 추가 또는 복잡한 제어 알고리즘 없이 2-stage boost 컨버터의 효율을 향상할 수 있음을 확인하였다.

이 논문은 전남대학교 학술연구비(신진연구)로 지원에 의하여 연구되었음. (과제번호: 2020-0372)

References

- [1] W. Li and X. He, "Review of nonisolated high-step-up DC/DC converters in photovoltaic grid-connected applications," *IEEE Transactions on Industrial Electronics*, Vol. 58, No. 4, pp. 1239-1250, Apr. 2011.
- [2] B. M. Alharbi, M. A. Alhomim, and R. A. McCann, "A high voltage ratio three-stage cascaded interleaved boost converters for PV application," in *2020 IEEE Power and Energy Conference at Illinois (PECI)*, Champaign, IL, USA, pp. 1-5, Feb. 2020.
- [3] A. G. Dath, P. Kumar, and S. Divya, "Design and modeling of a novel two-stage cascaded interleaved boost converter for high voltage applications," in *Michael Faraday IET International Summit 2015*, Kolkata, pp. 511-514, Sep. 2015.
- [4] S. W. Lee and D. H. Lark, "High step-up cascade boost DC-DC converter using coupled inductor with ripple-free input current," *Journal of Power Electronics*, pp. 428-429, Jul. 2018.
- [5] A. E. Khosroshahi, L. Wang, H. Dadashzadeh, H. Ardi, A. Farakhor, and A. M. Shotorbani, "A two-stage coupled-inductor-based cascaded DC-DC converter with a high voltage gain," in *2019 IEEE Canadian Conference of Electrical and Computer Engineering (CCECE)*, Edmonton, AB, Canada, pp. 1-5, May 2019.
- [6] B. M. Alharbi, M. A. Alhomim, and R. A. McCann, "Robust control for cascade boost converter based on H-infinity controller," in *2020 IEEE Kansas Power and Energy Conference (KPEC)*, Manhattan, KS, USA, pp.

1-6, Jul. 2020.

- [7] P. C. Sen, *Magnetic Circuit 3rd*, Wiley, pp. 19-23, 2015.
- [8] A. Fathah and B. D. Subudhi, "Design of a boost converter," *National Institute of Technology Rourkela-769008 (ODISHA)*, pp. 11, Jun. 2013.
- [9] S. M. A. El-Azeem, S. M. El-Ghanam, M. Ismail, F. A. S. Soliman, and S. A. Kamh, "Effect of diode power losses on the operation of boost converter system," *National Institute of Technology Nuclear Materials Authority*, Vol. 34, pp. 287-297, 2017.
- [10] B. Brooks and C. Whitaker, "Guideline for the use of the performance test protocol for evaluating inverters used in grid-connected photovoltaic system," *CEC*, pp. 17, 2005.
- [11] J. H. Kim, B. G. Yu, J. H. So, K. O. Lee, and G. J. Yu, "A study of korean efficiency of PV PCS," *The Korean Solar Energy Society*, Vol. 29, No. 2, Nov. 2009.



김승민(金承旻)

1996년 1월 24일생. 2020년 한국교통대 제어계측공학과 졸업. 2020년~현재 전남대 전기공학과 석사과정.



김동희(金東熙)

1984년 5월 27일생. 2009년 성균관대 전자전기공학과 졸업. 2011년 동 대학원 태양광 시스템협동과정 졸업(석사). 2015년 동 대학원 전자전기컴퓨터공학과 졸업(공학박). 2015년~2016년 동 대학원 박사후연구원. 2016년~2017년 동명대 전기공학과 조교수. 2017년~현재 전남대 전기공학과 부교수. 당 학회 학술위원.