

전류 구동 능력 향상을 위한 듀얼 이미터 구조의 4H-SiC 기반 LIGBT에 관한 연구

A Study on the Dual Emitter Structure 4H-SiC-based LIGBT for Improving Current Driving Capability

우 제 욱*, 이 병 석*, 권 상 욱*, 공 준 호*, 구 용 서*

Je-Wook Woo*, Byung-Seok Lee*, Sang-Wook Kwon*, Jun-Ho Gong*, Yong-Seo Koo*

Abstract

In this paper, a SiC-based LIGBT structure that can be used at high voltage and high temperature is presented. In order to improve the low current characteristic, a dual-emitter symmetrical around the gate is inserted. In order to verify the characteristics of the proposed device, simulation and design were conducted using Sentaurus TCAD simulation, and a comparative study was conducted with a general LIGBT. In addition, splitting was performed by designating a variable for the length of the N-drift region in order to verify the electrical characteristics of the minority carriers. As a result of the simulation it was confirmed that the proposed dual-emitter structure flows a higher current at the same voltage than the conventional LIGBT.

요 약

본 논문에서는 고전압과 고온에서 사용할 수 있는 SiC 기반의 LIGBT 구조를 제시한다. 낮은 전류 특성을 향상시키기 위해 Gate를 중심으로 대칭되는 Dual-Emitter가 삽입된 것이 특징이다. 제안된 소자의 특성 검증을 위하여 Sentaurus TCAD simulation을 이용하여 시뮬레이션을 진행하였고 일반적인 LIGBT와 비교 연구를 진행하였다. 뿐만 아니라, 소수캐리어에 의한 전기적 특성을 검증하기 위해 N-drift 영역의 길이에 대하여 변수를 지정하여 Split을 진행하였다. 시뮬레이션 분석 결과, 제안된 Dual-Emitter 구조는 기존의 LIGBT보다 동일한 전압에서 높은 전류가 흐르는 것을 확인하였다.

Key words : Silicon Carbide, MOSFET, LIGBT, Emitter, Current Driving Capability

* Dept. of Electronics Engineering, Dankook University

★ Corresponding author

E-mail : woojw93@hanmail.net, Tel : +82-031-8005-3625

※ Acknowledgment

“This research was supported by the MSIT(Ministry of Science and ICT), Korea, under the ITRC(Information Technology Research Center) support program(IITP-2020-2018-0-01421) supervised by the IITP(Institute for Information & Communications Technology Planning & Evaluation)”, This work was supported by Korea Evaluation Institute of Industrial Technology (KEIT) grant funded by the Ministry of Trade, Industry & Energy (20009739, “Development of Low Noise 3phase BLDC Motor Drive SoC for Electric Vehicles with Power Switch and Hall Sensors”)

Manuscript received May. 31, 2021; revised Jun. 10, 2021; accepted Jun. 25, 2021.

This is an Open-Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License (<http://creativecommons.org/licenses/by-nc/3.0>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

I. 서론

실리콘 카바이드(SiC)는 실리콘(Si)에 비해, 최대 임계 전계가 10배 높으며 에너지 밴드갭이 3배 높기 때문에 높은 항복전압(BV)을 지니는 우수한 전력 반도체를 제작할 수 있다[1]. SiC가 중요한 역할을 할 수 있는 분야 중 하나가 집적회로(IC)이다. 공정이나 소자가 연구되고 개발되면서 점차 상용화 단계에 진입한 현재 시점에서 SiC IC에 대해 보고된 바가 많지는 않지만 다양한 개발 분야에서 필요하기 때문에 SiC의 공정, 소자개발을 참고하여 연구가 진행되고 있다. 그 중, 횡형 소자는 평면상으로 배치가 가능하고 소자 간에 격리가 용이하므로 향후 등장하는 SiC IC 개발에서 필수적으로 개발되어야 하는 소자이다[2-5].

본 논문에서는 우수한 물성으로 인하여 차세대 반도체 물질로 각광받는 SiC를 기반으로 한 횡형 소자 중에서도 Insulated Gate Bipolar Transistor (IGBT)의 전기적 특성의 향상을 확인한다. 횡형으로 제작되는 IGBT는 구조와 동작원리가 일반적인 수직형 IGBT와 유사하지만 전류의 흐름이 평면상에서 수평으로 형성된다는 차이점이 존재한다. 뿐만 아니라, 횡형 IGBT가 SiC로 제작될 경우, 기존의 Si에 비해서 낮은 이동도와 넓은 공핍영역으로 인한 낮은 전류량을 개선시켜야 한다. 이를 해결하기 위해 SiC 기반의 Lateral IGBT(LIGBT)가 Dual-Emitter 구조를 형성하는 소자를 설계 및 제작함으로써 동일 전압 대비 더 많은 전류가 흐르면서 Drift 영역에 따른 항복전압 특성을 확인하였다.

II. 본론

1. Conventional LIGBT

그림 1은 일반적인 LIGBT의 단면도이다. LIGBT의 구조는 일반적인 Metal Oxide Semiconductor Field Effect Transistor(MOSFET)의 드레인에 해당되는 N+ 영역이 P+로 이루어져있다는 부분에서 Power MOSFET과 구조적인 측면의 차이가 존재한다.

IGBT는 Collector P+ 영역과 N-drift 영역 그리고 P-base 영역으로 이루어져 nMOSFET으로 구성되고 동작원리는 다음과 같다.

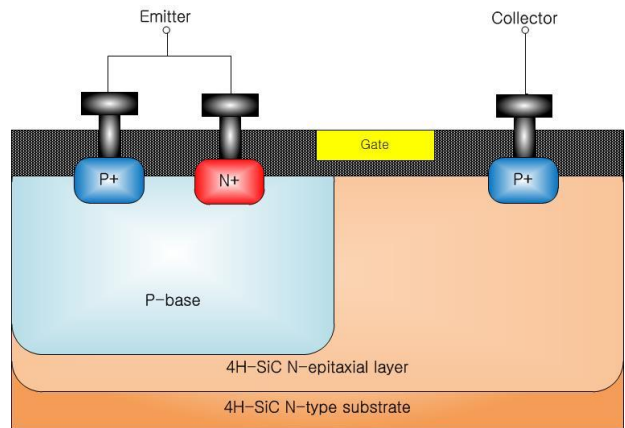


Fig. 1. Cross section view of a LIGBT.

그림 1. LIGBT의 단면도

Gate에 Threshold Voltage(V_{th}) 이상의 전압이 인가되면 P-base 영역에 n형 채널이 형성되고 Collector P+ 영역에 양의 전압을 인가하는 경우를 순방향 전도 상태인 턴온 상태라 부른다. 이 때, 채널을 통해 전자가 N-drift 영역으로 주입되고 이로 인해 흐르게 되는 전자 전류로 N-drift의 전위가 감소한다. 그 후에 P+ Collector와 N-drift 영역 사이의 접합부를 통해 P+ Collector로부터 N-drift 영역으로 정공이 유입되고 이러한 정공이 P-base 영역을 지나서 Emitter 전극으로 정공이 빠져나가면서 기생 PNP가 턴온된다. Gate와 Emitter가 단락될 경우에는 양의 전압이 Collector에 인가되면 P-base와 N-drift사이의 접합부가 형성되고 역바이어스 상태가 되기 때문에 턴오프 상태가 이루어져 순방향 저지 능력을 갖게된다. 뿐만 아니라, 단락된 상태에서 Collector에 음의 전압이 인가될 경우에는 P+ Collector와 N-drift 접합이 역바이어스 되면서 턴오프되어 역방향 저지 능력을 갖게 된다. 보통 LIGBT의 순방향, 역방향 저지능력은 N-drift 영역의 두께와 저항률의 영향을 받는다. 그러므로 LIGBT는 Gate를 이용하는 전압 제어가 가능한 동시에 기생 PNP 동작을 특징으로 하기 때문에 MOSFET보다 높은 전류용량을 갖는다.

2. Proposed LIGBT

그림 2는 제안된 Dual-Emitter LIGBT의 단면도이다. 제안된 소자의 동작 원리는 일반적인 LIGBT와 동일하다. Threshold Voltage 이상의 전압이 Gate에 인가되고 Collector와 Emitter 간의 전압이 확보되면 턴온된다. 동작 시 형성되는 Channel로부

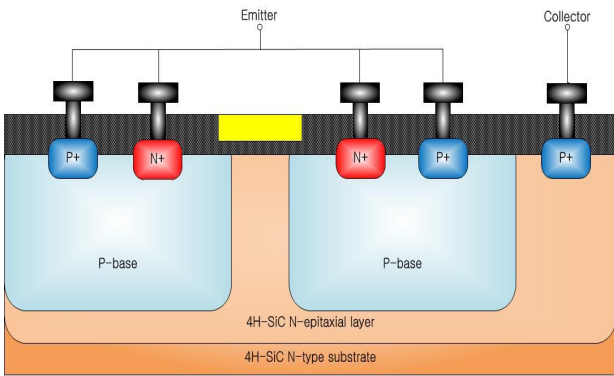


Fig. 2. Cross section view of a Dual-Emitter LIGBT.
그림 2. Dual-Emitter LIGBT의 단면도

터 기존의 LIGBT에 비해 더 많은 전자가 Drift된다. 이 때, N-drift 영역에 흐르는 전자 전류는 기생 PNP의 베이스 전류 역할을 하기 때문에 기존의 LIGBT보다 더 많은 전류가 흐르게 된다. 턴온된 PNP의 Emitter에서는 P+ Collector로 양의 전압이 인가되면 N-drift 영역으로 정공이 주입되고 P-base 영역을 지나서 Emitter 전극으로 빠져나가면서 동작한다. 이 때, 소자의 내부에 형성된 기생 PNP의 경우 Emitter와 Base를 공유한다. 그러므로 Collector와의 거리에 따라서 Drift 길이가 Emitter 1개의 길이만큼 차이가 나기 때문에 전류이득에 대해서 추가 Emitter 만큼의 Drift 길이만큼 차이가 나게 된다. Base 영역이 길어질수록 재결합되는 캐리어가 증가하기 때문에 Gate 좌측에 위치한 Emitter의 경우에는 전류이득이 낮아지고 결과적으로 추가적으로 형성된 Emitter를 통해 더 많은 전류가 흐른다. 그 후에 Gate를 Emitter에 단락시키게 되면 기존의 LIGBT와 동일하게 턴오프를 수행한다. Threshold Voltage 이상의 전압이 공급되지 않으므로 P-base 영역에 Channel이 형성되지 않는다. 이에 따라서 N-drift 영역으로 전자가 유입되지 않기 때문에 기존의 전자가 Collector를 통해 대부분 빠져나가면 Base 전류가 더 이상 공급되지 않기 때문에 턴오프가 이루어진다.

3. Simulation 결과

제안된 소자에 대해 Sentaurus TCAD simulation으로 검증을 진행하였다.

표 1은 시뮬레이션 구현 시 사용된 주요 파라미터이다.

Table 1. Parameters applied to the simulation.

표 1. 시뮬레이션 구현에 적용된 파라미터

Layer	Junction Depth(μm)	Doping Concentration(cm^{-3})	Material
N-Sub	10	1E13	Silicon Carbide
N-Epi	12	7E15	Silicon Carbide
N+	0.2	5E18	Phosphorus
P+	0.2	3E18	Boron
P-base	0.5	1E16	Boron
Gate	0.5	1E20	Poly Silicon

그림 3은 기존의 소자와 제안된 소자의 Gate Bias 15, 20V에서의 Collector I-V Curve를 나타내었다. 시뮬레이션 결과를 통해 기존의 소자에 비해서 제안된 소자에서 더 많은 전류가 흐르는 것을 확인하였다.

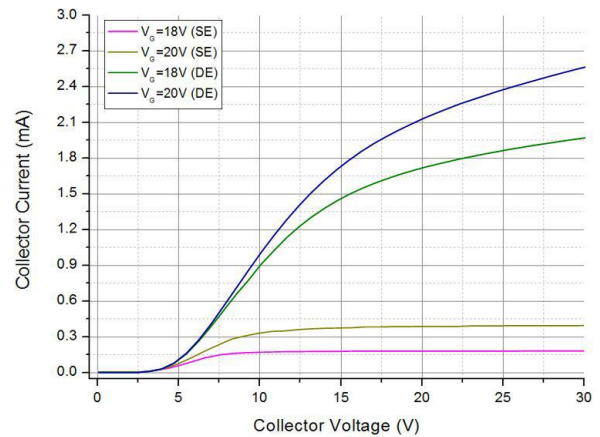


Fig. 3. Gate bias 15, 20V I-V curve.

그림 3. Gate bias 15, 20V의 전류-전압 곡선

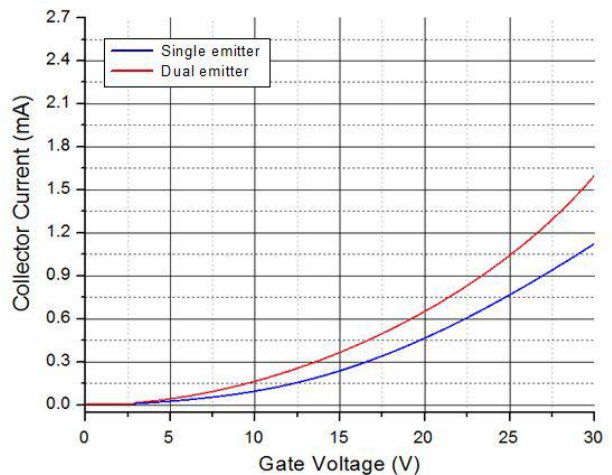


Fig. 4. When Vce=30V, Collector I-Gate V curve.

그림 4. Vce=30V일 때, 컬렉터 전류-게이트 전압 곡선

그림 4는 기존의 소자와 제안된 소자의 Gate 전압에 따른 Collector 전류 특성을 나타낸 그래프이다. 약 3.1V의 비슷한 Threshold Voltage를 보이고 Gate 전압이 증가할수록 출력되는 전류가 기존의 소자에 비해서 제안된 소자에서 더 가파르게 증가하는 것을 확인할 수 있다.

그림 5는 제안된 구조 내부의 N-drift 영역의 길이에 대하여 8 μm 에서 16 μm 까지 증가시킬 경우의 항복전압에 대한 시뮬레이션 결과이다. 길이가 각각 8 μm , 11 μm , 13 μm , 16 μm 일 경우의 항복전압은 각각 187V, 284V, 336V, 324V로 증가하는 것을 확인하였다.

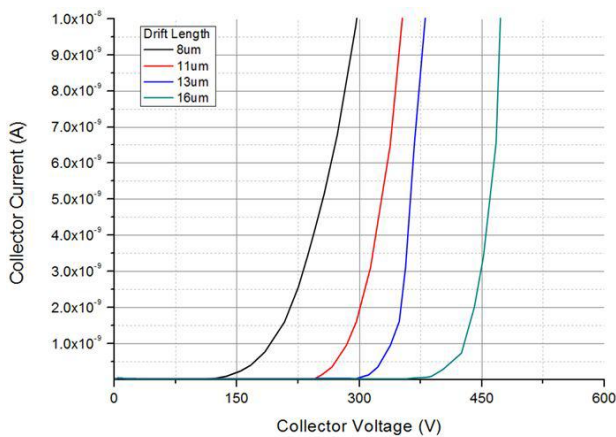


Fig. 5. Breakdown voltage characteristic curve according to N-drift length.

그림 5. N-drift 길이에 따른 항복전압 특성 곡선

III. 결론

본 논문에서는 기존의 LIGBT의 낮은 전류량을 개선시키기 위하여 Gate 대칭의 Dual-Emitter를 갖는 LIGBT를 제안한다. 추가적인 Emitter 형성은 두 개의 Channel 형역을 확보하여 소자 내부의 N-drift 영역으로 많은 전자를 주입시킨다. 그로 인해 기존의 다수캐리어와 소수캐리어로 인한 전도도 변조가 더 높게 일어나며 결국 동일한 전압에서 향상된 전류구동능력을 갖는다. 제안된 소자는 Sentaurus TCAD simulation을 이용하여 전기적 특성에 대하여 검토하였다. 제안된 소자는 3.1V의 Threshold Voltage를 갖는다. 제안된 소자는 기존의 소자에 비해 약 15%의 전압 강하 성능을 보였으며 N-drift의 길이가 16 μm 에서 약 324V의 항복 전압 특성을 지닌다.

References

- [1] Baliga BJ, Silicon carbide power device, Springer, 2009.
- [2] Mihaela Alexandru, “4H-SiC Integrated Circuits for High Temperature and Harsh Environment Applications,” p.16, 2013.
- [3] K. Sheng et al, Yongxi Zhang, Ming Su, Jian H. Zhao, Xueqing Li, “Petre Alexandrov, Leonid Fursin, “Demonstration of the first SiC power integrated circuit,” *Solid-State Electronics*, Vol.52, pp.1636-1646, 2008. DOI: 10.1016/j.sse.2008.06.037
- [4] P. G. Neudeck, Steven L. Garverick, David J. Spry, Liang-Yu Chen, Glenn M. Behiem, Michael J. Krasowski, Mehran Mehregany, “Extreme temperature 6H-SiC JFET integrated circuit technology,” *Physica Status Solidi (A) Applications and Materials*, Vol.206, No.10, pp.2329-2345, 2009. DOI: 10.1002/pssa.200925188
- [5] Kuan-Wei Chu, Wen-Shan Lee, Chi-Yin Cheng, Chih-Fang Huang, Member, Feng Zhao, Member, Lurng-Shehng Lee, Young-Shying Chen, Chwan-Ying Lee, and Min-Jinn Tsai, “Demonstration of Lateral IGBTs in 4H-SiC,” *IEEE ELECTRON DEVICE LETTERS*, Vol.34, No.2 pp.286-288, 2013. DOI: 10.1109/LED.2012.2230240

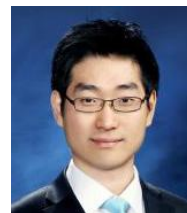
BIOGRAPHY

Je-Wook Woo (Member)



2019 : BS degree in Electrical Engineering, SeoKyeong University.
2019~ : Unified course of the master's in Electronics and Engineering, DanKook University.

Byung-Seok Lee (Member)



2010 : BS degree in Electrical Engineering, SeoKyeong University.
2012 : MS degree in Electrical Engineering, DanKook University.
2020 : Ph.D degree in Electrical Engineering, DanKook University.

Kwon Sang-Wook (Member)

2017 : BS degree in Electrical Engineering, SeoKyeong University.
2018~ : Unified course of the master's and the doctor's in Electronics and Engineering, DanKook University.

Jun-Ho Gong (Member)

2018 : BS degree in Electrical Engineering, SeoKyeong University.
2020~ : Unified course of the master's in Electronics and Engineering, DanKook University.

Yong Seo-Koo (Member)

1981 : BS degree in Electronics Engineering, Sogang University.
1983 : MS degree in Electronics Engineering, Sogang University.
1992 : Ph.D degree in Electronics Engineering, Sogang University.
Current research interest : integrated circuit, micro processor