

저온 Cu/Ag-Ag/Cu 본딩에서의 Ag 나노막 효과

김윤호¹ · 박승민¹ · 김사라은경^{2†}

¹서울과학기술대학교 국방방호공학과

²서울과학기술대학교 나노IT융합공학과

Effect of Ag Nanolayer in Low Temperature Cu/Ag-Ag/Cu Bonding

Yoonho Kim¹, Seungmin Park¹, and Sarah Eunkyung Kim^{2†}

¹Department of Protection and Safety Engineering, Seoul National University of Science and Technology, Seoul 01811 Korea

²Department of Nano-IT Convergence Engineering, Seoul National University of Science and Technology, Seoul 01811 Korea

(Received May 5, 2021; Corrected May 14, 2021; Accepted May 17, 2021)

초 록: 차세대 반도체 기술은 이종소자 집적화(heterogeneous integration)를 이용한 시스템-인-패키징(system-in-package, SIP) 기술로 발전하고 있고, 저온 Cu 본딩은 SIP 구조의 성능 향상과 미세 피치 배선을 위해서 매우 중요한 기술이라 하겠다. 본 연구에서는 porous한 Ag 나노막을 이용하여 Cu 표면의 산화 방지 효과와 저온 Cu 본딩의 가능성을 조사하였다. 100°C에서 200°C의 저온 영역에서 Ag가 Cu로 확산되는 것보다 Cu가 Ag로 확산되는 것이 빠르게 관찰되었고, 이는 저온에서 Ag를 이용한 Cu간의 고상 확산 본딩이 가능함을 나타내었다. 따라서 Ag 나노막을 이용한 Cu 본딩을 200°C에서 진행하였고, 본딩 계면의 전단 강도는 23.27 MPa로 측정되었다.

Abstract: System-in-package (SIP) technology using heterogeneous integration is becoming the key of next-generation semiconductor packaging technology, and the development of low temperature Cu bonding is very important for high-performance and fine-pitch SIP interconnects. In this study the low temperature Cu bonding and the anti-oxidation effect of copper using porous Ag nanolayer were investigated. It has been found that Cu diffuses into Ag faster than Ag diffuses into Cu at the temperatures from 100°C to 200°C, indicating that solid state diffusion bonding of copper is possible at low temperatures. Cu bonding using Ag nanolayer was carried out at 200°C, and the shear strength after bonding was measured to be 23.27 MPa.

Keywords: Ag nanolayer, Cu bonding, 3D packaging, metal passivation, solid state diffusion

1. 서 론

반도체 소자는 무어의 법칙(Moore's Law)을 따라 집적도가 약 18개월마다 2배씩 증가하면서 집적회로(integrated circuit, IC)의 성능 개선 및 소형화를 이루어 왔다. 그러나 최근 반도체 소자는 소형화에 물리적 한계를 맞게 되었고, 급증하는 입력/출력(I/O) 수로 인하여 집적도 향상이 매우 어려워졌다. 반도체 소자의 집적도 향상을 위한 방법 중 소자를 수직으로 적층시키는 3D 패키징 기술은, 특히 차세대 반도체의 핵심 기술 방향인 이종소자 집적화(heterogeneous integration) 기술을 이용한 시스템-인-패키지(system-in-package) 분야에서, 소자의 성능 향상 뿐 아니라 소형화, 신뢰성 향상, 그리고 제조 비용 절감 등의

장점을 가지고 있어 많은 연구가 진행되고 있다.¹⁻³⁾ 소자의 적층 기술은 실리콘 관통 비아(through Si via, TSV), 웨이퍼 연삭(thinning), 그리고 본딩(bonding)의 3가지 단 위공정이 요구되며, 최근 미세 피치(pitch)와 고성능 수율로 인해 구리 본딩 공정이 핵심 기술로 대두되고 있다. 소자 적층을 위한 본딩 방법은 먼저 구조적인 측면에서 웨이퍼 대 웨이퍼(wafer-to-wafer) 본딩, 칩 대 칩(chip-to-chip) 본딩, 칩 대 웨이퍼(chip-to-wafer) 본딩으로 나뉘며, 소재적인 측면에서는 금속 대 금속(metal-to-metal) 본딩, 고분자 또는 산화물을 이용한 유전체 대 유전체 본딩, 그리고 금속과 유전체를 동시에 본딩하는 하이브리드(hybrid) 본딩으로 나뉜다.⁴⁻⁷⁾

이 중 금속 대 금속 본딩은 금속 원자들의 확산에 의해

[†]Corresponding author

E-mail: eunkyung@seoultech.ac.kr

© 2021, The Korean Microelectronics and Packaging Society

This is an Open-Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License(<http://creativecommons.org/licenses/by-nc/3.0>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

본딩되는 기술이며, 그 동안 본딩 소재로는 대부분 Sn 계열의 소재가 사용되어 왔다.⁷⁾ 차세대 3D 또는 SIP 구조에서는 Sn 계열의 소재가 아닌 Cu의 적용이 필요하며, 이는 Cu가 비교적 낮은 비용, 미세 피치 패딩 가능, 그리고 우수한 전기전도도 및 열전도도 특성을 가지고 있기 때문이다. 그러나 Cu는 용점이 높아 일반적으로 400°C 이상의 고온 본딩이 필요하고, 낮은 산소 함량에도 자연산화막을 형성하여 본딩 품질을 저하시킨다는 단점을 가지고 있다.⁷⁾ 이에 구리산화막 형성을 방지하면서 Cu 본딩 온도를 낮추는 연구가 최근에 활발하게 발표되고 있다.⁸⁻¹⁵⁾ Tan 연구진은 self-assembled monolayer(SAM) 표면 처리를 이용해 Cu 표면의 산화를 방지한 후 250°C의 저온 본딩 결과를 보고하였고,⁸⁾ 최근 아르곤(Ar)과 질소(N₂)의 혼합가스 플라즈마를 이용한 Cu 표면 산화방지에 대하여 보고하였다,⁹⁾ 반면, Kim 연구진은 순차적인 2단계 Ar과 N₂ 플라즈마를 이용하여 균일한 나노 구리질화물(Cu₃N)을 형성하고, 이를 산화방지층으로 이용한 260°C와 300°C Cu 본딩 결과를 보고하였다.^{10,11)} 그러나, 구리질화물은 200°C 이하에서는 분해가 어렵기 때문에 200°C 이하의 Cu 본딩 적용에는 쉽지 않을 것으로 보인다. 나노 금속 박막을 이용한 본딩 연구로는 Huang 연구진이 초박막 Ti 층을 이용한 Cu 표면의 산화방지와 180°C 저온 본딩을 발표하였고,¹²⁾ Bonan 연구진이 Au를 패시베이션(passivation) 층으로 이용한 140°C에서의 저온 본딩을 보고하였다.¹³⁾ 또한 최근에는 나노입자(nanoparticle)를 이용한 Cu 본딩 연구가 활발해지고 있는데, 이는 나노입자의 높은 비표면적(specific surface area), 높은 확산속도(diffusion rate), 그리고 낮은 변형(deformation) 때문이다.^{14,17)} Liu 연구진은 PLD(pulsed laser deposition) 방법으로 증착된 Ag 나노입자를 이용하여 180°C에서 본딩 계면에 보이드(void)가 없는 Cu 본딩 결과를 보고하였다.¹⁴⁾ 한편, Chen 연구진은 나노입자가 아닌 스퍼터링으로 증착된 Ag 박막을 이용하여 180°C에서 칩 레벨 본딩을 진행하였고, 표면 거칠기를 줄이고 접촉 면적을 높여 본딩 품질이 향상된 결과를 발표하였다.¹⁸⁾

본 연구에서는 Cu 표면의 산화 방지와 200°C 이하의 Cu 본딩을 위해 Cu와 금속 간 화합물(intermetallic compound) 생성이 없는 Ag 나노막을 이용한 Cu 본딩과 고상 확산을 연구하였다. 나노막 증착에는 밀도가 높고 접착력(adhesion)이 좋은 박막을 형성시키는 PLD나 스퍼터링 공정이 아닌 porous한 박막이 증착되는 이베포레이션(evaporation) 공정을 사용하였다. 일반적으로 Ag 나노입자나 Ag 나노튜브(nanotube)의 경우 기존 반도체 제조공정과 호환성이 떨어지고, 특히 나노입자는 소결과정에서 보이드 조절이 쉽지 않은 단점이 있다. 반면, 이베포레이션 공정은 반도체 제조공정과 호환성이 매우 뛰어난 것뿐만 아니라 공정이 간단하고, 가격이 저렴하며, 고진공에서 낮은 접착력으로 증착되어 porous한 Ag 나노막 증착에 유리한 장점을 제공한다.

2. 실험 방법

8인치 실리콘 웨이퍼(p-type, (100)) 위에 oxidation furnace를 이용하여 실리콘 옥사이드(SiO₂) 막을 700 nm로 균일하게 성장시킨 후 파워 2,500 W와 압력 3.7×10⁻³ torr의 DC 스퍼터링(SRN-110, SORONA Inc.) 방법으로 Ti 50 nm와 Cu 1 μm 박막을 순차적으로 증착하였다. 이후 e-beam evaporator(SRN-200, SORONA Inc.)를 이용하여 Cu 박막 위에 평균 두께 약 15 nm의 porous한 Ag 나노막을 증착하였고, 증착 속도는 약 1 nm/sec이었다. E-beam evaporator 내 도가니(crucible)에 granule 형태(3~5 nm)의 Ag를 약 70 % 넣어 녹인 후 증착을 진행하였고, Ag 나노막의 오염을 막고 Ag가 기상에서 분자와 충돌하여 scattering하는 것을 최소화하기 위해 작동 압력(working pressure)을 약 2.7×10⁻⁶ torr 이하로 한 후 증착을 실시하였다. 증착된 Ag 나노막의 단면은 투과전자현미경(Transmission Electron Microscopy, TEM, TM 80-300, Titan)으로 확인하였다.

본딩 공정에서 Ag 나노막의 Cu 내 확산 거동을 분석하기 위해 본딩 전 고상 확산 테스트를 진행하였다. 상온에서 유지된 시편과 핫 플레이트(hot plate)에서 각각 100°C, 150°C, 그리고 200°C에서 1시간 동안 가열한 시편들을 엑스선 광전자 분광법(X-ray Photoelectron Spectroscopy, XPS, K-Alpha XPS system, Thermo Fisher Scientific)의 depth profile을 이용하여 Ag와 Cu 원소의 확산 거동을 분석하였다. Ag 나노막을 이용한 Cu 본딩은 두 개의 1.5cm×1.5 cm 크기의 blanket 시편을 200°C의 온도, 30 MPa의 압력에서 1시간 동안 heating press(D3p-05j, Daeheung science)를 이용하여 열 압착 본딩을 진행하였다. 본딩 시편 제작 과정은 Fig. 1에 도식도로 설명하였다. 본딩 계면의 품질은 전단강도(shear test, DAGE 4800, DAKO) 측정으로 분석하였고, 전계방출주사전자현미경(Field Emission Scanning Electron Microscopy, FESEM, Apreo S HiVac, FED)과 에너지 분산형 분광법(Energy Dispersive Spectroscopy, EDS, XFlash61100, BRUKER)을 이용하여 본딩 시편의 단면 분석을 진행하였다.

3. 결과 및 토론

Ag 나노막의 구조와 형상을 관찰하기 위해 Ag 나노막 단면을 TEM으로 분석하였다. Fig. 2에서 보듯이 Ag 나노막은 약 15 nm 두께로 증착되었으며, 균일하고 밀도가 높은 결정 박막 형태가 아닌 다소 porous한 막으로 증착되었다. 일부 Ag 입자들이 불규칙하게 표면에서 위로 자란 형상이 보이고, 계면에서는 Cu(111) 결정 방향을 따르는 듯 보이나 전체적으로는 뭉쳐있는 입자 형태를 띠고 있다. 하지만, Ag 나노막은 Cu 표면의 산화를 방지하기에는 충분한 것으로 XPS 측정 결과(Fig. 3)에서 확인할 수 있다.

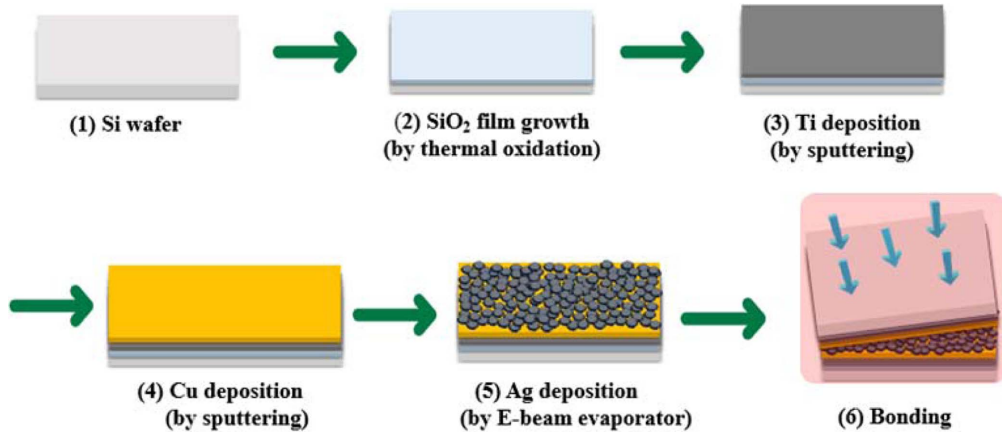


Fig. 1. Schematics of sample fabrication flow.

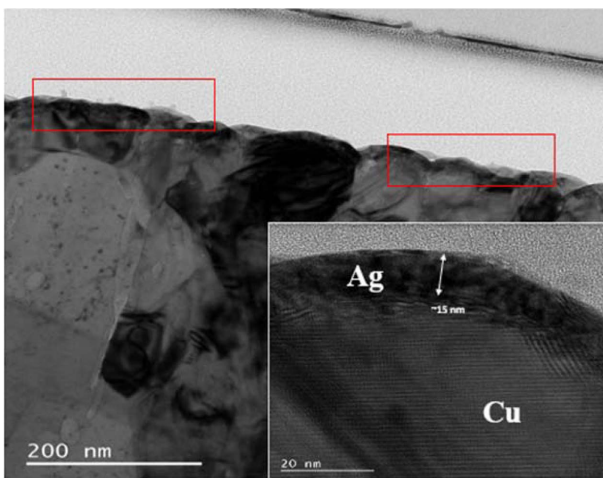


Fig. 2. TEM cross-sectional view of Ag nanolayer deposited on Cu.

먼저 Ag와 Cu의 확산 거동을 분석하기 위해 Ag 나노막을 Cu 박막 위에 증착한 후 상온에서 1시간 유지된 시편과 핫 플레이트에서 각각 100°C, 150°C, 200°C에서 1시간 동안 가열한 시편을 XPS depth profile 측정을 통하여 온도에 따른 Ag의 Cu 내로의 확산과 Cu의 Ag 내로의 확산을 분석하였다. Fig. 3의 Ag3d profile(a)과 Cu2p profile(b)에서 보면 온도가 증가함에 따라 표면에서 Ag 농도는 줄어들고 Cu 농도가 증가하였으며, 200°C에서는 표면에 Ag가 거의 존재하지 않는 것을 볼 수 있다. Fig. 3(c)의 O1s profile에서도 상온에서는 Ag에 의해 표면산화가 거의 일어나지 않지만, 온도가 증가함에 따라 Cu가 표면으로 확산되고, 빠르게 표면산화가 일어나는 것을 보였고, 산소의 구리 내부로의 확산도 확인할 수 있다. 100°C에서 1시간 후 Ag는 약 74%가 표면에서 구리 내부로 확산되었는데, 이는 100°C 이하에서 Cu 본딩을 진행해도 Cu의 본딩 계면으로의 빠른 확산으로 인해 본딩 계면에서 순수 Cu 본딩이 충분히 이루어질 수 있다는 것을 설명한다. 또한, Fig. 3(a)와 3(c) 결과를 Ag 나노막이 없는 구리 시편의 상온에서의 XPS 결과와(Fig. 4) 비교해 볼

때 15 nm의 Ag 나노막의 구리 산화방지 효과를 확인할 수 있다. 그리고, 아레니우스(Arrhenius) 방정식을 이용하여 표면에서 Ag가 Cu로 확산되는 경우와 Cu가 Ag로 확산되는 경우에 필요한 활성화 에너지(activation energy)를 계산하였고, Fig. 5에 나타내었다. 활성화 에너지(E_a)는 온도(T)별 XPS에서 측정된 원소의 양(K)을 다음의 아레니우스(Arrhenius) 방정식에서 대입하여 계산하였다.

$$K = A \exp\left(\frac{-E_a}{RT}\right)$$

$$\ln(K) = \ln(A) - \left(\frac{E_a}{R}\right) \frac{1}{T}$$

K 는 표면에서의 원소 농도, A 는 확산 상수, E_a 는 활성화 에너지, T 는 절대온도, 그리고 R 은 기체상수($8.314 \text{ J}\cdot\text{mol}^{-1}\cdot\text{K}^{-1}$)이다. Fig. 5에서 Ag의 양은 표면에서 감소하고, Cu의 양은 표면에서 증가하기 때문에 두 기울기는 반대로 나타나는 것이고, Ag의 Cu로의 활성화 에너지는 Cu의 Ag로의 활성화에너지와 비교하여 약 3.95배 높게 나왔다. 이는 이베포레이션에 의해 porous하게 증착된 Ag 나노막으로의 Cu 확산이 빠르게 진행되는 것으로 설명된다.

1.5 cm×1.5 cm 크기의 Ag 나노막이 증착된 Cu 웨이퍼 blanket 시편 두 개를 200°C의 온도 그리고 30 MPa의 압력으로 대기 상태에서 heating press 장비를 이용하여 본딩하였다. 본딩 후 단면을 FESEM으로 관찰하였고, EDS로 원소 분석을 진행하였다. Fig. 6의 FESEM 이미지를 보면 Ag 나노막을 이용한 Cu 본딩의 경우 Cu 계면에 작은 원형 형태의 void가 존재하지만, 계면의 대부분은 본딩을 한 것으로 보인다. 그러나, Ag 나노막이 없는 Cu 본딩은 계면에 길게 본딩되지 않은 영역이 많은 것을 관찰할 수 있다. 한편, Fig. 3(a)의 XPS 결과를 볼 때 Ag는 200°C에서 1시간 후 본딩 계면에서 약 30 nm Cu 내로 확산되어 들어 갔을 것으로 예상하지만, Fig. 6의 EDS 원소 분석의 경우 현재 이미지의 스케일(scale)로는 본딩 전 계면에 있었던 15 nm 두께의 Ag가 본딩 계면에서 Cu 내부

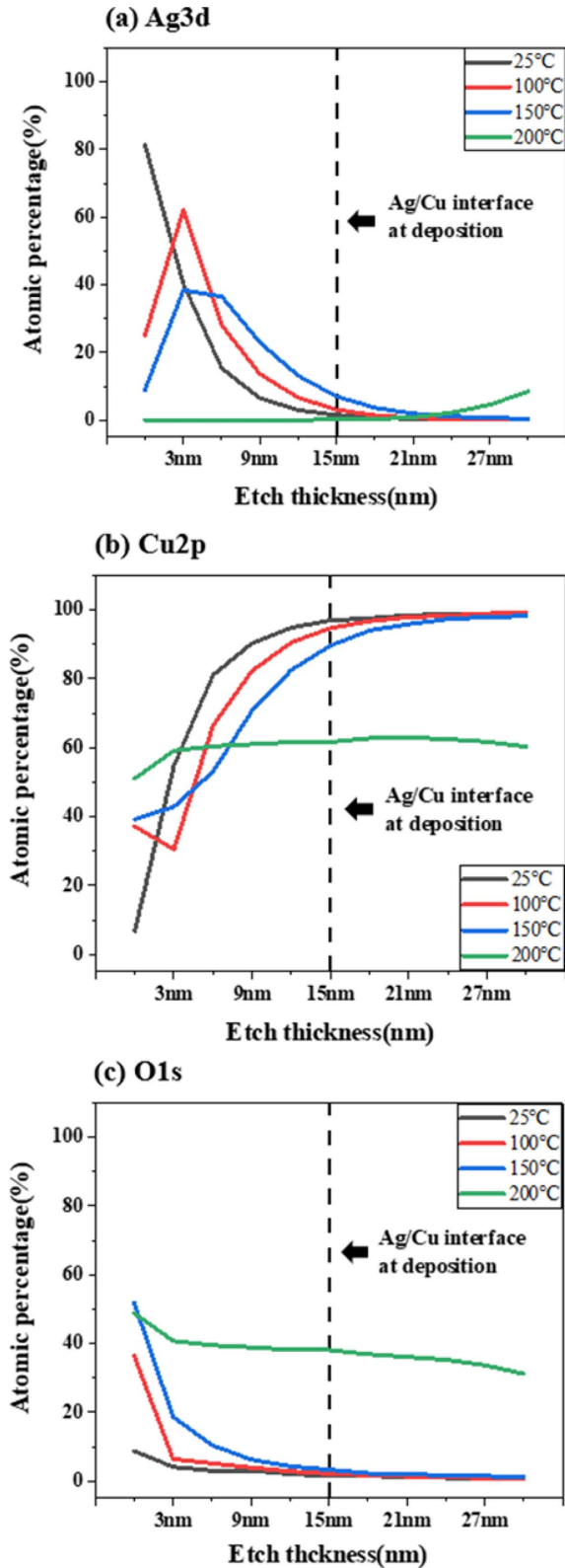


Fig. 3. XPS depth profiles of Cu with Ag nanolayer at room temperature and after heating at 100°C, 150°C, and 200°C for 1 h.

로 얼마나 확산이 되었는지 정확하게 알 수는 없었다. 다만 Ag는 계면에서 완전히 Cu 내부로 확산되지 않고 원자 상태로 흩어져 본딩 계면 근처에 남아 있는 것으로 확

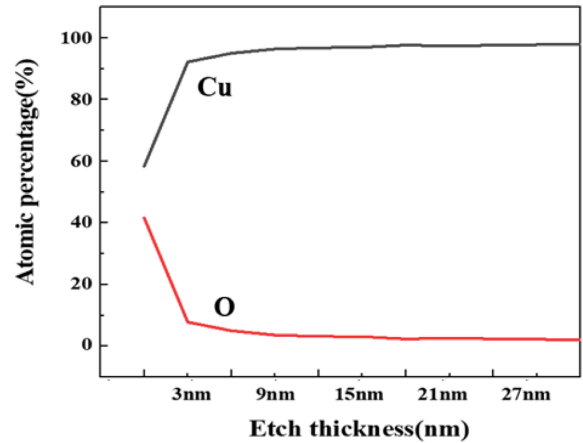


Fig. 4. XPS depth profiles of Cu without Ag nanolayer at room temperature for 1 h.

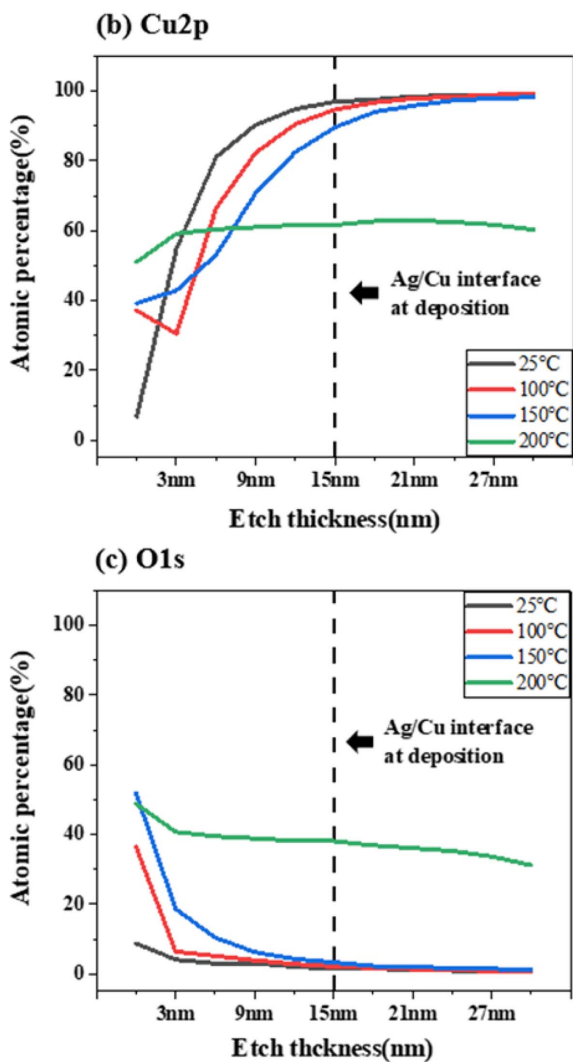
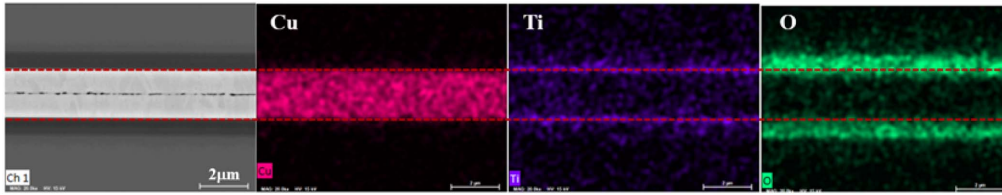


Fig. 5. Estimation of activation energy of Cu diffusion into Ag and Cu diffusion into Cu.

인된다.

정량적 본딩 품질 비교를 위해서 Ag 나노막을 이용한 Cu 본딩 시편과 동일한 조건에서 본딩된 Ag 나노막이 없는 Cu 본딩 시편의 shear test를 진행하였다. 본딩된 시편을 2 mm×2 mm 크기로 절단하여 shear test에 사용하였고, 본딩된 하부 시편의 실리콘 웨이퍼 부분을 고정하고, 상부 시편의 실리콘 웨이퍼 부분을 톨 팁 속도 600 μm/sec로 밀어내어 본딩된 시편의 계면 분리를 유도하였다. Shear test는 30회 측정 후 평균값으로 확정되었고, Fig. 7에 나타내었다. Shear test 중 Cu 본딩 계면이 떨어지지 않고 시편이 완전히 부서진 경우나 Cu 계면에서 분리된 경우는 평균 측정 값에 포함하였고, Cu 계면보다 Ti와 SiO₂ 계면이 먼저 분리된 경우는 측정 값에서 제외하였다. Ag 나노막을 사용하지 않는 Cu-Cu 본딩의 평균 전단 강도는 16.26 MPa이었고, Ag 나노막을 이용한 Cu/Ag-Ag/Cu 본딩의 평균 전단 강도는 23.25 MPa로 43% 높게 측정되었다. 반면 Ag 나노막을 이용한 Cu 본딩의 경우 평균 전단 강도 측정값에 편차가 매우 크게 나타났는데, 이는 많은 시편이 Cu 계면이 분리되기 전에 완전히 파괴되었기 때

(a) Cu-Cu bonding



(b) Cu/Ag-Ag/Cu bonding

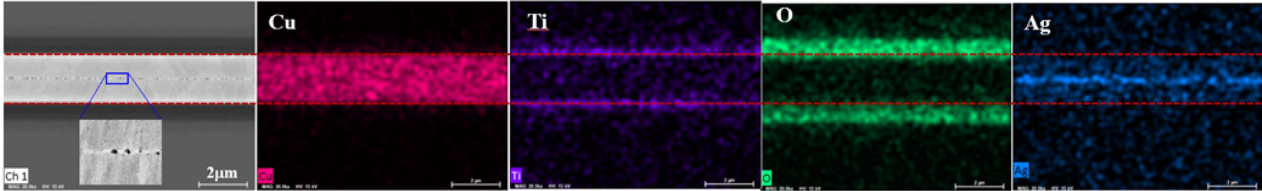


Fig. 6. EDS mapping results of (a) Cu-Cu bonding and (b) Cu/Ag-Ag/Cu bonding.

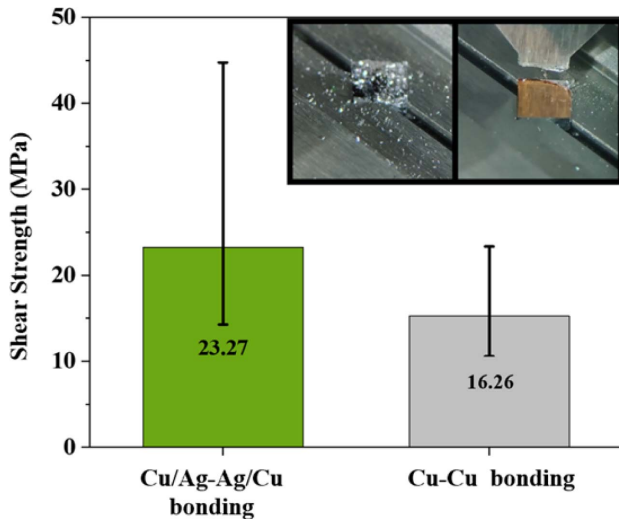


Fig. 7. Shear test results after the Cu bonding with and without Ag nanolayer.

문이었다. 따라서 Ag 나노막을 사용한 접합부의 실제 전단 강도 값은 현재의 측정값보다 높을 것으로 예상된다.

4. 결 론

본 연구에서는 Cu 표면을 산화로부터 보호하면서 저온 Cu 본딩을 진행하기 위해 Ag 나노막을 이용하였다. Ag 나노막은 e-beam evaporator 장비를 이용하여 약 15 nm를 증착하였고, Ag 나노막은 porous한 형태로 Cu의 Ag로의 확산을 용이하게 하였고, Cu의 Ag로의 확산이 200°C 이하의 온도 영역에서 Ag의 Cu로의 확산보다 낮은 활성화 에너지를 가짐을 확인하였다. Ag 나노막을 이용하여 200°C에서 Cu 본딩을 진행한 결과 Cu의 산화 방지 뿐 아니라 전단 강도 값 또한 23.27 MPa로 Cu-Cu 본딩의 측정값보다 43% 우수한 결과를 나타내었다. 이러한 결과는 Ag 나노막을 이용하면 Cu 표면의 산화 방지 효과 뿐 아니라 200°C 이하의 낮은 온도에서도 Cu 본딩이 가능한

것을 보여주었다. 본 연구 결과를 토대로 Ag 나노막을 이용하여 200°C 이하의 보다 낮은 온도에서 본딩을 유도하는 한편, 본딩 시간을 줄이고, 후속 열처리를 통해 Cu 본딩이 강화되는 후속 연구를 수행하고자 한다.

감사의 글

This research was supported by the Basic Science Research Program through the National Research Foundation of Korea funded by the Ministry of Science and ICT (NRF-2018R1A2B6003921) and also was partially supported by the Ministry of Trade, Industry & Energy (#20003524)

참고문헌

1. J. Lu and K. Rose, "3D Integration: Why, What, Who, When?", Future Fab International, 23, 25-27 (2007).
2. A. K. Panigrahi and K. N. Chen, "Low Temperature Cu-Cu Bonding Technology in 3D Integration: An Extensive Review.", J. Electron. Packag., 140(1), 01801 (2017).
3. "Chapter 21 SiP and module system integration" and "Chapter 22 interconnects for 3D and 3D architectures", Heterogeneous Integration Roadmap (2020) from <http://eps.ieee.org/hir>
4. C. S. Tan, R. J. Gutmann, and L. R. Reif, "Overview of Wafer Level 3D ICs, in Wafer Level 3-D ICs Process Technology", 1-11, Springer, New York (2008).
5. P. Ramm, J. J. Lu, and M. M.V. Taklo, "Cu/SiO₂ hybrid bonding.", John Wiley & Son, Handbook of Wafer Bonding, 237-259 (2012).
6. S. Choa, B. H. Ko, and H. Lee, "Recent Trends of MEMS Packaging and Bonding Technology." J. Microelectron. Packag. Soc., 24.4, 9-17 (2017).
7. H. Seo, H. Park, and S. E. Kim, "Cu-SiO₂ Hybrid Bonding", J. Microelectron. Packag. Soc., 27(1), 17-24 (2020).
8. C. S. Tan, D. F. Lim, X. F. Ang, J. Wei, and K. C. Leong, "Low temperature Cu-Cu thermo-compression bonding with temporary passivation of self-assembled monolayer and its bond strength enhancement.", Microelectron. Reliab., 52.2,

- 321-324 (2012).
9. S. L. Chua, J. M. Chan, S. C. K. Goh, and C. S. Tan, "Cu-Cu bonding in ambient environment by Ar/N₂ plasma surface activation and its characterization", *IEEE Trans. Comp. Packag. Manufact. Technol.*, 9(3), 596-605 (2018).
 10. H. Park and S. E. Kim, "Two-Step Plasma Treatment on Copper Surface for Low-Temperature Cu Thermo-Compression Bonding", *IEEE Trans. Comp. Packag. Manufact. Technol.*, 10(2), 332-338 (2018).
 11. H. Park, H. Seo, Y. Kim, S. Park, and S. E. Kim, "Low Temperature (260°C) Solderless Cu-Cu Bonding for Fine Pitch 3D Packaging and Heterogeneous Integration", *IEEE Trans. Comp. Packag. Manufact. Technol.*, 11(4), 565 – 572 (2021).
 12. Y. Huang, Y. Chien, R. Tzeng, M. Shy, T. Lin, K. Chen, C. Chiu, and J. Chiou. "Novel Cu-to-Cu Bonding with Ti Passivation at 180°C in 3-D Integration", *IEEE Electron Dev. Lett.*, 34(12), 1551-1553 (2013).
 13. S. Bonam, A. K. Panigrahi, C. H. Kumar, and S. R. K. Vanjari, "Interface and Reliability Analysis of Au-Passivated Cu-Cu Fine-Pitch Thermocompression Bonding for 3-D IC Applications", *IEEE Trans. Comp. Packag. Manufact. Technol.*, 9(7), 1227-1234 (2019).
 14. Z. Liu, J. Cai, Q. Wang, Z. Wang, L. Liu, and G. Zou, "Thermal-stable void-free interface morphology and bonding mechanism of low-temperature Cu-Cu bonding using Ag nanostructure as intermediate", *J. Alloys and Compounds*, 767, 575-582 (2018).
 15. M.X. Chen, X. H. Song, Z. Y. Fan, and S. Liu, "Low temperature thermo compression bonding between aligned carbon nanotubes and metallized substrate", *Nanotechnology*, 22, 345704 (2011).
 16. M. Kim and H. Nishikawa, "Silver nanoporous sheet for solid-state die attach in power device packaging", *Scripta Mater.*, 92, 43-46 (2014).
 17. Z. Y. Liu, J. Cai, Q. Wang, L. Tan, and Y. Hu, "Low temperature Cu-Cu bonding using Ag nanostructure for 3D integration", *ECS Solid State Lett.*, 4, 75-76 (2015).
 18. T. Chou, S. Huang, P. Chen, H. Hu, D. Liu, C. Chang, T. Ni, C. Chen, Y. Lin, T. Chang, and K. Chen, "Electrical and Reliability Investigation of Cu-to-Cu Bonding with Silver Passivation Layer in 3D Integration", *IEEE Trans. Comp. Packag. Manufact. Technol.*, 11(1), 36-42 (2020).