

A Case Study for Estimating the Defect Rate of PLC Using Sampling Inspection and Improving the Cause of Defects

In-Sun Moon · Dong-Hyung Lee[†]

Department of Industrial & Management Engineering, Hanbat National University

샘플링검사를 이용한 PLC의 불량률 추정 및 불량원인 개선 사례연구

문인선 · 이동형[†]

한밭대학교 산업경영공학과

WDM(Wavelength Division Multiplexing) is called a wavelength division multiplexing optical transmission method and is a next-generation optical transmission technology. Case company F has recently developed and sold PLC(Planar Lightwave Circuit), a key element necessary for WDM system production. Although Chinese processing companies are being used as a global outsourcing strategy to increase price competitiveness by lowering manufacturing unit prices, the average defect rate of products manufactured by Chinese processing companies is more than 50%, causing many problems. However, Chinese processing companies are trying to avoid responsibility, saying that the cause of the defect is the defective PLC Wafer provided by Company F. Therefore, in this study, the responsibility of the PLC defect is clearly identified through estimating the defect rate of PLC using the sampling inspection method, and the improvement plan for each cause of the PLC defect for PLC yeild improvement is proposed. The result of this research will greatly contribute to eliminating the controversy over providing the cause of defects between global outsourcing companies and the head office. In addition, it is expected to form a partnership with Company F and a Chinese processing company, which will serve as a cornerstone for successful global outsourcing. In the future, it is necessary to increase the reliability of the PLC yield calculation by extracting more precisely the number of defects.

Keywords : WDM(Wavelength Division Multiplexing), Sampling Inspection, PLC(Planar Lightwave Circuit), Defective Wafer, Global Outsourcing Strategy

1. 서론

최근 4차 산업혁명이 도래하면서 데이터 트래픽의 급격한 증가와 본격적인 5G의 상용화 시대가 시작됐다. 이러한 5G 시대에는 광통신네트워크 구축사업과 함께 데이터를 고속으로 처리하기 위한 핵심기술 개발이 매우 중요하다.

한국통신은 WDM(Wavelength Division Multiplexing)이란 파장분할 다중화 광전송방식인 차세대 광전송기술을 초고속 정보통신망의 핵심 인프라(Infra)인 기간 전송망에 채택하고 있다. 이는 빛에도 파장이 있다는 원리를 응용한 기술로서 일정한 파장 간격으로 각각의 신호를 실은 채널을 배치하고 이를 광학적으로 다중화해 한 가닥의 광섬유를 통해 대량의 정보를 전송할 수 있다. 이 기술로 인해 광케이블이 깔려 있는 기간 통신망의 회선을 손쉽게 늘릴 수 있고 경제적으로 구축할 수 있게 되었다[9].

Received 15 November 2021; Finally Revised 9 December 2021;
Accepted 10 December 2021

[†] Corresponding Author : leedh@hanbat.ac.kr

사례기업 F사는 최근 WDM시스템 제작에 필요한 핵심요소인 PLC(Planar Lightwave Circuit)를 개발, 판매하고 있다. PLC는 웨이퍼에 광도파로를 증착한 것으로서 PLC만으로 판매할 경우에는 단가가 낮아 수익성이 크게 떨어진다. 이에 F사는 글로벌 아웃소싱전략을 채택하여 중국가공업체에 PLC를 가공, 의뢰하여 광트랜시버 모듈(Optical Transceiver)을 제작, 판매하려고 한다.

그러나 중국가공업체가 시제품으로 가공, 납품한 PLC의 평균 불량률이 50%가 넘어 F사는 깊은 고민에 빠져 있다. 불량테스트 비용이나 불량에 따른 원가부담은 차치하고라도 불량원인이 웨이퍼 제조상의 결함이라 주장하고 있는 중국가공업체와의 책임소재 공방이 지속되고 있기 때문이다.

이에 본 연구에서는 샘플링기법을 이용하여 PLC의 불량률을 합리적으로 추정하여 책임소재를 분명히 밝히고 불량원인별 개선방안을 제안하고자 한다.

2. 이론적 배경

2.1 WDM 시스템

2.1.1 WDM 개념

WDM(Wavelength Division Multiplexing)은 광통신에서 사용되는 다중화 방식으로 <Figure 1>과 같이 여러 개의 신호파장을 분할 다중화하여 저렴한 투자비용으로 대용량 트래픽을 전송할 수 있다. 복수의 전달하고자 하는 정보를 각기 다른 파장에 할당하여 하나의 광섬유에 전송하므로 광 코어의 수를 줄일 수 있다. 광 수동소자(PLC)만으로 쉽게 분기결합 가능하고 다른 파장의 채널을 간단히 추가해주는 것만으로 전송용량을 쉽게 확장 가능하다.

WDM의 구성요소는 다음과 같다[6, 9].

1) 송신기(Transmitter)

전기적 통신신호를 빛의 신호로 바꿔주는 전광변환장치로서 1과 0의 전기적신호를 빛의 신호로 바꿔준다. WDM시스템의 파장 수만큼 송신기 필요하다. 예컨대 32 파장 WDM 시스템은 32개의 송신기가 필요하다.

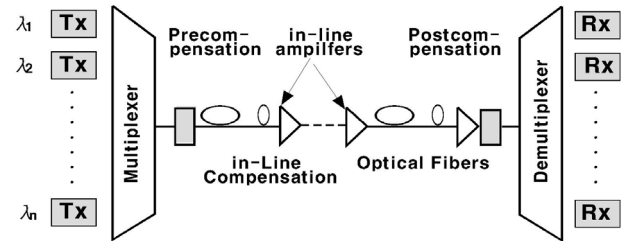
2) 수신기(Receiver)

빛의 신호를 전기적신호로 바꿔주는 광전변환장치이다. 송신기와 수신기는 한 쌍으로 동작 WDM 시스템 수만큼 수신기가 필요하다.

3) WDM Mux/Demux

광파장 다중화기(Multiplexer)는 송신기에서 들어오는 다

중 파장을 받아 하나의 빛의 신호로 통합하는 기능을 한다. 반면 광파장 역다중화기(Demultiplexer)는 통합된 광신호를 수신기에서 사용가능하게 분해하는 기능을 한다.



<Figure 1> WDM Conceptual Map

한편 WDM은 PLC 설계에 따라 CWDM, DWDM, UDWDM으로 나뉜다(<Table 1> 참조)이를 좀 더 구체적으로 설명하면 다음과 같다[6].

1) CWDM(Coarse WDM)

저밀도 파장분할 다중화방식으로 채널수4~8개, 최대전송량 1.25Gbps, 파장간격 20nm(1271~1611nm 대역사용)이다. 사용파장의 수가 적고(8개 정도), 가격이 저렴하다. 액세스망을 주대상으로 단거리(50km 이하) LAN(Local Area Network) 백본용으로 주로 사용된다.

2) DWDM(Dense WDM)

고밀도 파장분할 다중화방식으로 채널수16~80개, 전송량 200Gbps, 파장간격 1~10nm(1525~1630nm대역사용)로 WAN(Wide Area Network) 백본용으로 주로 사용된다.

3) UDWDM(Ultra Dense WDM)

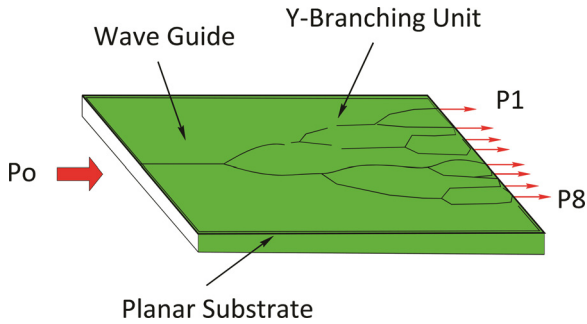
초고밀도 파장분할다중화방식으로 채널수160여개, 전송량수 Tbps급, 파장간격 0.1~1nm(1525~1564nm대역사용)로 장거리 WAN(Wide Area Network) 백본용으로 주로 사용된다.

<Table 1> Types of WDM

| Division | CWDM | DWDM | UDWDM |
|----------------------------|----------------|-----------------------|-----------------------|
| Channel Interval | 20nm | 1~10nm | 0.1~1nm |
| The Number of Channels | 4~8 | 16~80 | 160 |
| Transmission Distance | Short Distance | Mid-to Long -Distance | Mid-to Long -Distance |
| Maximum Transmission Speed | 1.25Gbps | 200Gbps | Tbps |
| Applied Network | FTTH | MAN | WAN |
| Construction Cost | Low | Middle | High |

2.1.2 PLC(Planar Lightwave Circuit)

PLC는 WDM 기술을 효과적으로 실현하기 위해 <Figure 2>와 같이 광섬유 기술과 대규모 집적회로 LSI(Large Scale Integration) 제조기술을 조합한 것이다. 즉, 실리콘기판에 광도파로를 형성하는 편평형광회로를 도입해 필요한 소자를 기판에 평탄하게 부착 및 배치하는 기술이다.



<Figure 2> PLC(Planar Lightwave Circuit)

2.1.3 광트랜시버(Optical Transceiver)

광트랜시버는 광통신망을 연결하는 광케이블과 데이터 전송을 담당하는 전송장비 사이에서 전기신호를 빛의 신호로, 빛의 신호를 전기신호로 변화시켜주는 역할을 하면서 데이터를 주고받는 장치이다. 초창기에는 광송신기와 광수신기가 분리되어 있는 구조였으나 2000년 이후에는 하나의 패키지의 모듈형태로 만들어지고 있다.

2.2 샘플링 검사[7]

2.2.1 샘플링검사의 개요

샘플링검사는 검사하려고 하는 로트에서 샘플을 뽑아 시험하여, 그 결과에 따라 판정기준 대비 로트의 합격 또는 불합격을 판정한다.

샘플링검사는 계수형과 계량형 샘플링 검사로 분류된다. 계수형 샘플링검사는 불량개수와 결점수 샘플링검사로 구분되고 계량형 샘플링검사는 특성치 샘플링검사를 말한다. 샘플링검사는 모두 다음 4가지 형태로 분류된다.

1) 규준형

생산된 로트의 합격·불합격을 결정하는 샘플링 검사로서 생산자의 요구와 소비자의 요구를 동시에 만족시키도록 짜져 있는 것이 특징이다. 1회, 2회, 다회 및 축차 샘플링 검사로 나눌 수 있다.

2) 선별형

시료중의 불량품수가 합격판정 개수를 넘는 경우에 로트의 나머지를 전수 선별하여 불량품을 제외하고 양품

과 바꿔주는 방식이다. 주로 1회, 2회 검사가 실무에서 많이 사용된다.

3) 조정형

소비자 쪽에서 샘플링검사 수준을 조정하는 것이 특징이다. 합격품질수준AQL(acceptable quality level)을 정하고 이 수준보다 좋은 품질의 로트는 거의 다 합격시킬 것을 보증하여 준다. 조정의 단계로는 까다로운 검사, 보통 검사, 수월한 검사의 3단계로 나누어 실시한다. 1회, 2회 및 다회 샘플링 방식이 있다.

4) 연속생산형

연속생산으로 물품이 계속해서 흘러나오는 상태에서 적용하는 것이 특징이다. 일반적으로 최초에 1개씩 조사, 일정개수가 양품이면 일정개수 간격으로 샘플링검사로 불량이 나오면 다시 1개씩의 검사로 되돌아간다.

여기서는 본 연구와 관련 있는 계수규준형 1회 샘플링 검사에 대해서만 소개하고자 한다.

2.2.2 계수규준형 1회 샘플링검사

계수규준형 1회 샘플링검사는 먼저 로트에서 시료를 채취하여 품질기준과 비교, 합격과 불합격을 판정한다. 즉, 로트크기 N, 샘플크기 n, 합격판정계수 c에 의해 판정한다($x \leq c$: 합격).

먼저 생산품이 불량률이 아님에도 불구하고 불량으로 판단될 위험률인 α 를 0.05를 중심으로 0.03~0.07에서, 소비자 입장에서 불량률이 양품으로 판정될 위험률인 β 를 0.10을 중심으로 0.04~0.13에서 결정한다.

다음으로 품질기준인 $P_1/P_0 > 3$ 이 되도록 설정하고 P_0, P_1 을 결정한다. 이때 P_0 는 소비자가 만족스럽게 생각하는 불량률의 범위 중에서 가장 높은 불량률을, P_1 은 소비자의 입장에서 허용 안되는 로트의 최저불량률을 말한다. 그런 다음, 로트를 구성하고 계수규준형 1회 샘플링설계표(KS Q 3102)에서 P_0 와 P_1 의 교차지점 시료 수 (n), 합격판정계수(c)를 구하여 로트검사결과가 $x \leq c$ 이면 합격, $x > c$ 이면 불합격처리한다.

2.3 기존연구 고찰

Choi[2]은 품질신뢰성 샘플링검사 활용에서 경쟁력 있는 글로벌 아웃소싱 전략을 수행하기 위해 국가 간 구매, 외주 품질계약 시 적용될 수 있는 과학적인 통계원리를 고려한 로트별 샘플링 검사방법을 제안했다.

Kim[12]은 c=0 샘플링 검사방식의 특성을 고려하여 좋은 품질 수준에는 로트합격률 95%라는 보상을 부여하

고, 나쁜 품질수준에는 높은 로트불합격률이란 벌칙을 부여, 품질개선을 강요하는 혼합형 검사방법을 제안했다.

Choi[3]은 현재 6시그마에서 요구하는 PPM품질수준의 제품이나 부품에는 과거 %품질보증용으로 개발된 이론 샘플링검사는 실무적으로 적용하는 데 한계가 있다고 했다.

Oh[15]은 Dicing 공정에서 노즐의 유속관리가 중요하고, 쿨런트(coolant) 표층과 다이아몬드 와이어 절삭에서 작업공간 폭(DW working space width)이 제어되면 표면 거칠기 개선, 다이아몬드 와이어 작업공간 폭을 제어해 손실량을 줄인다고 했다.

Lee[14]은 실제 제작에서 가공부하로 인한 문제점이 나타나지 않도록 설계하는 방법을 제시하였다. pH, 압력, 슬러리비율 등 상대적 최적가공조건을 실험, 온도 변화 실험 등을 통해 도출했다.

Cha[4]는 Wafer 가공 시 마지막 공정인 CMP(Chemical Mechanical Polishing) 연마공정은 표면의 평탄화, 균일도 향상, 고정밀도 표면품질 달성을 목표로 하지만 가공시간과 연마횟수가 증가하면 연마패드의 성능감소로 목표달성이 어렵다. 따라서 주기적인 드레싱을 통해 연마패드의 물리적 특성과 슬러리와와 상호작용 능력을 유지하는 것이 중요하다고 했다.

3. PLC 불량률 추정 및 수율계산

3.1 PLC 부적합 현황

중국가공업체에서 가공한 PLC 4,210개(Wafer 10장 × 421개/장)에 대한 PLC 수율을 살펴보면 <Table 2>와 같이 양품 2,069개와 부적합품 2,141개로 나타났다.

부적합품 2,141개는 IL(Insertion Loss)의 측정값이 인 정범위(Insertion Loss ≤ 2.3db) 내에 있으나 외관이 불량

인, 즉 중국기업의 가공 측면에서의 부적합인 Measurements OK/Visual NG 166개, 웨이퍼 상에서 하얀 점이 발생된, 즉 F사의 Wafer 제작과정에서 부적합인 Visual defects 36개와 원인이 불명확한 IL Fail인 1,939개로 분류되었다.

여기서 부적합품 1,939개의 원인을 전수검사를 통해 파악하는 것은 너무나 많은 시간과 비용이 소요되기 때문에 본 연구에서는 샘플링검사를 통해 불량원인 제공자가 F사인지 중국가공업체인지 확인하고자 한다.

3.2 샘플링검사 실시 및 결과

3.2.1 샘플사이즈 계산

샘플링검사는 F사의 타제품 생산차질 우려 등으로 1주일 이내로 완료하기로 하고 식 (1)과 (2)에 의해 신뢰수준 95%, 표본오차 10%로 샘플 92개를 선정했다. 왜냐하면 신뢰수준 95%, 표본오차 5%로 했을 경우 샘플사이즈가 1일 검사가능 수량 20개를 크게 초과하는 321개가 되기 때문이다.

$$n = \frac{Z_{\alpha}^2 \cdot P(1-P)}{e^2} \tag{1}$$

$$e = Z_{\alpha} \cdot \sqrt{\frac{P(1-P)}{n}} \tag{2}$$

여기서 N : 모집단의 크기

n : 표본의 크기

e : 표본오차

Z : 95%

P : 0.5

3.2.2 샘플링 검사방법

샘플링 검사를 통해 Wafer 제조불량수량 r을 얻고자 1,939개에 대해 계수규준형 1회 샘플링검사를 실시했다. 먼저 IL 측정장비를 통해 IL(≤ 2.3dB) 값을 측정하고, IL 값이 부적합일 경우 500~1000배 고배율 전자현미경으로 외관검사를 한다. IL 값이 규격을 벗어났는데 외관에 이상이 없다면 Wafer 제조불량이고, 외관에 이상이 있다면 취급 및 가공불량이라 판정한다. 다음으로 칩핑, 깨짐 등 외관 검사를 통해 이상 유무를 확인한다.

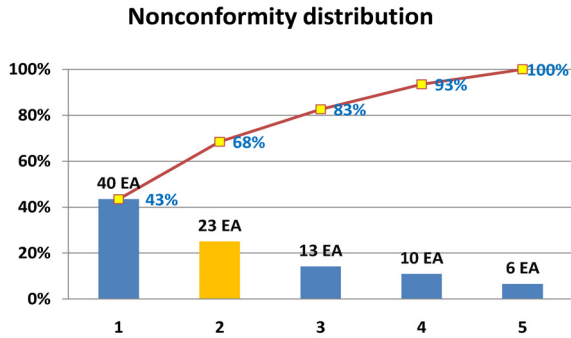
3.2.3 샘플링 검사결과

샘플 92개의 샘플링검사 결과, <Figure 3>과 같이 (1) Over grinding 40개, (2) Measurement error 23개, (3) Breakage 13개, (4) Fail polishing 10개, (5) Foreign substance

<Table 2> PLC Yield

| Serial Number | Pass | IL Fail | Measurements OK/Visual NG | Visual Defects | Defects Sum |
|---------------|--------|---------|---------------------------|----------------|-------------|
| Wafer 1 | 221 | 181 | 14 | 1 | 196 |
| Wafer 2 | 247 | 150 | 24 | - | 174 |
| Wafer 3 | 238 | 156 | 21 | 8 | 185 |
| Wafer 4 | 211 | 190 | 18 | 2 | 210 |
| Wafer 5 | 142 | 237 | 37 | 5 | 279 |
| Wafer 6 | 159 | 255 | 9 | - | 264 |
| Wafer 7 | 149 | 266 | 6 | - | 272 |
| Wafer 8 | 280 | 128 | 13 | - | 141 |
| Wafer 9 | 193 | 197 | 11 | 20 | 228 |
| Wafer 10 | 229 | 179 | 13 | - | 192 |
| Sum | 2,069 | 1,939 | 166 | 36 | 2,141 |
| Average | 49.14% | 46.06% | 3.94% | 0.86% | |

6개 등 92개의 부적합이 확인됐다. 이러한 결과는 원인이 불명확한 1,939개 부적합이 모두 중국가공업체의 취급 및 가공에 의한 불량임을 말해준다.



<Figure 3> Defective Distribution

3.3 PLC 불량률 추정

3.3.1 Wafer 제조불량수량 r 값 산출

중국가공업체의 취급 및 가공불량으로 확인된 1,939개에 Standard error ±10%를 적용하면 194개(10%)가 Visual defects와 같은 F사의 Wafer 제조불량이라 할 수 있다. 따라서 Wafer 10장(4,210개)중 Wafer 제조불량은 <Table 2>의 Visual defects 36개가 최소 r값이 되고 여기에 194개를 더한 230개가 최대 r값이라 할 수 있다. 이를 토대로 모부적합률 구간추정을 통해 Wafer 수율을 예측하고자 한다.

3.3.2 모부적합률의 구간추정

모부적합률은 $nP > 5$ 이며 P가 0 또는 1에 근사하지 않을 때 이항분포는 정규분포에 근사하므로 식 (3)에 의해 Wafer 10장(4,210개)에 대한 샘플링검사 결과, Wafer 불량 r이 36개, 230개인 경우의 모부적합률 구간추정을 하면 다음과 같다[7].

$$\hat{P} \pm Z_{1-\frac{\alpha}{2}} \sqrt{\frac{\hat{p}(1-\hat{P})}{n}} \quad (3)$$

1. Wafer 부적합 r = 36개인 경우

Wafer 부적합(r)이 36개일 때의 불량률 상한과 하한을 구하면 다음과 같다.

- 1) 시료부적합률 \hat{P} 를 구한다.

$$\hat{P} = \frac{r}{n} = \frac{36}{4,210} = 0.009$$

- 2) $1-\alpha$ 를 다음과 같이 정한다.

$$1-\alpha = 0.95$$

- 3) $1-\alpha$ 에 대한 $Z_{1-\frac{\alpha}{2}}$ 를 다음과 같이 구한다.

$$Z_{0.975} = 1.96$$

- 4) $Z_{1-\frac{\alpha}{2}} \sqrt{\frac{\hat{p}(1-\hat{P})}{n}}$ 를 다음과 같이 계산한다.

$$1.96 \sqrt{\frac{0.009(1-0.009)}{4,210}} = 0.003$$

- 5) $\hat{P} \pm Z_{1-\frac{\alpha}{2}} \sqrt{\frac{\hat{p}(1-\hat{P})}{n}}$ 를 계산한다.

먼저 웨이퍼 불량률의 하한은 다음과 같이 0.6%로 계산된다.

$$\hat{P} - Z_{1-\frac{\alpha}{2}} \sqrt{\frac{\hat{p}(1-\hat{P})}{n}} = 0.009 - 0.003 = 0.006$$

한편 웨이퍼 불량률의 상한은 다음과 같이 1.2%로 계산된다.

$$\hat{P} + Z_{1-\frac{\alpha}{2}} \sqrt{\frac{\hat{p}(1-\hat{P})}{n}} = 0.009 + 0.003 = 0.012$$

2. Wafer 부적합 r=230개인 경우

Wafer 부적합(r)이 230개일 때의 불량률 상한과 하한을 구하면 다음과 같다.

- 1) 시료부적합률 \hat{P} 를 구한다.

$$\hat{P} = \frac{r}{n} = \frac{230}{4,210} = 0.055$$

- 2) $1-\alpha$ 를 다음과 같이 정한다.

$$1-\alpha = 0.95$$

- 3) $1-\alpha$ 에 대한 $Z_{1-\frac{\alpha}{2}}$ 를 다음과 같이 구한다.

$$Z_{0.975} = 1.96$$

- 4) $Z_{1-\frac{\alpha}{2}} \sqrt{\frac{\hat{p}(1-\hat{P})}{n}}$ 를 다음과 같이 계산한다.

$$1.96 \sqrt{\frac{0.055(1-0.055)}{4,210}} = 0.0069$$

- 5) $\hat{P} \pm Z_{1-\frac{\alpha}{2}} \sqrt{\frac{\hat{p}(1-\hat{P})}{n}}$ 를 계산한다.

먼저 웨이퍼 불량률의 하한은 다음과 같이 4.8%로 계산된다.

$$\hat{P} - Z_{1-\frac{\alpha}{2}} \sqrt{\frac{\hat{p}(1-\hat{P})}{n}} = 0.055 - 0.0069 = 0.048$$

한편 웨이퍼 불량률의 상한은 다음과 같이 6.2%로 계산된다.

$$\hat{P} + Z_{1-\frac{\alpha}{2}} \sqrt{\frac{\hat{p}(1-\hat{P})}{n}} = 0.055 + 0.0069 = 0.062$$

3.4 PLC 수율계산

PLC 불량률 추정을 통해 Wafer 1장(PLC 421개)당 PLC 수율은 다음과 같이 계산된다.

r값이 36개이면 수율하한은 421개-(0.012×421개)=415개, 수율상한은 421개-(0.006×421개)=418개이다.

r값이 230개이면 수율상한은 421개-(0.048×421개)=400개, 수율하한은 421개-(0.062×421개)=394개이다.

4. PLC 부적합 원인별 개선방안

PLC 수율을 제고하기 위해 PLC 품질불량의 주요 원인을 파악하고 개선방안을 다음과 같이 제시하고자 한다.

4.1 입력단 과연마(Over Grinding)

4.1.1 원인

PLC 칩 입력단에 입력단 도파로가 있다는 것을 표시하기 위해 마크가 표시되어 있다. 입력단에 마크는 트랜시버 제작 시 입력 도파로를 쉽게 찾기 위해 설계한 것이지만 가공량도 확인할 수 있다. 이러한 입력단 과연마는 입력단 도파로가 짧아지면 광특성 IL 값이 증가해 불량률을 초래한다.

4.1.2 개선방안

입력단 과연마를 방지하기 위해서는 연마 마크를 넘지 않게 가공하는 것이 중요하다. 이를 위해 Lapping 공정에서 연마량에 대한 컨트롤이 필요하다. 물성이 같으면 같은 공정조건에서 일정한 가공량을 유지할 수 있다. 따라서 가공 전 샘플 Test를 수행하고 Lapping Powder #, 시간, 속도 등 가공량에 영향을 줄 수 있는 요인들을 찾아 적절한 값을 설정하고 공정체크시트를 만들어 설정된 기준을 넘지 않도록 해야 한다.

4.2 측정불량(Measurement Error)

4.2.1 원인

IL 측정값이 $IL \leq 2.3db$ 이상으로 불량이라고 분류된 것들이 샘플링 검사결과 $IL \leq 2.3db$ 이하로 측정되어 합격품을 불량으로 분류했다. 이로 인해 불량률이 증가했다.

4.2.2 개선방안

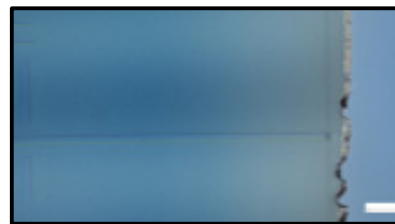
측정 장비의 신뢰도를 제고하기 위하여 지속적으로 검·교정 상태를 확인하고 검사자의 교육을 통해 제품을 취급하는 방법, 세척, 장비 세팅 등과 같은 측정 시 주의

사항을 철저히 교육한다.

4.3 출력단 파손(Breakage)

4.3.1 원인

<Figure 4>와 같이 도파로가 깨지면 외관불량은 물론 IL 값이 증가하여 불량으로 판정된다. 출력단 깨짐 현상은 취급부주의에 의해서도 발생하지만 Lapping 공정에서 가공 양이 부족할 경우 Dicing 공정에서 발생한 칩핑 자국이 제거되지 않아 발생한다.



<Figure 4> The Printing Block is Broken

4.3.2 개선방안

출력단 깨짐 현상을 방지하기 위해서는 Dicing Blade #, 굵기, 속도 등의 공정제어가 필요하다. 또한 Dicing에서 발생한 칩핑을 모두 제거하기 위하여 Lapping 양을 조절하는 것이 필요하다.

이를 위해서는 Lapping 가공량에 영향을 주는 요인들을 체크시트로 만들어 설정된 기준에 미달하지 않게 관리하는 것이 필요하다.

4.4 입출력단면 가공불량(Fail Polishing)

4.4.1 원인

입출력단면 가공면이 <Figure 5>와 같이 광택이 없거나 균일하지 못한 경우가 발생하면 도파로 면에 영향을 줘서 광원을 넣었을 때 손실이 커지게 되므로 IL값 불량으로 나타날 수 있다. 또한 Lapping(랩 연마)에서 발생한 마이크로 크랙이 모두 제거되지 않고 남아있으면 이와 같은 불량이 발생할 수 있다.



<Figure 5> WDM Polishing Section

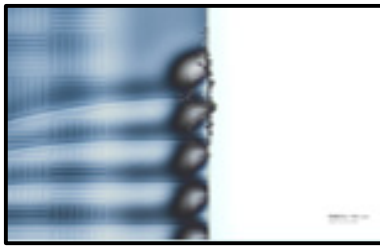
4.4.2 개선방안

입출력단면 가공을 잘 하기 위해서는 Lapping 공정에서 마지막 Lapping Powder #를 규제하고, 마이크로 크랙이 모두 제거될 수 있도록 시간을 설정하는 것이 중요하다. 또 마지막 공정인 Polishing(광택) 공정에서 Powder 굵기, 시간, 속도 등을 체크항목으로 넣어 설정된 기준이 미달하지 않도록 관리하는 것이 중요하다.

4.5 이물질(Foreign Substance)

4.5.1 원인

<Figure 6>과 같이 이물질이 입력단과 출력단 가공면에 붙어서 세척으로도 제거가 안 되는 현상이 나타나고 있다. 이러한 가공면 이물질은 외관불량은 물론 IL 값 불량으로 된다.



<Figure 6> WDM Foreign Body

4.5.2 개선방안

이물질 제거를 위해서는 먼저 이물질 분석이 필요하고 이물질이 무엇인지에 따라 공정관리 대책을 수립할 필요가 있다. 특히 세팅 시 사용하는 왁스, 에폭시 등은 제거가 가능한 세척액을 사용하도록 한다. 또 Dicing에 의한 Debris adhesion(잔해부착)과 같은 이물질은 Dicing 공정에서 발생하지 않도록 Blade 재질, 폭, 형태, 다이아몬드 입자, 절삭속도, 절삭액 등을 관리해야 된다.

5. 결 론

본 연구에서는 샘플링검사를 이용하여 WDM의 핵심 기술인 PLC의 불량률을 합리적으로 추정하고 Wafer 1장(PLC 421개)당 PLC 수율을 계산하였다. 그 결과, r값이 36개일 경우 415~418개, r값이 230개일 경우 394~400개로 산출되었다. 아울러 PLC 수율을 제고하기 위해 PLC 품질불량의 주요 원인을 파악하고 개선방안을 제시하였다.

이러한 연구결과는 F사가 합리적인 PLC 수주 및 생산 계획을 수립하는데 도움이 될 뿐만 아니라 글로벌 아웃

소싱 업체와 본사 간에 불량원인으로 인한 논란을 없애고 중국가공업체의 가공수율 제고 및 품질안정화에 크게 기여할 것이다. 나아가 F사와 중국가공업체와의 좋은 파트너십을 형성하여 글로벌 아웃소싱을 성공적으로 이끌 수 있는 초석이 될 것으로 판단된다.

본 연구에서는 Wafer 불량률 추정을 검사시간의 과다로 인해 샘플 92개에 대해서만 샘플링검사를 수행했지만 모집단 1,939개에 대한 대표성을 갖기에는 다소 부족한 측면이 있다. 그렇지만 가공공정기술력이 불안정한 중국가공업체라는 점을 감안할 때 샘플수량을 늘여도 비슷한 결과가 나올 것으로 예상된다. 향후 중국가공업체의 가공공정기술이 향상되면 PLC 부적합개수 r값을 좀 더 정밀하게 추출해 수율산정의 신뢰도를 높일 필요가 있다.

References

- [1] Cho, J. R., Study on the failure rate sampling plan considering cost, *Journal of Society of Industrial and Systems Engineering*, 2000, Vol. 23, No. 59, pp. 97-103.
- [2] Choi, S. W., Implementation of Quality and Reliability Sampling Inspection, *Journal of Korea Safety Management & Science*, 2006, Vol. 8, No. 5, pp. 243-251.
- [3] Choi, S. W., Practical limitations of theoretical acceptance sampling, *Proceedings of Korea Safety Management & Science Conference*, Cheonan, Korea, 2011, pp. 205-211.
- [4] Cha, J. W., Evaluation of Wafer Polishing Pad Capacity and Lifetime for Machining Reliability Elevation, [master's thesis], [Incheon, Korea]: Inha University, 2010.
- [5] Disco, <https://www.disco.co.jp>.
- [6] Right now this moment, <https://ensxoddl.tistory.com/233>.
- [7] Go, B.S., *Statistical Quality Management*, Hyunwoosa, 2014.
- [8] Hong, S. H., Lee, S. Y., and Choe, S. I., Applications Papers : ISO/ DIS 2859-1(1997), Sampling plans indexed by aql for lot-by-lot inspection, *Journal of the Korean Society for Quality Management*, 1999, Vol. 27, No. 1, pp. 135-150.
- [9] Interpretation of Information and Communication Technology Terms, <http://www.ktword.co.kr/>.
- [10] Jung, S.H., Mechanical damage and thermal annealing effect of single crystal silicon and quartz glass using grinding, [master's thesis], [Seoul, Korea]: Yonsei University, 2003.
- [11] Kang, B. C. and Cho, J. R., A study on the rectifying

inspection plan & life test sampling plan considering cost, *Journal of the Korean Society for Quality Management*, 2002, Vol. 30, No. 1, pp. 74-96.

[12] Kim, H. S., The characteristics of $c=0$ sampling test method, [master's thesis], [Suwon, Korea]: Ajou University, 2018.

[13] Kim, J. S. and Kwon, H. Y., Study on the economical design of sampling inspection method by attribute, *Journal of Society of Industrial and Systems Engineering*, 1997, Vol. 20, No. 41, pp. 147-156.

[14] Lee, S.G., Structural analysis and machining characteristics of a silicon wafer final polishing system, [master's thesis], [Incheon, Korea]: Inha University, 2012.

[15] Oh, E. S., A study on the optimal cutting conditions in the silicon wafer cutting process, [master's thesis], [Jeonbuk, Korea]: Jeonbuk National University, 2013.

ORCID

In-Sun Moon | <https://orcid.org/0000-0001-6562-682X>

Dong-Hyung Lee | <http://orcid.org/0000-0001-8743-858X>