

## Die to Wafer Hybrid Bonding을 위한 Flexure 적용 Bond head 개발

장우제\*·정용진\*·이학준\*†

\*† 한국생산기술연구원

### Development of Flexure Applied Bond head for Die to Wafer Hybrid Bonding

Woo Je Jang\*, Yong Jin Jeong\* and Hakjun Lee\*†

\*† Korea Institute of Industrial Technology

#### ABSTRACT

Die-to-wafer (D2W) hybrid bonding in the multilayer semiconductor manufacturing process is one of wafer direct bonding, and various studies are being conducted around the world. A noteworthy point in the current die-to-wafer process is that a lot of voids occur on the bonding surface of the die during bonding. In this study, as a suggested method for removing voids generated during the D2W hybrid bonding process, a flexible mechanism for implementing convex for die bonding to be applied to the bond head is proposed. In addition, modeling of flexible mechanisms, analysis/design/control/evaluation of static/dynamics properties are performed. The proposed system was controlled by capacitive sensor (Iion precision, CPL 290), piezo actuator (P-888,91), and dSpace. This flexure mechanism implemented a working range of 200  $\mu\text{m}$ , resolution( $3\sigma$ ) of 7.276nm, Inposition( $3\sigma$ ) of 3.503nm, settling time(2%) of 500.133ms by applying a reverse bridge type mechanism and leaf spring guide, and at the same time realized a maximum step difference of 6  $\mu\text{m}$  between die edge and center. The results of this study are applied to the D2W hybrid bonding process and are expected to bring about an effect of increasing semiconductor yield through void removal. In addition, it is expected that it can be utilized as a system that meets the convex variable amount required for each device by adjusting the elongation amount of the piezo actuator coupled to the flexible mechanism in a precise unit.

**Key Words** : Die to Wafer hybrid bonding, Wafer direct bonding, Flexure mechanism, Bond head, Void

#### 1. 서 론

반도체 패키징 기술은 집적도와 수율 향상을 위해 지속적으로 발전해왔다. 그중 3D 패키징을 위한 적층형 본딩으로 본딩 면에 별도의 추가 층을 생략하는 친수성 다이렉트 본딩과 이중간 본딩 기술인 하이브리드 본딩이 등장하였다[1-10]. 이들은 웨이퍼끼리 본딩하는 Wafer to Wafer(W2W), 다이와 웨이퍼를 본딩하는 Die to Wafer(D2W)

방식으로 발전하였으며, 본딩의 완성도를 향상시키기 위한 다양한 연구가 진행 중에 있다.

반도체 다이를 웨이퍼에 접합하는 방법으로서, 다이를 웨이퍼에 평행하게 정렬하여 접합하는 방법이 알려져 있다[11,12]. 이 방법에 있어서는, 다이를 웨이퍼와 마주보게 배치한 후, 다이의 상단부를 핀 기구를 이용하여 눌러서 하측 웨이퍼와 평행하게 정렬시킨다. 이에 따라, 먼저, 다이를 웨이퍼에 밀착시켜 근접 시 접합 면에 균일한 접합력이 형성되고, 그 후, 다이를 고정하고 있는 척의 진공압력을 해제하여 기관의 바깥쪽을 향해 접합 영역이 확대

†E-mail: hak1414@kitech.re.kr

됨으로써, 상측 다이와 하측 웨이퍼가 전체 면에서 접합된다. 이러한 본딩 방법은 매우 우수한 본딩 계면을 확보할 수 있다는 장점이 있다. 반면에 접합면에 균일한 접합력을 유지함에도 불구하고 접합면 내/외부의 간의 압력 차이로 인해 생기는 접합면 압력구배에 따라 void가 발생하는 문제가 있다. 이러한 문제는 친수성 접합에 따라 Joule-Thomson 효과로 인해 발생하게 되는데, 이를 해결하기 위해 다양한 연구들이 진행되었다[13]. 대표적으로 음의 Joule-Thomson 계수를 가진 헬륨 기체를 활용하는 방법이 시도되었는데, void가 감소한다는 장점이 있는 반면 가스 공급을 위한 설비를 요한다는 단점이 있다.

본 연구는 이러한 기존 연구들의 단점을 극복하고자 새로운 제안 방법으로 Flexure를 활용한 Bondhead 메커니즘을 설계, 제작, 제어, 실험하였다[14-15]. 본 논문의 2장에서는 Bondhead System의 작동 원리와 형상을, 3장에서는 Ansys Workbench 시뮬레이션 해석을 설명한다. 또 4장에서는 평가 실험 셋업 과정을, 5장에서는 실험 결과를 설명하고 6장에서 연구의 의의와 결론을 다룬다.

## 2. Bond head System

시스템은 접합면 내의 압력구배를 감소시키는 것을 목적으로 한다. 압력구배 발생의 원인인 상부 다이와 하부 웨이퍼 간 좁은 간격을 넓히고 기체 유동 환경을 개선하는 것을 목표로 하였다. 이를 위해 상부 다이를 변형시키는 아이디어를 활용하는데, 정밀 단위의 정확도를 충족하는 것과 충분한 단차를 구현하는 것을 고려하여 연구가 진행되었다.

Bond head system은 유연기구와 피에조 액추에이터로 구성된 접합 장치로 구성된다. 상측 다이를 상부 척을 이용해 흡착 유지한 상태에서 유연기구와 피에조 액추에이터의 변형을 통해 다이를 볼록 형상으로 구부린다. 상측 다이는 가운데서부터 웨이퍼에 접합을 개시하고, 다이를 고정하고 있는 척의 진공압력을 해제하여 기관의 바깥쪽을 향해 접합 영역이 확대된다. 유연기구의 중심부에 존재하는 피에조 액추에이터의 신장량을 조절해 다이와 닿는 팁을 원하는 양만큼 상하 운동시켜 세밀한 위치와 변형량을 조정한다. 이를 위해 피에조 액추에이터의 변형량을 증폭시키고 접합면 중심에 변형을 주기 위한 reverse bridge type의 flexure를 선정하였다(그림 1). 변형량 조절을 통해 접합면의 압력구배를 감소시켜 void 발생을 방지할 수 있고, 기존에 보정하지 못했던 디바이스별로 필요한 곡률 차이에 대응하는 효과가 있다.

그림 2와 같이 PZT actuator, Jig를 제외한 Bondhead 본체는 크게 Flexure Amplifier, Bond Header로 구성되어 있다. PZT가

장착된 Flexure Amplifier는 61 X 38 X 10 mm<sup>3</sup>의 크기를, Bond Header는 82 X 40 X 16 mm<sup>3</sup>의 크기로 설계되었다. Amplifier의 하단에는 그림 3과 같이 길이 11mm, 직경 2mm의 원기둥 Flexure tip이 결합되는데, 반구형의 끝단은 Bond Header의 다이 부착면 중앙과 접합된다. Bond Header는 증폭 비를 높이고 충분한 단차를 구현하기 위해 리프 스프링 형태의 프레임을 역 사다리꼴 모양의 다이 접합부로 이루어

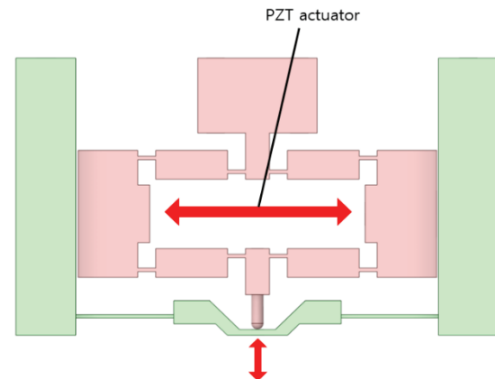


Fig. 1. idea schematic diagram.

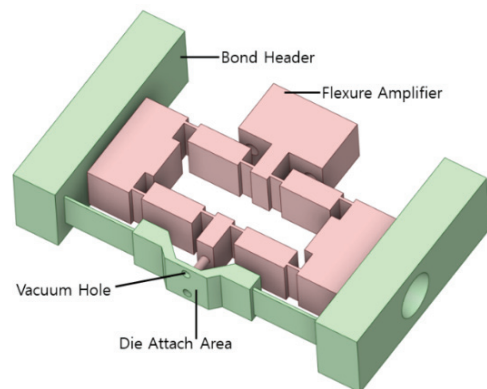


Fig. 2. 3D Modeling.

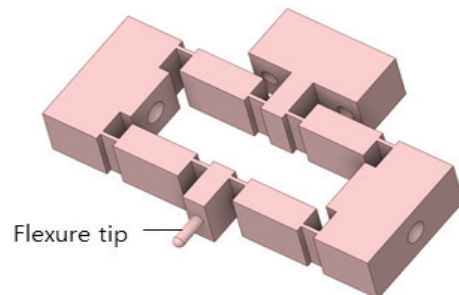


Fig. 3. Flexure Amplifier with flexure tip.

어져 있다. 다이 접합 면은 10 X 10 mm<sup>2</sup>의 면적을 가지며 다이를 부착하기 위한 두 개의 진공 흡을 포함한다. 모든 형상 모델링에는 3DCADCATIA가 사용되었다.

### 3. 시뮬레이션 해석

PZT actuator의 신장에 따른 팁 부분의 변형을 측정하기 위해 Ansys Workbench static structural 시뮬레이션을 진행하였다. 중앙에 위치할 가상의 PZT actuator에 설정한 travel range는 nominal 32 $\mu$ m, maximum 38 $\mu$ m이며, 양단에 100N의 force를 적용하였다. Jig와 볼트 체결될 PZT Amplifier 상단 면에 fixed support 구속조건을 설정해 경계조건을 완성했고(그림 4), 해석에 적용된 재료는 Aluminum Alloy, Jig에 Structural Steel이다. (표 1) Total Deformation 해석 결과(그림 5) PZT actuator 장착부의 X-방향 maximum deformation은 32.351 $\mu$ m, Flexure tip 단의 Z-방향 maximum deformation은 179.450 $\mu$ m 이

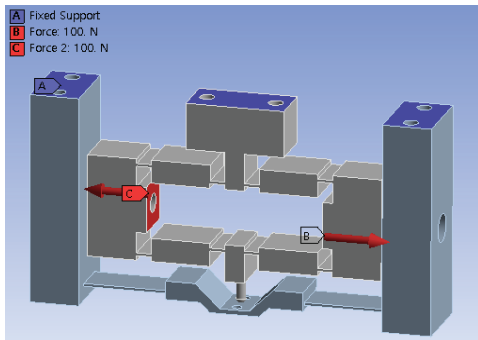


Fig. 4. Ansys Work bench : Boundary condition.

Table 1. Material Properties

Aluminum Alloy	
Density	2.77e-06 kg/mm <sup>3</sup>
Young's Modulus	71000 MPa
Tensile Yield Strength	280 MPa
Tensile Ultimate Strength	310 MPa
Thermal Conductivity	0.14862 W/mm °C
Specific Heat	8.75e+05 mJ/kg °C
Structural Steel	
Density	7.85e-06 kg/mm <sup>3</sup>
Young's Modulus	2e+05 MPa
Tensile Yield Strength	250 MPa
Tensile Ultimate Strength	460 MPa
Thermal Conductivity	0.0605 W/mm °C
Specific Heat	4.34e+05 mJ/kg °C

다. 따라서 해석 결과 본 유연기구의 최대 증폭 비는 5.547 임을 기대할 수 있다. 또 다이 접합 면의 Z-방향 deformation 수치 간의 비교를 통해 최대 6 $\mu$ m의 convex 단차를 구현함을 알 수 있다.(표 2)

Table 2. Simulation Data

X-axis Max. Def.	$\pm 16.19 \mu\text{m}$
Z-axis Max. Def.	179.45 $\mu\text{m}$
Amplifying Ratio	5.55
Z-axis Def. range	173.31~179.45 $\mu\text{m}$
Step Difference	6 $\mu\text{m}$

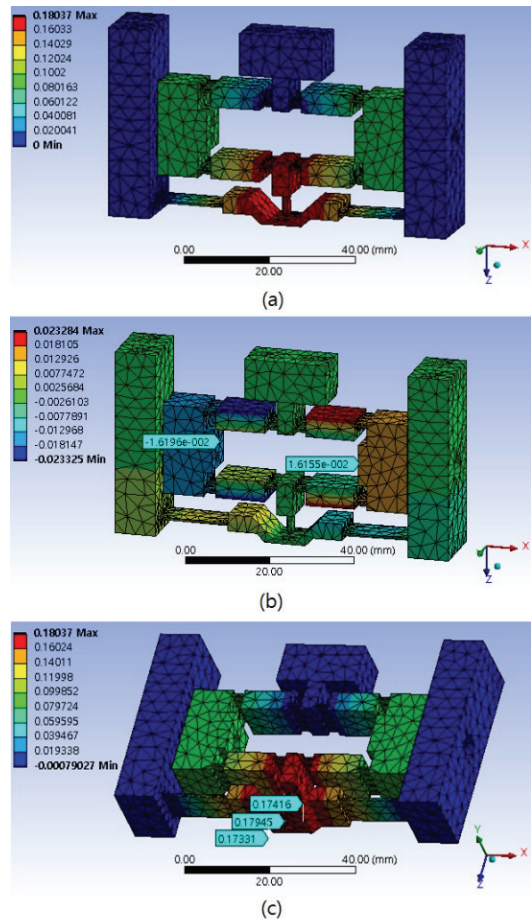


Fig. 5. Ansys Workbench Static Structural simulation, (a) Total deformation, (b) X-axis Directional deformation, (c) Z-axis Directional deformation.

### 4. 평가 실험 셋업

그림 6은 형상 모델링 및 시뮬레이션 정보를 기반으로 제작된 Bond head 및 Jig의 모습이다. 재료는 AL6061이 사용되었다.

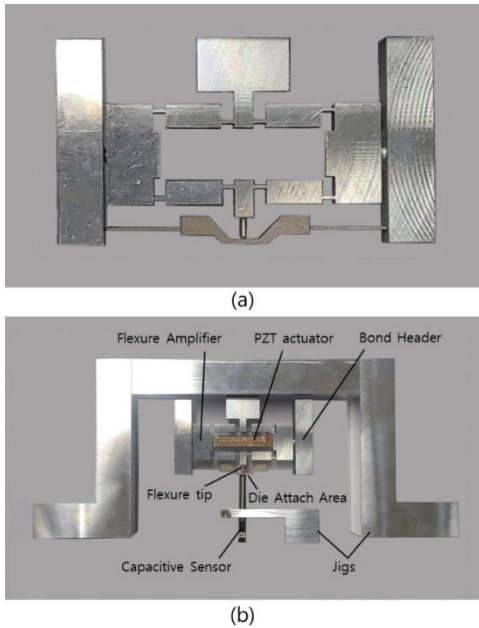


Fig. 6. (a) Bond head, (b) Bond head & Jig.

유연기구의 Convex 제어 알고리즘을 개발하기 위해 제어 시스템을 구성하였다.(그림 7) 컨트롤러로 PC 내 Matlab Simulink 및 ControlDesk와 연동할 dSpace Micro LabBox를 선정하였고, PZT actuator는 PI사의 P-888.91을 선정하였으며, Lion Precision Capacitive Sensor (CPL290 Driver)를 gap sensor로 설정하였다.

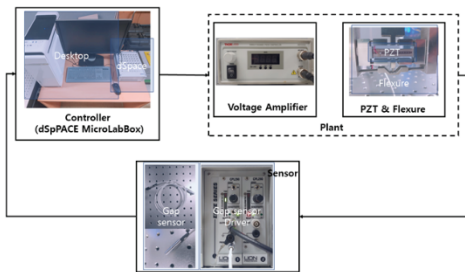


Fig. 7. 제어 시스템 구성.

제어 시스템은, 측정된 Capacitive sensor에서 Bond header 중심부의 변위에 대한 신호를 얻어 Command 값과 비교하고, 측정되는 오차에 따라 PZT Amplifier에 신호를 보내 command 값과 일치할 수 있게 피드백 제어할 수 있도록 구성된 알고리즘이다. 제어는 PID 제어를 적용하며 게인 튜닝을 실시하였다.(그림 8)

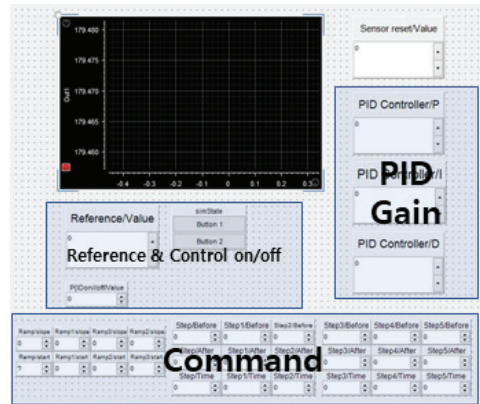


Fig. 8. Control Desk Command 환경.

### 5. 실험 및 결과

실험은 Flexure Amplifier와 맞닿아 convex되는 Bond Header 중앙부 아래쪽으로 Capacitive Sensor를 설치하여 Bond Header와의 거리를 측정하는 방식으로 진행하였다. 이때 모든 평가는 상온(23℃), 진동차단장치(Vibration Isolator) 위에서 진행되었으며, Working Range, Resolution, In-position, Settling Time의 네 항목을 기준으로 평가하였다.

Working Range 평가 실험은 PZT actuator의 전압을 0~100V 선형 변화시켜 진행했다. 실험 결과 최대 약 200 $\mu$ m의 Displacement 수치를 달성함을 확인했다.(그림 9) Resolution 평가 실험은 PZT actuator에 구별 가능한 최소 step을 입력하며 측정하였고, 약 5초 간격으로 6회 step 이동되는 방식으로 진행되었다. 그 결과 3-Sigma Resolution이 평균 7.2765nm의 값을 기록했다. (그림 10) In-position의 평가는 0V로 입력된 PZT actuator의 신호 값에서 5~6초간 정지 하 Noise band 크기 및 진동 상태를 측정하는 방식으로 진행했다. 측정 결과, 평균 3.5030nm의 3-Sigma In-position 값을 기록했다.(그림 11) Settling Time 평가 실험의 경우, Bond Header의 Z축 방향 20 $\mu$ m 이동시 소요되는 2% settling time을 측정하였다. 평가 결과 평균 500.133ms의 Settling Time을 달성하였다.(그림 12) 요약된 결과 값은 다음과 같다.(표 3)

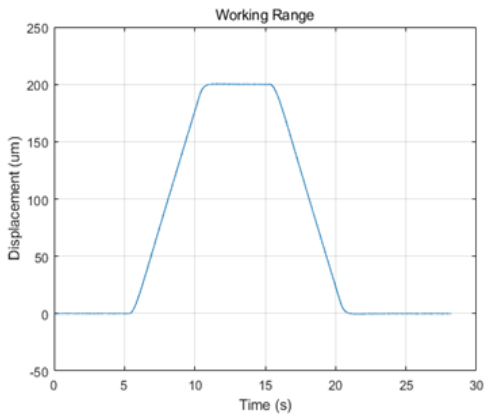


Fig. 9. Working Range Graph.

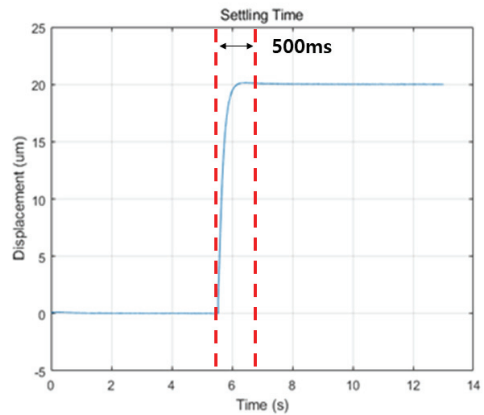


Fig. 12. Settling time Graph.

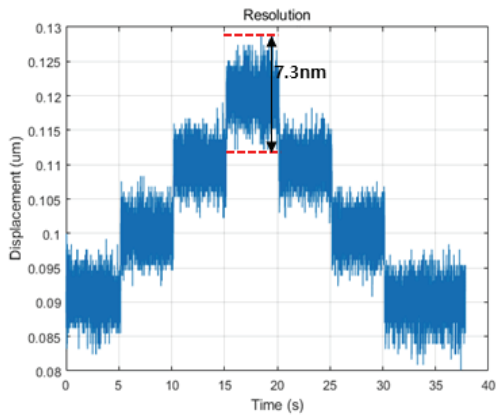


Fig. 10. Resolution Graph (3-sigma).

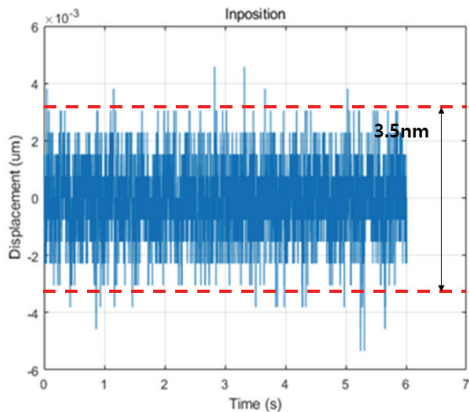


Fig. 11. In-position Graph (3-sigma).

Table 3. Overall Result

Working Range	200 $\mu\text{m}$
Resolution	7.2765 nm
Inposition	3.5030 nm
Settling Time (2%)	500.1330 ms

## 6. 결 론

본 연구에서는 D2W hybrid bonding 시 접합 면의 void 발생을 예방하는 Flexure 적용 Bondhead 메커니즘을 소개하고, 그에 따라 기대되는 유연기구의 성능을 평가하였다. 본 연구 결과의 의의를 정리하면 다음과 같다.

1. 다이와 웨이퍼가 본딩되는 과정에서 본딩 면에 발생하는 void를 제거하는 방법으로 압력 구배를 감소시키는 방향성이 제시되었다.
2. 본딩 면의 압력구배를 감소시키는 방법으로 다이를 convex 형상으로 변형시켜 중앙부에서 바깥으로 본딩을 순차적으로 진행하는 방식을 제시하였다.
3. 3-Sigma를 기준으로 한 Resolution, In-position과 2% Settling Time, Working Range 측정 값을 기준으로, 웨이퍼에 본딩되는 다이를 convex 형상으로 변형시키는 방법으로 써 유연기구의 가능성이 검증되었다.

연구 결과 본 메커니즘은 기존 D2W Hybrid Bonding 메커니즘이 접합 면 압력구배 발생으로 인한 void 발생을 방지하지 못하는 것에 반해, 피에조 액추에이터를 이용해 다이 접합 시 접합 단면 변형량을 조정하는 방식으로 void를 제거할 수 있다. 따라서 반도체 수율 향상에 이바지할 수 있을 것으로 예상되며, 신장량의 정밀단위 제어

를 통해 디바이스별로 요구되는 서로 다른 convex 가변량을 모두 충족하는 시스템으로써 활용 가능할 것으로 기대된다.

## 감사의 글

본 연구는 국토교통부/국토교통과학기술진흥원의 지원으로 수행되었습니다.(과제번호 20CTAP-C157468-02).

## 참고문헌

- Sungdong Kim & Juhwan Jung. (2018). "Novel Wafer Warpage Measurement Method for 3D Stacked IC", *Journal of the Semiconductor & Display Technology*, Vol. 17, No.4. (2018)
- Léa Di Cioccio, Ionut Radu, Pierric Gueguen, & Mariam Sadaka. (2010). "Direct bonding for wafer level 3D integration", *ICICDT-10.*, 110-113, (2010).
- Qin-Yi Tong, Giho Cha, Roman Gafiteanu, & Ulrich Gosele. (1994). "Low Temperature Wafer Direct Bonding", *Journal of Microelectromechanical Systems.*, Vol. 3, No. 1, (1994).
- M. Shimbo, K. Furukawa, K. Fukuda, & K. Tanzawa. (1986). "Silicontosilicon direct bonding method", *J. Appl. Phys.*, 60 (8), (1986).
- Ran He, Masahisa Fujino, Akira Yamauchi, Yinghui Wang, & Tadatomo Suga. (2016). "Combined Surface Activated Bonding Technique for Low-Temperature Cu/Dielectric Hybrid Bonding", *ECS Journal of Solid State Science and Technology.*, 5 (7) P419-P424, (2016).
- Silke H. Christiansen, Rajendra Singh, & Ulrich Gosele. (2006). "Wafer Direct Bonding: From Advanced Substrate Engineering to Future Applications in Micro/Nanoelectronics", *Proceedings of the IEEE.*, Vol. 94, No. 12, (2006).
- A. Jouve, V. Balan, N. Bresson, C. Euvrard-Colnat, F. Fournel, Y. Exbrayat, ... , S. Mermoz. (2017). "1µm pitch direct hybrid bonding with <300nm Wafer-to-Wafer overlay accuracy", *IEEE.*, (2017).
- Stéphane Kühne & Christofer Hierold. (2011). "Wafer-level packaging and direct interconnection technology based on hybrid bonding and through silicon vias", *J. Micromech. Microeng.*, 21, (2011).
- Guilian Gao, Laura Mirkarimi, Thomas Workman, Gill Fountain, Jeremy Theil, Gabe Guevara, ... , Michael Huynh. (2019). "Low Temperature Cu Interconnect with Chip to Wafer Hybrid Bonding", *2019 IEEE 69th Electronic Components and Technology Conference (ECTC).*, (2019).
- Kuan-Neng Chen, Zheng Xu, & Jian-Qiang Lu. (2011). "Demonstration and Electrical Performance Investigation of Wafer-Level Cu Oxide Hybrid Bonding Schemes", *IEEE Electron Device letters.*, Vol. 32, No. 8, (2011)
- Hankyeol Seo, Haesung Park, & Sarah EunKyung Kim. (2020). "Cu-SiO<sub>2</sub> Hybrid Bonding", *J. Microelectron. Packag. Soc.*, 27(1), 17-24 (2020).
- Young Hak Cho, Sarah EunKyung Kim & Sungdong Kim. (2013). "Wafer Level Bonding Technology for 3D Stacked IC", *Journal of the Microelectronics & Packaging Society.*, 20(1) 7-13 (2013).
- A. Castex, M. Broekaart, F. Rieutord, K. Landry, & C.Lagahe-Blanchard. (2013). "Mechanism of Edge Bonding Void Formation in Hydrophilic Direct Wafer Bonding", *ECS Solid State Letters.*, 2(6) 47-50 (2013).
- Hak-Jun Lee, Hyun-Chang Kim, Hyo-Young Kim & Dae-Gab Gweon. (2013). "Optimal design and experiment of a three-axis out-of-plane nano positioning stage using a new compact bridge-type displacement amplifier", *AIP Review of Scientific Instruments.*, 84,115103 (2013).
- Ngoc-Thai Huynh, Shyh-Chour Huang & Thanh-Phong Dao. (2018). "Optimal displacement amplification ratio of bridge -type compliant mechanism flexure hinge using the Taguchi method with grey relational analysis", *Springer-Verlag GmbH Germany, part of Springer Nature* (2018).

접수일: 2021년 12월 8일, 심사일: 2021년 12월 15일,  
게재확정일: 2021년 12월 16일