

<https://doi.org/10.7236/JIIBC.2021.21.6.49>

JIIBC 2021-6-7

소형 밀리미터파 추적 레이더를 위한 광대역 신호처리 기술 연구

Research on Broadband Signal Processing Techniques for the Small Millimeter Wave Tracking Radar

최진규*, 나경일**, 신영철***, 홍순일***, 박창현*, 김윤진*, 김홍락*, 주지한*, 김소수**

Jinkyu Choi*, Kyoung-Il Na**, Youngcheol Shin***, Soonil Hong***,
Changhyun Park*, Younjin Kim*, Hongrak Kim*, Jihan Joo*, Sosu Kim**

요약 최근 소형 추적 레이더는 다양한 환경에서 표적을 획득하고, 추적하여 한 번의 타격으로 표적의 시스템을 무능화시킬 수 있는 높은 거리해상도를 갖는 소형 밀리미터파 추적 레이더 개발을 요구한다. 높은 거리해상도를 갖는 소형 밀리미터파 추적 레이더는 넓은 대역폭의 신호를 실시간으로 처리하고, 소형 추적 레이더의 성능 요구 조건을 충족할 수 있는 신호처리의 구현이 필요하다. 본 논문에서는 소형 밀리미터파 추적 레이더의 신호처리 역할과 기능을 수행할 수 있는 신호처리를 설계하였다. 소형 밀리미터파 추적 레이더를 위한 신호처리는 8채널에서 입력되는 OOOMHz의 중심주파수와 OOOMHz 대역폭의 신호를 실시간으로 처리하기를 요구한다. 신호처리의 요구사항을 만족하기 위해 고성능 프로세서 및 ADC (Analog-to-digital converter) 적용과 FPGA (Field Programmable Gate Array)를 활용한 DDC (Digital Down Converter), FFT (Fast Fourier Transform) 등의 전처리 연산을 적용하여 신호처리를 설계하였다. 마지막으로 소형 밀리미터파 추적 레이더를 위한 신호처리의 성능시험을 통하여 구현한 신호처리를 검증하였다.

Abstract Recently, a small tracking radar requires the development of a small millimeter wave tracking radar having a high range resolution that can acquire and track a target in various environments and disable the target system with a single blow. Small millimeter wave tracking radar with high range resolution needs to implement a signal processor that can process wide bandwidth signals in real time and meet the requirements of small tracking radar. In this paper, we designed a signal processor that can perform the role and function of a signal processor for a small millimeter wave tracking radar. The signal processor for the small millimeter wave tracking radar requires the real-time processing of input signal of OOOMHz center frequency and OOOMHz bandwidth from 8 channels. In order to satisfy the requirements of the signal processor, the signal processor was designed by applying the high-performance FPGA (Field Programmable Gate Array) and ADC (Analog-to-digital converter) for pre-processing operations, such as DDC (Digital Down Converter) and FFT (Fast Fourier Transform). Finally, the signal processor of the small millimeter wave tracking radar was verified via performance test.

Key Words : tracking radar, Radar, signal processor, IF receiver

*정회원, LIG넥스원(주)

**정회원, 국방과학연구소

***정회원, 넵코어스

접수일자 2021년 9월 16일, 수정완료 2021년 11월 16일

게재확정일자 2021년 12월 10일

Received: 16 September, 2021 / Revised: 16 November, 2021 /

Accepted: 10 December, 2021

*Corresponding Author: jinkyuch@lignex1.com

LIG Nex1 Co., Ltd. Korea.

I. 서 론

소형 밀리미터파 추적 레이더는 넓은 지역을 높은 해상도로 탐색하여 표적을 획득하고, 추적하여 한 번의 타격으로 표적의 시스템을 무력화 시킬 수 있는 정밀 표적 추적 시스템을 요구한다. 이러한 소형 밀리미터파 추적 레이더의 신호처리기는 표적의 시스템을 무능화시키기 위해 표적의 특정 부분을 찾아 타격 할 수 있도록 표적의 정보를 획득할 수 있는 기능을 필요로 한다. 표적의 특정 부분을 타격하기 위해서 높은 거리 해상도를 갖는 시스템의 설계와 이를 적용할 수 있는 신호처리기 개발에 노력을 기울이고 있다. 또한 높은 거리 해상도를 갖는 밀리미터파 추적 레이더는 표적의 대한 반사파 특성, 예를 들어 RCS (Radar Cross Section 등을 분석하고, 한 번의 타격으로 표적의 시스템을 무능화 시킬 수 있는 특정 부분을 판별하고, 추적 할 수 있도록 대용량의 데이터를 실시간으로 처리할 수 있는 신호처리기의 개발을 필요로 한다.

본 논문에서는 밀리미터파 대역을 사용하는 소형 추적 레이더에 적용 가능한 신호처리기 설계 및 구현에 대해 정리한다. 본 논문에서 언급한 소형 밀리미터파 추적 레이더의 신호처리기는 8채널의 OOOMMHz 중심주파수와 OOOMMHz 대역폭의 신호를 실시간으로 처리할 수 있는 신호처리기를 설계하였다. 신호처리기에 입력되는 OOOMMHz 중심주파수에 OOOMMHz 대역폭을 갖는 신호를 실시간 처리하기 위해 OOOMSPS를 처리할 수 있는 고성능 ADC (Analog-to-digital converter)와 FPGA (Field Programmable Gate Array)를 활용한 디지털 IF (Intermediate Frequency) 수신기를 적용하였다. 또한 후처리 프로세서의 부하를 줄이기 위해 FFT (Fast Fourier Transform)와 데이터 형 변환 처리 후 고속 데이터 통신을 이용해 대용량의 데이터를 프로세서에 전달 할 수 있도록 설계하였다. 8채널의 대용량 데이터를 실시간으로 처리하기 위해 8코어를 가지고 있는 고성능 멀티코어 프로세서와 외부 메모리를 적용하여 설계하였다. 마지막으로 신호처리기 성능시험으로 구현한 신호처리기를 검증하였다.

II. 신호처리기 구현

본 절에서는 소형 밀리미터파 추적 레이더를 위한 신호처리기를 구현하기 위해 소형 밀리미터파 추적 레이더

에서 신호처리기의 역할에 따른 기능을 정리하였다. 또한 정리한 신호처리기의 기능을 수행 할 수 있는 신호처리기를 구현하기 위한 방안을 제시하였다.

1. 신호처리기 기능

소형 밀리미터파 추적 레이더를 위한 신호처리기는 데이터획득부, 운용제어부, 전원공급부로 구성된다. 데이터 획득부는 수신부에서 입력되는 8채널의 OOOMMHz의 중심주파수와 OOOMMHz의 대역폭을 갖는 RF 신호를 수신하여 운용제어부가 표적의 정보를 획득할 수 있도록 데이터를 처리하는 역할을 수행한다. 데이터획득부는 수신부에서 입력된 수신 신호의 실시간 데이터처리를 위해 FPGA를 활용하여 DDC (Digital Down Converter)를 적용하였다. 또한 운용제어부 후처리 프로세서의 부하를 줄이고 실시간 신호처리가 가능하도록 FFT 및 형 변환 데이터 처리 후 운용제어부로 전송한다. 운용제어부의 프로세서는 데이터획득부에서 수신한 데이터를 주어진 시간에 후처리하여 표적의 정보를 획득하고, 추적 레이더가 표적을 지속적으로 추적할 수 있도록 소형 추적 레이더의 구성품들을 제어하는 역할을 수행한다. 전원공급부는 5V 전원을 받아 효율이 좋은 Switching regulator를 사용하여 데이터획득부와 운용제어부 운용에 필요한 전원을 생성하고, 공급해주는 역할을 수행한다. 그림 1은 신호처리기의 기능을 나타낸 것이다.

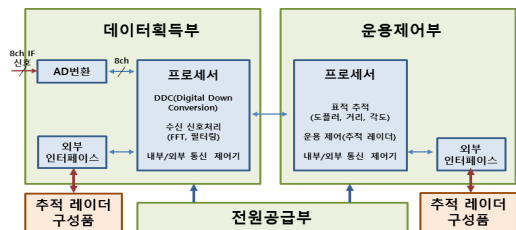


그림 1. 신호처리기 기능도
 Fig. 1. Functional diagram of the signal processor

2. 신호처리기 설계

본 절에서는 소형 밀리미터파 추적 레이더를 위한 신호처리기에 요구되는 기능을 구현하기 위한 방안을 정리하였다. 신호처리기는 수신부에서 입력된 IF 신호를 처리하여 프로세서가 처리 할 수 있는 데이터로 변환하는 데이터획득보드, 소형 밀리미터파 추적 레이더가 표적의 정보를 획득하고, 표적을 지속적으로 추적하는데 필요한 정보처리 및 구성품 제어를 위한 운용제어보드, 신호처

리기 운용에 필요한 전원을 공급하는 전원보드로 구성하였다. 소형 추적 레이더에서 신호처리에 요구되는 공간적 요구사항을 만족하기 위해 3개의 보드로 구성하였다.

가. 데이터획득보드

데이터획득보드는 수신부에서 입력되는 IF 신호를 받아 ADC 처리하여 프로세서가 처리 가능한 형태의 데이터로 변환하고, 처리된 데이터를 운용제어보드에 전달하여 표적의 정보를 획득할 수 있도록 한다. 또한 운용제어보드에서 수신한 정보를 사용하여 소형 밀리미터파 추적 레이더가 지속적으로 표적을 추적할 수 있도록 구성품을 제어하는 역할을 수행한다. 그림 2는 데이터획득보드의 블록도이다.

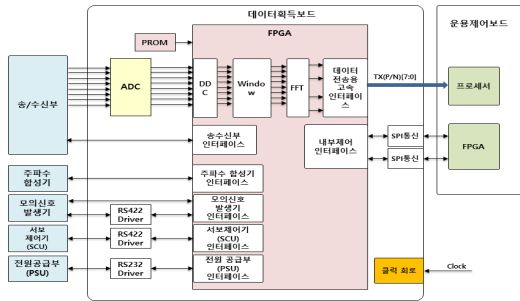


그림 2. 데이터획득보드 블록도
 Fig. 2. Block diagram of the DAQ (Date acquisition) Board

데이터획득보드는 수신부에서 입력되는 8채널의 000MHz의 중심주파수와 000MHz의 대역폭을 IF 신호를 실시간으로 처리하기 위해 고성능 ADC와 FPGA를 적용하여 디지털 IF 수신기를 설계하였다. 신호처리에 적용한 고성능 ADC는 000MSPS 처리와 주파수 하향 변환이 가능하다. FPGA에서는 운용모드에 따라 주파수하향변환 처리를 할 수 있는 DDC를 적용하였다. 주파수하향변환 처리된 데이터는 운용제어보드에 있는 프로세서의 부하를 줄이기 위해 FFT 및 데이터 형 변환 처리 후 고속인터페이스를 통해 운용제어보드에 전달한다. 또한 데이터획득보드는 운용제어보드로부터 표적을 지속적으로 추적하기 위해 필요한 제어 정보를 전달 받아 RS422, SPI (Serial Peripheral Interface)와 기타 구성품 제어 인터페이스를 활용하여 소형 밀리미터파 추적 레이더 구성품을 제어하는 역할을 수행한다.

나. 운용제어보드

운용제어보드는 데이터획득보드에서 수신한 데이터를 처리하여 표적의 거리, 속도, 각도 정보를 획득하고, 소형 밀리미터파 추적 레이더가 지속적으로 표적을 획득하고 추적할 수 있는 알고리즘을 운용하는 역할을 수행한다. 표적 추적 알고리즘 처리 결과를 이용하여 표적을 지속적으로 추적하는데 필요한 소형 밀리미터파 추적 레이더의 구성품 제어 정보를 SPI통신을 통해 데이터획득보드에 전달하여 구성품 제어를 할 수 있도록 한다. 운용제어보드는 소형 밀리미터파 추적 레이더에서 요구하는 정밀 해상도를 만족하기 위해 8채널의 대용량 데이터를 실시간 처리하기 위해 8core를 사용할 수 있는 고성능 멀티코어 프로세서를 4개 적용하였다. 그림 3은 운용제어보드의 블록도이다.

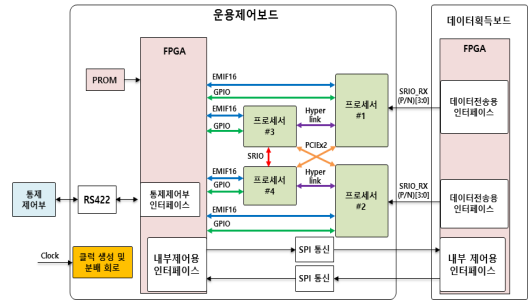


그림 3. 운용제어보드 블록도
 Fig. 3. Block diagram of the OPC (Operation control) Board

다. 전원보드

전원보드는 소형 밀리미터파 추적 레이더의 전원공급부에서 5V 전압을 받아 데이터획득보드와 운용제어보드에 소요되는 전원을 생성하고, 공급하는 역할을 수행한다. 또한 운용제어보드의 프로세서 부팅에 필요한 전원 조건에 맞추어 전원을 생성하는 역할을 수행한다. 전원보드는 5V 전원을 받아 0.95V, 1.0V, 1.2V, 1.5V, 1.8V, 3.3V, 2.5V를 생성한다. 전원보드의 블록도는 그림 4와 같다. 고속 고성능 프로세서를 선정함으로써 증가하는 소모 전력을 최소화하기 위해 linear regulator보다 효율이 뛰어난 switching regulator를 사용하여 전원부를 설계하였다.

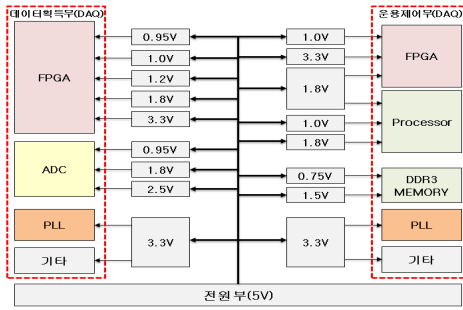


그림 4. 전원보드 블록도
Fig. 4. Block diagram of the Power Board

라. 디지털 IF 수신기 설계

신호처리에 입력되는 8채널의 000MHz의 중심주파수와 000MHz의 대역폭을 갖는 신호를 실시간으로 처리하기 위해 고성능 ADC와 FPGA를 적용하여 디지털 IF 수신기를 설계하였다. 그림 5는 디지털 IF 수신기의 블록도이다.^[4]

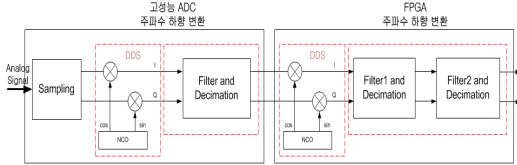


그림 5. 디지털 IF 수신기 블록도
Fig. 5. Block diagram of the digital IF receiver

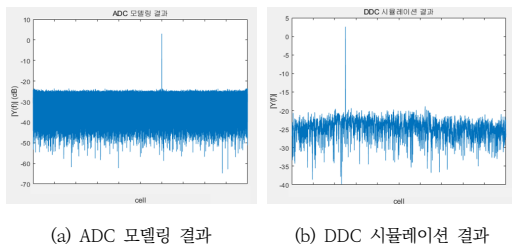


그림 6. 디지털 IF 수신기 시뮬레이션 결과
Fig. 6. Simulation result of the digital IF receiver

본 논문에 구현한 디지털 IF 수신기는 그림 5의 블록도와 같이 고성능 ADC에서 1차 주파수 하향 변환과 FPGA에서 구현한 DDC에서 2차, 3차 주파수 하향 변환 처리를 할 수 있도록 설계하였다.

본 논문에서 설계한 디지털 IF 수신기는 ADC의 모델링과 DDC의 시뮬레이션을 통한 검증으로 구현하였다. 그림 6은 디지털 IF 수신기의 시뮬레이션 결과로 (a)는

ADC 모델링 결과이고, (b)는 DDC 시뮬레이션 결과를 나타낸 것으로 계산치와 동일함으로 설계된 디지털 IF 수신기를 검증하였다.

III. 신호처리 성능시험

본 절에서는 운용 모드별 수신동적영역 시험 및 도플러 주파수 측정시험, 송/수신 구간 제어 신호 측정 시험으로 신호처리 기능을 검증하였다.

1. 수신동적영역 시험

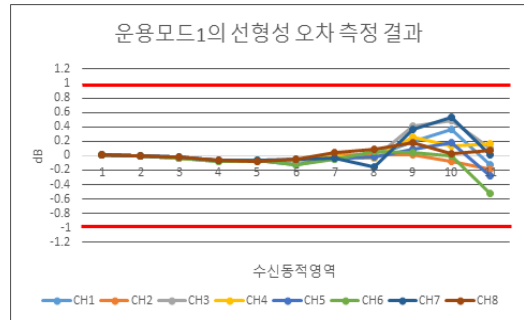


그림 7. 운용모드1의 선형성 오차 측정결과
Fig. 7. Linearity error test result in operation mode 1

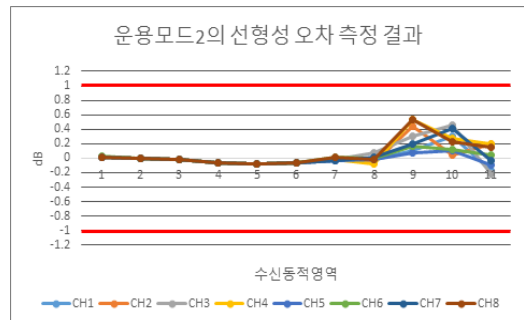


그림 8. 운용모드2의 선형성 오차 시험 결과
Fig. 8. Linearity error test result in operation mode 2

수신 동적 영역 시험은 8개의 입력 채널에 특정 주파수의 정현파 신호의 크기를 변경하며 입력하였을 때 실시간 데이터 전처리 과정을 거쳐 출력된 신호의 크기를 측정한다. 이때 신호처리 과정을 거친 출력된 신호의 크기와 입력 신호 크기 변화 값의 차를 선형성 오차로 정의한다.^[5] 소형 밀리미터파 추적 레이더를 위한 신호처리는 OOdB구간에서 선형성 오차가 ± 1dB이하로 유지되

고, 채널간 오차도 $\pm 1\text{dB}$ 이하로 유지하는 구간을 동적 영역으로 정의한다. 그림 7은 운용모드1에 대한 수신동적영역에서 선형성 오차 시험 결과를 나타낸 것이고, 그림 8은 운용모드2에 대한 수신동적영역에서 선형성 오차 시험 결과를 나타낸 것으로 수신동적영역이 00dB로 요구규격이 충족됨을 확인하였다.

2. 도플러 주파수 측정 시험

도플러 주파수 측정 시험은 8개의 수신채널에 특정 주파수를 인가하고 정의된 중심 주파수를 변경하면서 신호 처리 결과를 측정하여, 입력된 신호의 주파수 변화량을 기준으로 측정된 신호의 주파수를 비교하는 시험이다.^[6] 소형 추적 레이더는 ± 1 미만의 주파수 셀 오차의 요구규격을 갖는다. 표 1과 2는 운용모드 1과 2에서 도플러 주파수를 측정된 주파수 cell과 계산치를 비교 한 것으로 요구규격을 만족함을 확인 할 수 있다.

표 1. 운용모드1의 도플러 주파수 측정 시험 결과

Table 1. Doppler frequency measurement test result in operation mode 1

순번	이론치 (cell)	CH1 (cell)	CH2 (cell)	CH3 (cell)	CH4 (cell)	CH5 (cell)	CH6 (cell)	CH7 (cell)	CH8 (cell)
1	576	576	576	576	576	576	576	576	576
2	800	800	800	800	800	800	800	800	800
3	1024	1024	1024	1024	1024	1024	1024	1024	1024
4	1248	1248	1248	1248	1248	1248	1248	1248	1248
5	1472	1472	1472	1472	1472	1472	1472	1472	1472

표 2. 운용모드2의 도플러 주파수 측정 시험 결과

Table 2. Doppler frequency measurement test result in operation mode 2

순번	이론치 (cell)	CH1 (cell)	CH2 (cell)	CH3 (cell)	CH4 (cell)	CH5 (cell)	CH6 (cell)	CH7 (cell)	CH8 (cell)
1	206	206	206	206	206	206	206	206	206
2	615	615	615	615	615	615	615	615	615
3	1024	1024	1024	1024	1024	1024	1024	1024	1024
4	1433	1433	1433	1433	1433	1433	1433	1433	1433
5	1842	1842	1842	1842	1842	1842	1842	1842	1842

3. 외부 인터페이스 시험

외부 인터페이스 시험은 송/수신 구간 제어 신호 측정 시험과 시스템 구성품과 통신 인터페이스를 확인하는 시험이 있다.

송/수신 구간 제어 신호 측정 시험은 제어 신호를 생성하는 기준신호와 송/수신구간 제어신호를 오실로스코프로 측정하여 오차 범위 안에 신호가 생성되었는지를 확인하는 시험이다.^[5] 그림 9와 10은 송/수신구간 제어 신호 측정 결과로 요구사항에 충족함을 확인하였다.

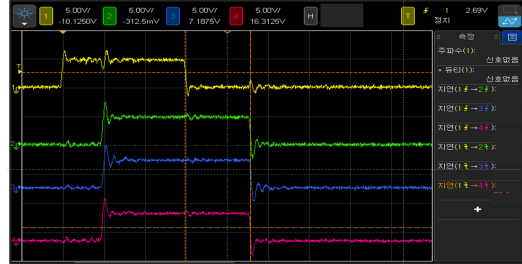


그림 9. 송신 구간 제어 신호 측정 결과

Fig. 9. Test result of transmission section control signal generation

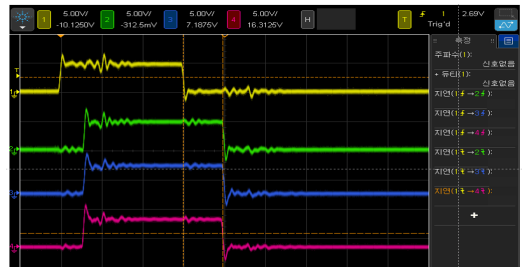


그림 10. 수신 구간 제어 신호 측정 결과

Fig. 10. Test result of reception section control signal generation

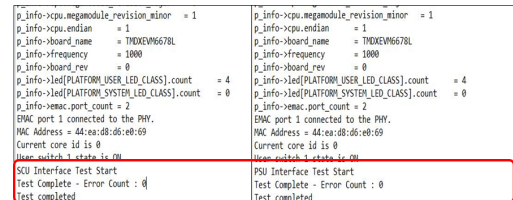


그림 11. RS422 및 RS232 통신 시험 결과

Fig. 11. Test result of RS422 and RS232 communication

통신 인터페이스 시험은 신호처리기와 상용 RS422, RS232 모듈을 사용하여 주어진 시간동안 통신 오류를 측정하는 시험이다. 그림 11은 RS422과 RS232 통신 시험 결과를 나타낸 것으로 요구 규격에 충족함을 확인하였다.

IV. 결 론

본 논문에서는 소형 밀리미터파 추적 레이더를 위한 신호처리의 역할과 기능을 정리하였다. 또한 소형 밀리미터파 추적 레이더에서 높은 거리 해상도를 위한 광대역의 신호를 실시간으로 처리 할 수 있는 신호처리를 설계하고, 구현 하였다. 또한 수신동적영역 시험, 도플러 주파수 오차 측정 시험과 같은 신호처리 성능시험으로 구현한 신호처리가 소형 밀리미터파 추적 레이더에서 요구하는 신호처리의 성능에 충족함을 확인하였다.

본 논문에서 구현한 소형 밀리미터파 추적 레이더를 위한 신호처리는 신호처리 단위에서 이루어진 성능 시험을 통해 적용 가능성을 확인하였다. 추후 소형 밀리미터파 추적 레이더에 구현한 신호처리를 적용한 추적 레이더의 성능시험으로 구현한 신호처리의 적용 가능성 확인이 필요하다. 또한 최근 요구되는 소형 추적 레이더의 소형화, 저전력화 등 물리적인 제한을 극복함과 동시에 정밀 추적을 위한 대용량 데이터를 실시간으로 처리할 수 있는 시스템에 대한 연구가 지속적으로 필요하다.

References

- [1] RODGER E. ZIEMER, WILLAM H. TRANTER, D. RONALD FANNIN, "Signals and Systems", Macmillan Publishing Co. Inc., New York, 1983.
- [2] Jongbok Lee, "Performance Study of Multicore Digital signal Processor Architecture", The Journal of The Institute of Internet, Broadcasting and Communication(JIIBC), Vol. 13, No. 4, pp. 171-177, August 2013.
DOI: <http://dx.doi.org/10.7236/JIIBC.2013.13.4.171>
- [3] Simon Haykin, "Communication System", Second Edition, Wiley, 1983.
- [4] Jin-Kyu Choi, Han-Chun Ryu, Seung-Wook Park, Ji-Hyun Kim, Jun-Beom Kwon, "A development of the High-Performane Signal Processor for the Compact Millimeter Wave Radar", The Journal of The Institute of Internet, Broadcasting and Communication(JIIBC), Vol. 17, No. 6, pp. 161-167, December 2017.
DOI: <https://doi.org/10.7236/JIIBC.2017.17.6.161>
- [5] Jin-Kyu Choi, Changhyun Park, Younjin Kim, Hongrak Kim, Jun-Beom Kwon, Gwang-Hee Kim, "A Design Study of Signal Processor for Small Tracking Radar", The Journal of The Institute of Internet, Broadcasting and Communication(JIIBC), Vol. 20, No. 5, pp. 71-77, October 2020
DOI: <https://doi.org/10.7236/JIIBC.2020.20.5.71>

- [6] Chaehwan Hwang, Suyeol Kim, Deokwoo Lee, " Detection of Apnea Signal using UWB Radar based on Short-Time-Fourier-Transform", Journal of the Korea Academia-Industrial cooperation Society, Vol. 20, no.7 pp151-157, July 2019.
DOI: <https://doi.org/10.5762/KAIS.2019.20.7.151>
- [7] In-Sung Jeon, Sung-Taek Chung, "Design and Fabrication of signal Processor for Wideband Digital Receiver Based on AD Converter", Journal of KIIT, Vol. 15, No. 10, pp55-64, October. 2017.
DOI: <https://dx.doi.org/10.14801/jkit.2017.15.10.55>

저 자 소 개

최 진 규(정회원)



- 2004년 8월 : 원광대학교 전기전자공학(공학사)
- 2006년 8월 : 충남대학교 전자공학과(공학석사)
- 2006년 8월 ~ 2008년 10월 : 한국해양연구원
- 2008년 10월 ~ 현재 : LIG넥스원(주) 수석연구원

- 주요관심분야 : 디지털 신호처리, 임베디드 시스템, 레이더 신호처리

나 경 일(정회원)



- 2004년 2월 : 경북대학교 센서공학과(공학석사)
- 2009년 3월 : (프) 그로노블 공대 전자공학과(공학박사)
- 2010년 5월 ~ 2013년 8월 : 한국전자통신연구원, 선임연구원
- 2013년 9월 ~ 현재 : 국방과학연구소 선임연구원

- 주요관심분야 : 신호처리, 반도체 설계, 소형 레이더 시스템

신 영 철(정회원)



- 2011년 2월 : 충북대학교 전자공학과(공학사)
- 2013년 8월 : 충북대학교 제어로봇공학과(공학석사)
- 2013년 7월 ~ 현재 : 넵코어스(주) 선임연구원
- 주요관심분야 : 디지털 신호처리, 디지털 하드웨어 설계, 레이더 신호처리

홍 순 일(정회원)



- 2013년 2월 : 한밭대학교 전파공학과 (공학사)
- 2015년 8월 : 한밭대학교 전파공학과 (공학석사)
- 2016년 2월 ~ 현재 : 넵코어스(주) 전 임연구원
- 주요관심분야 : 디지털 신호처리, 고속 병렬 데이터 처리, 레이더 신호처리

주 지 한(정회원)



- 2002년 8월 : 광운대학교 전파공학과 (공학석사)
- 2008년 8월 : 광운대학교 전파공학과 (공학박사)
- 2008년 7월 ~ 현재 : LIG 넥스원(주) 수석연구원
- 주요관심분야 : 초고주파 및 밀리미터 파 시스템, RF 추적 레이더

박 창 현(정회원)



- 1997년 2월 : 성균관대학교 전자공학과(공학사)
- 1999년 2월 : 성균관대학교 전자공학과(공학석사)
- 1999년 3월 ~ 현재 : LIG 넥스원(주) 수석연구원
- 주요관심분야 : 안테나 설계 및 수치해석, RF 추적 레이더 시스템

김 소 수(정회원)



- 1993년 2월 : 경북대학교 전자공학과 (공학사)
- 1996년 2월 : 경북대학교 전자공학과 (공학석사)
- 2014년 2월 : 충남대학교 전파공학과 (공학박사)
- 1996년 1월 ~ 현재 : 국방과학연구소 책임연구원
- 주요관심분야 : 초고주파

김 윤 진(정회원)



- 1997년 2월 : 서울대학교 전기공학부 (공학사)
- 1999년 2월 : 서울대학교 전기공학과 (공학석사)
- 1999년 3월 ~ 현재 : LIG 넥스원(주) 수석연구원
- 주요관심분야 : 레이더 시스템, 마이크로파 추적 레이더

김 흥 락(정회원)



- 1995년 2월 : 대구대학교 전자전기컴퓨터학부(공학사)
- 1997년 8월 : 대구대학교 전자공학과 (공학석사)
- 1997년 7월 ~ 현재 : LIG 넥스원(주) 수석연구원
- 주요관심분야 : 밀리미터파 신호처리, 전원공급기, 밀리미터파 추적 레이더