

공진화 분석기반 기술 인텔리전스 : 반도체 패키징 공정 사례

이병준* · 신준석**

<목 차>

- I. 서론
- II. 이론적 배경
- III. 연구 방법
- IV. 연구 결과
- V. 결론

국문초록 : 본 연구는 반도체 제품과 설비기술을 대상으로 제품-공정기술 공진화를 교차 영향분석(cross impact analysis)을 통해 구체화하고, 공진화 관계를 기술 인텔리전스의 대표적 도구 중 하나인 기술레이더에 통합하는 방법을 제시한다. 교차영향분석을 통해 공정기술 발전과 제품특성 개선이 반복되는 공진화 경로와 축이 되는 세부기술들을 파악했다. 또한 공진화 관계를 기술레이더의 기술가치평가 프로세스에 반영해 가치평가와 연구개발 포트폴리오의 신뢰성을 제고했다. 학술적 측면에서 기술간 공진화를 세부기술 단위에서 구체화했으며, 기술 공진화 이론과 기술 인텔리전스의 접점을 제시했다는 의미가 있다. 실무적 측면에서는 반도체 관통전극-하이브리드 패키지 제품과 주요 후공정 기술간 공진화 및 기술레이더 분석 실패를 제시하고, 이를 통해 기술간 공진화 관계를 기존 기술전략 및 기획도구에 반영해 기업의 미래준비역량과 전략기획의 신뢰성을 제고하는 방법을 구체화했다는 점에서 가치가 있다.

주제어 : 공진화, 기술인텔리전스, 기술레이더, 교차영향분석, 반도체 설비

* 성균관대학교 기술경영학과 (saint181@hanmail.net)

** 성균관대학교 시스템경영공학과 교수, 교신저자 (jsshin@skku.edu)

Technology Intelligence based on the Co-evolution Analysis : Semiconductor Package Process Case

Byungjoon Lee · Juneseuk Shin

Abstract : We suggest a new way of specifying the co-evolution of product and process technologies, and integrating it into one of the well-received technology intelligence tools - a technology radar. Cross impact analysis enables us to identify the core technologies of product-process co-evolution. Combining expert judgment with its results, we can clarify the technological co-evolution trajectory with mainstream as well as emerging core technologies. Reflecting these in the assessment process of a technology radar, we could improve reliance of the technology assessment process and technology portfolio. From the academic perspective, our research provides a point where the co-evolution theory encounters technology intelligence methods. Practically, strategic capability of future-preparedness and strategic management could improve by adopting our method based on our example of co-evolution of semiconductor product and process technologies.

Key Words : Co-evolution, Technology Intelligence, Technology Radar, Cross Impact Analysis, Semiconductor Equipment

I. 서론

기술 진화를 생물 진화의 관점에서 해석하고, 진화의 원인을 규명하려는 시도는 기술 혁신 연구의 오래된 흐름 중 하나이다 (Basalla, 1998; Wagner, 2011). Basalla(1998)가 지적하듯이 기술 진화와 생물 진화의 역사는 많은 공통점을 가지고 있으며, 특히 진화를 위한 교체가 사회적 선택 과정을 통해 이루어지는 점이 유사하다. 기술혁신 분야의 일부 연구자들이 이 과정에 주목했다. Rosenberg(1978)가 기존 기술에 대한 복수의 대안 중 한 기술이 선택되는 과정을 '선택 기구(focusing device)'라고 명명한 이래 다수의 연구자가 이 과정의 이론적 토대 구축과 실증을 위해 많은 노력을 기울였다. 초기 기술 진화 이론은 사회적, 경제적, 환경적 외부 요소의 영향과 기업의 제한된 합리성(bounded rationality)으로 인한 기술 선택과 교체의 과정을 미시적 관점에서 이론화했다 (Nelson and Winter, 1982; Rosenberg, 1976; Sahal, 1981). Dosi(1988)는 패러다임(paradigm) 개념을 도입해 누적적 기술 발전을 통한 기술 패러다임의 형성, 사회경제적 압력에 의한 기존 패러다임의 쇠퇴, 새로운 패러다임의 등장이라는 순환과정으로 기술 진화를 보다 거시적 관점에서 이론화했다. Nelson과 Winter (1982)는 진화론의 핵심요소로 1)선택 단위(unit of selection), 2)선택 기준과 메커니즘(mechanism), 3)적응과 변이를 제시했다. 핵심은 정보 비대칭하에서 제한된 합리성하에 이루어지는 이 동적 과정이 기존의 요소 부존이론(factor endowment theory)에 비해 현실적 기술변화를 설명하는데 적합하다는 것이다 (Dosi and Nelson, 1994). 물리학과 화학에서 발전한 비평형 동역학(non-equilibrium dynamics) 개념을 도입해 우연한 작은 사건들의 누적이 미래의 방향성을 결정하고, 역사적 경로를 구성한다는 개념을 도입한 점도 중요한 기여였다 (Allen and Sanglier, 1978; David, 1975). 즉, 기술진화론은 신고전주의 경제학의 일반 목적함수, 정보 대칭하의 잘 정의된 선택지, 합리성, 평형이라는 이론틀을 벗어나 정보 비대칭, 제한된 합리성, 비평형, 불확실성을 특징으로 하는 복잡계(complex system)를 접목했다 (Metcalf, 2018).

기술 인텔리전스(intelligence)는 기업 경쟁우위의 핵심이 외부 환경 변화를 인식하고, 새로운 변화를 흡수하고, 조직적으로 적응하는 역량이라는 흡수역량 이론에 뿌리를 두고 있다 (Cohen and Levinthal, 1990). 따라서 외부의 기술 변화를 체계적으로 파악하고, 핵심 기술기반 기회를 도출해 조직 성장에 활용하는 것이 목적이다 (Kerr et al., 2006). 그러나 외부환경과 기술의 복잡도가 가속적으로 높아지고, 정보량이 폭발적으로 증가하면

서 기술정보 수집과 핵심기술 도출의 난이도가 높아졌다 (Barczak et al., 2009; Robinson et al., 2013). 기술 인텔리전스 또한 기술진화론과 같은 문제에 직면한 것이다. 최근의 연구들은 이러한 문제를 극복하기 위해 실시간 기술정보를 전문적으로 수집하는 스카우팅(scouting) 조직 구축, 조직 성숙도에 적합한 기술정보 평가기법 적용, 대규모 서지자료의 인공지능 기반 분석 등을 제안하고 있다 (Lee et al., 2011; Rohrbeck, 2010; Rohrbeck and Kum, 2018). 복잡하고 불확실한 기술변화라는 문제에 대해 기술진화론이 포괄적이고 이론적인 답이라면, 기술 인텔리전스는 인식과 평가에 초점을 둔 현실적인 답이다. 후자는 기술진화론보다 상황이론(contingency theory) 관점에서의 연구개발 투자, 다각화, 신사업의 방향성을 모색하는 경영전략에서 이론적 토대를 빌려왔다 (Ginsberg & Venkatraman, 1985; Leonard-Barton, 1992).

한편, 기술 인텔리전스가 공진화(co-evolution)에 주목하면서 기술진화론과의 접점이 만들어졌다. 다양한 주체간 상호작용이 기술혁신의 핵심이라는 이론을 바탕으로 기술진화론은 기술과 시장, 산업, 제도의 공진화 이론을 제시했다 (Malerba, 2008; Nelson, 1994; Saviotti, 2005). 이를 바탕으로 기술 인텔리전스는 이종기술간 공진화에 주목했다. 연구자들은 다른 기술들에 의한 기술 변화의 촉진 또는 지연을 분석해 전체 기술 포트폴리오(portfolio) 가치를 높이는 방법들을 개발해 로드맵(roadmap)과 같은 기존 도구에 통합했다 (Dedehayir & Mäkinen, 2011; Rohrbeck et al., 2015; Rinne, 2004).

기존 이종기술간 공진화 연구는 제품기술에 초점을 두고 있다. 그러나 공정기술의 영향을 고려하지 않았기 때문에 기술의 급격한 진화나 정체를 설명하는데 한계가 있다. 제품 복잡도가 높아지면 공정기술의 복잡도도 높아지며, 공진화는 더욱 예측하기 어려운 경로를 따라 진화한다. 본 연구는 제품-공정기술간 상호관계를 분석해 공진화 경로를 파악하고, 동적 기술 공진화의 핵심기술들을 파악하는 방법을 제시한다. 기존 기술 인텔리전스 연구의 공백영역인 제품-공정기술간 공진화의 영향 반영과, 이를 통한 핵심기술 파악 정확도 제고에 기여할 수 있다. 실무적으로는 연구개발 자원을 단기 핵심 공정기술과 중장기 기술, 자체 연구개발과 개방형 혁신에 효율적으로 배분하는데 기여할 수 있다. 기술진화론 측면에서도 제품-공정기술 공진화 실증분석에 유용한 도구로 활용할 수 있다. 제품과 공정기술 복잡도가 높고, 제품기술의 물리적 한계로 인해 공정기술의 동시 진화가 요구되는 대표적 기술인 반도체를 적용 대상기술로 선정했다.

본 연구는 II장에서 이론적 배경, III장에서 연구 프레임워크와 연구방법을 소개한다. IV장에서는 반도체 제품-공정기술간 공진화 분석 결과와 이에 기반한 기술 인텔리전스 결과를 소개한다. V장에서 연구의 학술적/실무적 의의와 한계를 간략히 기술한다.

II. 이론적 배경

1. 기술 인텔리전스

1970년대 1/2차 유가 파동 이후 외부 환경 변화에 대한 정보의 수집과 관리가 전략기획의 중요한 활동으로 부상했다 (Mietzner and Reger, 2009). 시장, 경쟁현황, 기술 등 다양한 외부환경 정보를 체계적으로 수집하는 환경 스캐닝(environmental scanning) 및 스카우팅(scouting) 전담 조직과 기법들이 발전하기 시작했다 (Lozada and Calantone, 1996). 특히 기술변화에 효과적으로 대응하기 위해 사회경제적 잠재력이 큰 기술적 변화의 초기 징후들을 파악, 분석하는 역량이 중요해졌다 (Brenner, 1996). 이러한 맥락에서, 초기 연구들은 기술 인텔리전스를 제품 성능이나 공정 효율성을 개선할 수 있는 기술을 탐색, 파악, 평가하는 활동으로 정의했다 (Klevorick et al., 1995). 그러나 기술의 가속적 변화와 복잡도의 폭발적 증가가 기업 내 의사결정 및 조직적 대응 실패로 이어지면서 기술 인텔리전스의 정의도 자연스럽게 확장되었다. 오늘날 기술 인텔리전스는 다양한 기술 정보의 탐색, 파악, 평가뿐 아니라 이를 바탕으로 한 조직의 의사결정, 대응, 미래준비를 포괄하는 개념이다 (Kerr et al., 2006).

기술 인텔리전스 연구는 크게 1)기업 사례연구, 2)새로운 도구의 제안 및 개선으로 나누어진다. 전자는 기업의 인텔리전스 조직 설계, 구축, 운영, 성과 창출 사례를 통해 현실적 가치 제고를 위한 개선 방향을 도출하는데 주력했다 (Lichtentaler, 2003; Mortara et al., 2010). 후자는 특허 등의 과학기술정보에 데이터/텍스트 마이닝(mining) 기법을 적용해 기술기회를 파악, 평가하는 도구를 주로 제안한다 (Lee et al., 2012; Porter, 2005). 그러나 Rohrbeck (2010)이 지적하듯이 선도기업들은 전문가 중심의 기술정보 수집, 평가 체계를 구축, 운영했으며, 데이터 마이닝 도구의 활용은 상대적으로 저조했다. 전문가 판단 중심 도구인 기술레이더(technology radar)가 도이치텔레콤(Deutsche Telekom), 지멘스(Siemens), 시스코(Cisco) 등이 채택하면서 널리 활용됐다 (Rohrbck, 2015; Veugelerts et al., 2010). 이를 바탕으로 '기회 지형(opportunity landscape)'을 포함한 다양한 파생 도구들이 개발되었다 (Savioz and Blum, 2002). 최근에는 가장 널리 활용되는 범용 도구인 로드맵도 기술 인텔리전스 전용 템플릿과 도구를 제안하고 있다 (Kerr and Phaal, 2018).

기술 인텔리전스는 효율적인 기술 탐색, 평가, 연구개발 과제화를 위해 유사한 기술의 그룹핑(grouping)에 많은 관심을 기울였다 (Kerr and Phaal, 2018). 기술 발전의 장애요

인(Dedehayir & Mäkinen, 2011; Han and Shin, 2014)이나 인프라(infrastructure) (Rinne, 2004)와 같은 영향요인에 대한 연구는 상대적으로 적었다. 그러나 기술 및 제품 아키텍처(architecture)의 복잡도와 기술 발전의 한계로 인한 불확실성이 급증하면서 다양한 영향요인에 대한 탐색, 파악, 평가가 중요해지고 있다. 기술간 공진화, 특히 반도체 산업의 주요 불확실성 요인 중 하나인 제품-공정기술간 공진화는 핵심 영향요인 중 하나로 주목받고 있다. 이러한 맥락에서, 본 연구는 핵심 영향요인 중 하나인 기술간 공진화를 기존 기술 인텔리전스 시스템 내에 통합하는 방법을 제안한다. 공진화, 흡수역량, 기술 인텔리전스의 이론적 접점을 구축하고, 핵심 영향 요인 중 하나인 제품-공정기술간 공진화를 기존 기술 인텔리전스 도구 내에 통합한다는 측면에서 의미가 있다.

2. 기술 공진화

공진화는 상호의존적인 종들이 서로에게 영향을 주면서 함께 진화하는 것을 의미한다 (이승찬, 2006). A라는 종의 변화가 B라는 종의 생존환경에 영향을 미치고, 다시 B의 변화가 A의 생존조건이 되는 연속적 과정이다. Kauffman(1993)이 언급했듯이 모든 진화는 사실상 공진화며, 이는 생물 진화와 기술 진화의 공통점 중 하나이다. Nelson과 Winter(1982)가 기술-경제적 변화에 대한 진화론의 토대를 구축한 후, Nelson(1994)은 기술, 산업 구조, 지원 제도간 공진화의 이론 틀을 제시했다. 기술은 수명주기상 태동기에서 성숙기까지는 표준적인 변화의 궤도를 따르지만, 이후에는 기업, 산업구조, 지원제도의 공진화에 따라 고유한 궤도를 형성한다. 미시적 기업 관점에서 기술진화론을 채택한 기존 연구들은 기업 내외의 다양한 주체간 상호작용을 분석하고, 공진화의 핵심요소를 파악하는데 주력했다. David (1975)는 기업이 정보 비대칭과 자원 제약하에서 준최적(sub-optimal) 신기술을 선택하는 과정을 연구했다. QWERTY 자판의 표준화는 사회가 준최적 신기술을 선택한 대표적 사례다 (David, 1985). 새로운 자판이라는 신기술이 시장의 광범위한 채택과 대규모 인프라 형성과 상호작용하면서 고유의 경로를 형성한 것이다. 기술, 시장, 인프라간 공진화에 의한 기술 발전경로의 형성과 고착이라는 이 메커니즘은 이후 네트워크(network)형 산업에서 경로의존성을 가지는 기술 공진화 연구들의 바탕을 제공했다 (Belloc et al., 2013; Ibsen et al., 2007; Schoder, 2000).

기술 공진화 연구는 공진화의 대상에 따라 1)기술-기업, 2)기술-지원제도 및 기관, 3)기술-혁신시스템, 4)기술-과학/기술로 분류할 수 있다 (Malerba, 2007; Metcalfe, 2018). 앞의 두 유형은 기술과 특정 주체간 공진화가 연구대상이며, 뒤의 두 유형은 다양한 주

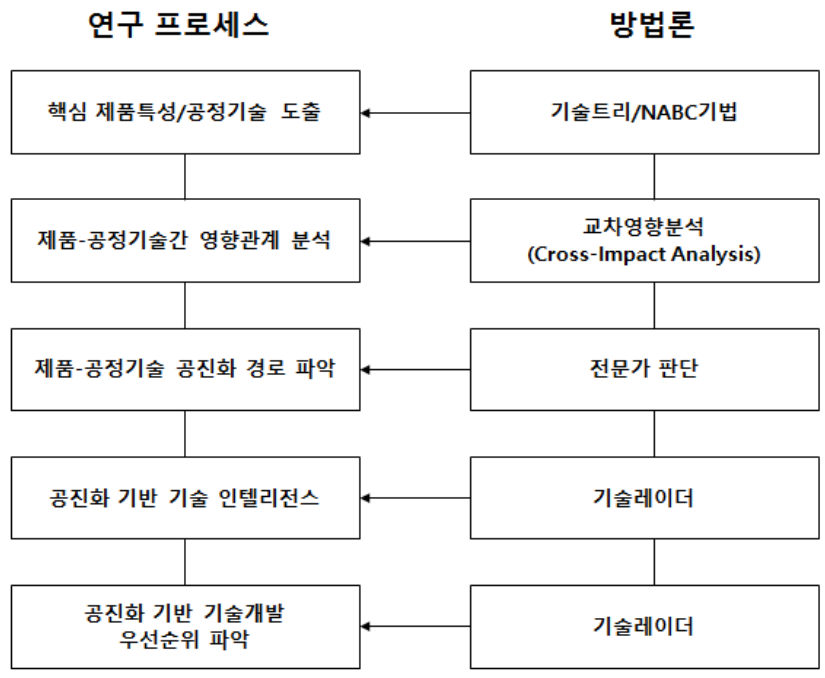
체간 복잡한 상호작용을 연구한다. 첫 유형은 주로 지식, 역량, 경쟁력 측면에서 기업 다양성이 기술 진화에 미치는 영향을 주제로 연구했으며, 기업의 학습역량, 경험, 위기 대응양식이 신기술 개발, 인식, 평가에 미치는 중요성을 주장했다 (Langlois & Steinmueller; Levinthal & Myatt, 1994; Malerba & Orsenigo, 2015). 두 번째 유형인 기술-지원제도 및 기관은 대학, 정부연구소, 금융기관, 벤처캐피털을 대상으로 기술선택과 확산 과정에서 산업/기관별 영향력의 차이를 연구했다 (Levin et al., 1987; Edquist, 1997; Saviotti, 2005). 세 번째 유형은 Nelson(1994)에 기반한 산업 및 혁신 시스템을 대상으로 기술과 혁신 시스템간 상호작용을 유형화하고 조직적 학습의 중요성을 실증했다 (Malerba, 2007). 마지막 유형은 기술간 또는 기술-과학/기술 네트워크간 상호작용에 의한 기술 진화를 연구한다. 주로 기술간 상호 연관성에 기반한 기술 진화의 촉진/지연을 주제로 연구했다 (Murray, 2002). 기술간 시너지(synergy) 효과 연구를 제외하면 이종기술간 공진화 관련 기존 연구는 거의 없다. 본 연구는 제품-공정기술간 공진화 과정을 구체적으로 파악할 수 있는 도구를 제공하고, 이를 통해 네 번째 유형 공진화의 실증연구를 위한 방법적 토대를 구축하고자 한다.

III. 연구 방법

연구 프레임워크와 주요 분석도구를 간략히 소개한다. 연구방법의 현실적 적용에 대한 이해를 돕기 위해 데이터 수집방법과 연구대상인 반도체 주요 공정기술의 발전에 대한 내용도 포함했다.

1. 연구 프레임워크

기존 공진화 연구들은 거시적 수준에서 기술과 기업, 지원제도 및 기관, 혁신시스템간 동적 관계 형성 및 변화에 주력한다. 기술 자체에 초점을 두는 경우에는 보통 특정 기술 분야내의 주요 제품기술 발전경로를 파악하고, 발전과 정체에 영향을 미친 기술간 시너지나 경쟁관계를 분석했다. 본 연구는 1)제품-공정기술간 공진화 관계를 구체적으로 파악하고, 2)공진화 관계를 기술 인텔리전스 기반 전략기획에 반영하는 방법을 제시한다.



<그림 1> 연구 프레임워크

연구 프레임워크는 <그림 1>과 같다. 핵심 제품특성은 기술로드맵의 NABC (Needs, Approach, Benefit, Competition)를, 공정 세부기술은 기술트리를 적용해 파악한다. 세부 기술간 경계가 명확한 경우에는 기술트리가 체계화 및 기술 분할에 적합하며, 불명확한 경우에는 다양한 특성 중 고객이 중시하는 핵심 특성을 도출해 낼 수 있는 기술로드맵의 NABC 접근법이 적합하다. 도출한 제품특성과 세부기술간 관계는 교차영향분석 (cross-impact analysis)을 통해 구체화했다. 기술간 영향관계 분석에는 기술로드맵, QFD(quality function deployment) 등이 널리 활용되나 고객 수요에 기반한 접근법이기 때문에 기술적 영향관계를 초점으로 하는 경우에는 교차영향분석이 보다 적합하다. 공정 별 세부기술과 제품특성간 상관관계가 전문가들의 의견 확산-수렴형 브레인스토밍 (brainstorming)을 통해 도출되고, 분석 결과를 기반으로 제품-공정기술 공진화 경로를 파악한다. 마지막으로 앞서 파악한 공진화 핵심 기술을 기술가치 평가 결과와 함께 기술 인텔리전스에 통합해 기술개발 우선순위 파악에 활용했다. 기술 인텔리전스 도구는 기술 로드맵, 기술경로, 기술레이더 등 다양하다. 그러나 기술로드맵과 같이 기술/제품 외에 시장, 고객, 서비스 등의 외부 요인을 폭넓게 반영하는 범용 통합도구는 기술에 초점을 두는 본 연구에 적합하지 않다. 반면 기술경로와 같은 데이터 기반 도구는 전문가 판단

을 배제하므로 실무 활용에 적합도가 낮다. 따라서 기술 인텔리전스 전용 도구이자 전문가 판단과 데이터 분석 결과를 유연하게 반영할 수 있는 기술 리더가 본 연구에 가장 적합하다.

2. 연구방법

본 연구의 주요 연구방법은 교차영향분석, NABC, 기술레이더이다. 교차영향분석은 제품-공정기술간 공진화 분석에, NABC는 핵심 제품특성 파악에, 기술레이더는 제품-공정기술 공진화 관계의 기술 인텔리전스 도구 내 통합에 활용되었다.

2.1 교차영향분석

교차영향분석은 Gordon과 Helmer에 의해 1966년에 개발된 방법으로, 미래 이벤트(event)간 상호작용을 정량적으로 구체화하는 것이 목적이다 (Gordon, 1994). 각 이벤트의 초기 발생확률을 정한 후, 다른 이벤트가 발생할 경우 각 이벤트가 발생할 조건부 확률을 계산하는 것이 핵심이다. 예를 들어 리튬-메탈(Lithium-Metal) 배터리를 이벤트 1로 보고, 리튬-황 배터리를 이벤트 2로 가정할 때, 각 이벤트의 특정 시점에서의 초기 발생확률을 0.25, 0.4라고 한다. 리튬-메탈 배터리가 개발되면 리튬-황 배터리 개발 이벤트의 확률을 업데이트해야 한다. 복수 이벤트간에 이러한 확률을 사전에 모두 계산하는 것이 교차영향분석이며, 보통 아래와 같은 교차영향 행렬 형태로 표시된다.

<표 1> 교차영향 행렬

| 구분 | 초기 발생확률 | 해당 이벤트가 일어난 경우의 조건부 확률 | | |
|-------|---------|------------------------|------|------|
| | | 1 | 2 | 3 |
| 이벤트 1 | 0.25 | | 0.50 | 0.85 |
| 이벤트 2 | 0.40 | 0.60 | | 0.60 |
| 이벤트 3 | 0.75 | 0.25 | 0.70 | |

본 연구는 공정기술-제품특성간 교차영향을 분석하기 때문에 1)공정기술 발전이 제품특성을 개선할 확률, 2)제품특성 발전이 공정기술 발전을 촉진할 확률의 두 가지를 추정했다. 공정기술-제품특성간 관계에 대한 정량적 시계열 데이터가 가용하지 않으므로 확

를 추정에는 구조적 브레인스토밍 방법을 활용했다. 우선 복수 전문가들이 개별적으로 확률을 추정하고, 이후 통계자료 공개 및 브레인스토밍을 통해 초기 추정 확률을 수정한다. 전문가의 주관적 편향을 줄이고, 지식 공유를 통한 추정 신뢰성을 제고할 수 있다.

2.2 NABC

NABC는 Stanford Research Institute(SRI)에서 성공적인 문제해결을 위해 활용하는 접근법이다. 고객과 경쟁자를 지속적으로 분석하여 궁극적으로는 자사의 성과에 크게 기여하는 아이টে를 기획하고 성공적인 프로젝트가 되도록 노력하는 것이다. 즉, 고객 또는 시장의 요구사항을 만족시키기 위해 경쟁사 대비 우위의 이익을 제공하려는 접근방식이다. NABC 분석법은 4단계로 이루어지는데, 고객 및 시장의 요구사항을 발굴하는 단계(Need)와 발굴된 고객의 요구사항들을 충족시켜 줄 수 있는 제품 및 서비스가 무엇인지, 어떻게 만족시킬지를 검토하는 단계(Approach), 본 접근 방법이 고객에게 제공하는 이익은 무엇인지, 어떤 가치를 제공하는지를 검토하는 단계(Benefit)와 마지막으로 경쟁사 대비 어떤 장단점을 가지는지, 우리의 경쟁력은 무엇인지 검토하는 단계(Competition)로 이루어진다. NABC 접근법을 활용하면 고객들이 선호하는 특성을 도출할 수 있고 해당 특성의 가치와 우리의 경쟁력을 파악할 수 있어 기술 우위를 위한 전략을 수립하는데 도움이 된다.

2.3 기술레이더

기술레이더는 크게 1) 기술 및 트렌드의 조기 파악, 2)기술 기회와 위협에 대한 조직 내 주위 환기, 3) 혁신 촉발의 세 가지 목적을 가진다 (Rohrbeck, 2015). 이 목적을 달성하기 위해 기술레이더는 일반적으로 다음의 네 단계를 거친다: 1)발견(Identification)-2)선택(Selection)-3)평가(Assessment)-4)확산(Dissemination). 첫 단계에서는 최신 기술 및 트렌드 정보를 수집한다. 스카우터(scouter)라고 불리는 전문가들이 실시간으로 정보를 수집하고, 신뢰성을 동료평가를 통해 검증한다. 두 번째 단계에서는 수집한 기술들을 자사 연관성, 기술의 시장가치 등의 1차 평가기준을 적용해 스크리닝(screening)한다. 세 번째 단계에서는 기술의 매력도(attractiveness)와 가능성(addressability)를 두 축으로 조직의 의사결정이 필요한 주요 기술들을 도출한다. 매력도는 기술잠재력, 미래기술 경쟁우위 기여도, 기술기반 제품의 시장규모 등을 바탕으로 평가하며, 가능성은 기술복잡도,

연구개발 난이도 등을 고려한다. 마지막 단계에서는 주요 기술들의 매력도와 가능성을 이해하기 쉽게 시각화하고, 내부에 공유해 전략기획의 방향 및 필요한 행동에 대한 공감대를 형성한다. 본 연구에서는 교차영향분석을 통해 기술 정보 수집 및 핵심기술 도출을 수행한다. 따라서 공진화 관계는 기술레이더 작성의 세 번째 단계인 기술가치 평가에 반영하며, 시각화를 통해 기술 포트폴리오 내에 공진화를 반영한 효과를 제시한다.

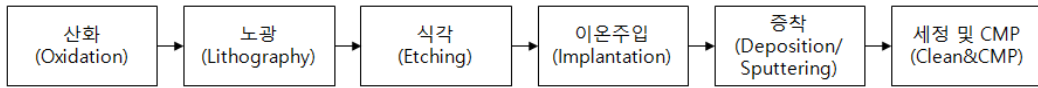
3. 데이터

본 연구의 주요 반도체 제품-공정기술 데이터는 반도체 분야 표준 기술 로드맵을 통해 확보했다. 핵심 제품특성, 기술 중요도, 제품-공정기술간 공진화 관계 데이터는 복수 전문가에 대한 개별 인터뷰를 통해 수집했다. 참여 전문가는 제품기술 분야 6명, 공정기술 및 운영 분야 10명으로 구성해, 제품, 공정, 운영의 세 측면에서 균형잡힌 평가가 가능하도록 했다. 전문가 공히 15년 이상 반도체 업무 경험이 있으며, 제품의 개발, 평가, 시험 과정의 전문가가 고르게 포함되었다.

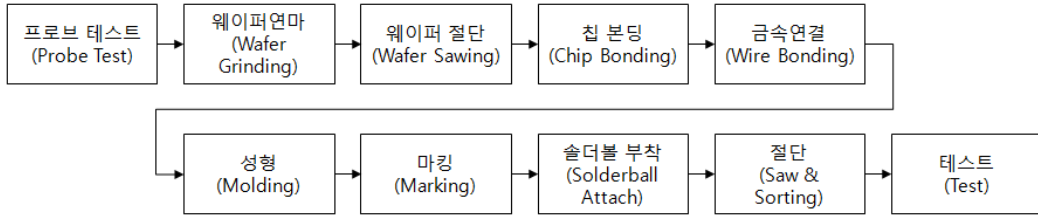
4. 기술적 배경: 반도체 기술동향

반도체 제조공정은 실리콘 웨이퍼에 패터닝(patterning) 기술을 적용해 회로를 구성하는 전공정과 회로가 구성된 실리콘 웨이퍼를 다양한 공정을 거쳐 사용하기 쉬운 형태로 만드는 후공정으로 분류된다. 전공정은 팹(fab)이라 약칭하며, 후공정은 전공정의 산출물인 실리콘 칩을 보호하는 공정이므로 패키징(packaging)이라고 한다. 세부 공정의 흐름은 <그림 2>와 같다. 회로 선폭 미세화는 반도체 성능과 제조 생산성을 향상시키고 생산단가를 낮추는 장점이 있다. 그러나 선폭 미세화가 물리적 한계에 도달하면서 무어의 법칙(Moore's law)은 깨지고 미세화 속도는 지속적으로 감소하고 있다. 즉, 제품 기술 진화를 위해 공정기술 진화가 필수적인 것이다. 실제로 반도체 후공정에서는 복수의 칩을 고집적화하는 기술, 다양한 기능의 칩을 복합화하는 기술 등이 부상(emerging)하고 있어, 본 연구의 제품-공정기술간 공진화의 사례연구 대상으로 적합하다.

[반도체 전공정 (FAB)]



[반도체 후공정 (패키징공정)]



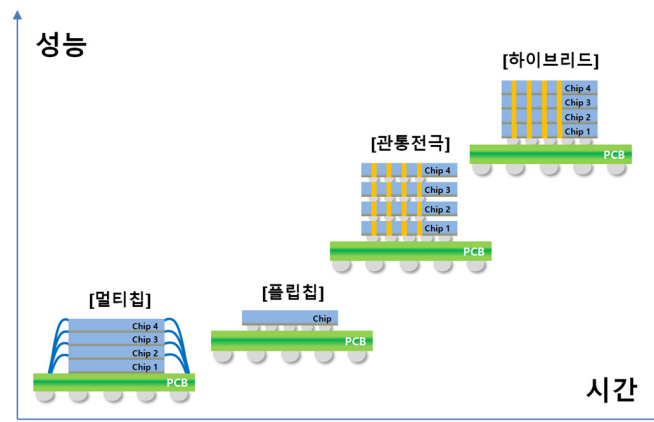
<그림 2> 반도체 공정 흐름

후공정의 대표공정은 웨이퍼 연마, 웨이퍼 절단, 칩본딩, 성형, 솔더볼 부착, 절단 그리고 테스트 등이며, 다음과 같이 간단히 설명할 수 있다.

- 1) 웨이퍼 연마 : 회로가 형성된 웨이퍼의 뒷면을 규정된 제품의 두께에 맞추기 위하여 목표 두께만큼 연마하는 공정이다. 최근 제품 두께가 얇아짐에 따라 가공률 기술과 측정기술의 중요도가 높아지고 있다.
- 2) 웨이퍼 절단 : 연마된 웨이퍼를 제품에 따라 일정한 크기로 절단하여 칩으로 분리하는 공정이다. 기존에 다이아몬드 톨을 사용하여 절단하는 방식에서 최근에는 레이저 또는 플라즈마 등을 사용하기도 한다.
- 3) 칩본딩 : 절단된 칩을 웨이퍼에서 분리하여 기판에 본딩하는 공정이다. 일반적으로 열과 압력을 가하여 칩을 본딩한다.
- 4) 성형 : 본딩된 칩을 외부 환경으로부터 보호하고 제품의 신뢰성을 확보하기 위하여 녹여 칩 외부를 덮어 굳혀주는 공정이다. 고온, 고압으로 성형하기 위하여 일반적으로 금형을 사용한다.
- 5) 솔더볼 부착 : 성형이 완료된 기판 하부에 솔더볼을 부착하는 공정이다. 제품이 고성능화 됨에 따라 솔더볼 크기가 점점 작아지는 추세이다.
- 6) 절단 : 솔더볼이 부착된 기판을 최종 규격에 맞게 자르는 공정이다.
- 7) 테스트 : 절단된 제품을 규격에 적합한지 전기적, 환경적 테스트를 하는 공정이다.

선도기업들은 고집적화와 기능 복합화를 공통의 목표로 반도체를 개발하고 있다. 그러나 제품개발 목적에 차이가 있기 때문에 반도체의 물리적 형태 및 성능은 기업별로 다

양하다. IEEE EPS(electronics packaging society)는 이러한 다양한 기업별 반도체 로드맵을 통합 로드맵을 구축했다 (IEEE, 2019). <그림 3>은 이를 바탕으로 요약한 반도체 제품 패키지 발전과정이다. 멀티칩(Multi-chip) 패키지에서 칩의 적층 개념이 구현된 후, 2010년대 플립칩(Flip-chip) 패키지가 양산에 성공했다. 현재는 관통전극 패키지가 양산 중이며, 인공지능, 자율주행, 대용량 서버의 핵심부품으로 활용되고 있다. 차세대 반도체 패키지로는 현재 카메라 센서 등에 일부 활용되고 있는 하이브리드 패키지가 주목받고 있다. 각 패키지의 특징은 다음과 같다.



<그림 3> 반도체 패키지 제품 발전과정

- 1) 멀티칩 패키지 : 칩을 적층하고 적층된 칩과 기판은 금속 와이어를 사용하여 연결한다. 비교적 간단한 공정으로 고용량의 반도체를 생산하기에 적합한 형태이다. 칩 본딩전 에폭시나 본딩 테잎 등 접착제를 도포하고 일정한 열과 힘으로 본딩 한다. 공정 난이도는 낮은 편이며, 와이어로 칩의 접점과 기판의 접점을 하나씩 연결해야 하는 단점이 있다.
- 2) 플립칩 패키지 : 칩을 플립하여(뒤집어) 기판 위에 부착한 뒤 리플로우(고온로)를 거치면 접점에 있던 솔더가 녹아 칩과 기판이 연결되는 방식이다. 리플로우는 컨베이어를 통과하면서 연속적으로 본딩이 되므로 생산성이 매우 높지만 칩의 접점과 기판의 접점이 직접 접합되어야 하므로 높은 정밀도를 요구한다. 여러 칩을 적층하는 것은 불가능하므로 고용량 제품은 대응이 어렵다.
- 3) 관통전극 패키지 : TSV(Through Silicon Via) 패키지라고도 하며, 고용량, 고성능 제품의 요구로 인하여 칩 내부에 수만개의 관통전극을 만들고 칩 상/하면을 전극

으로 연결할 수 있도록 만들어 여러 개의 칩을 적층할 수 있도록 개발된 패키지이다. 관통전극 패키지는 솔더 크기가 매우 작고 솔더간 간격도 매우 작아 기존 플립 칩 공정으로는 제품 생산에 한계가 있다. 열과 압력, 위치를 정밀하게 제어하면서 본딩하는 열압착 본딩이라는 정밀한 본딩 기술이 필요하다.

- 4) 하이브리드 패키지 : 패키지의 접점이 늘어남에 따라 솔더 크기와 간격이 매우 작아지게 되었다. 간격 감소로 본딩 때 솔더가 인접한 솔더와 연결되는 불량이 발생하며 이러한 문제점을 해결하기 위하여 솔더가 없는 접합기술이 생기게 되었다. 하이브리드 본딩은 칩의 실리콘 부분은 표면처리를 통하여 먼저 접합하고 이후 고온처리를 통하여 구리접점을 접합시키는 공정으로 인하여 이름이 붙여졌다. 하이브리드 본딩은 수십~수백만개의 접점을 연결할 수 있는 장점이 있다.

관통전극 패키지는 웨이퍼에 미세한 구멍을 뚫어 구리배선을 연결한다. 따라서 기존 정밀도를 상회하는 고정밀 칩정렬 기술이 필수다. 또한 칩간 접착(bonding)을 위해 접착 물질을 안정적인 상태로 유지할 수 있는 온도와 힘 제어기술이 필요하다. 즉, 관통전극 제품기술의 발전을 위해서는 칩정렬과 열접착 공정기술의 발전이 필요하다.

IV. 연구 결과

1. 핵심 제품특성/공정기술 도출

반도체 패키지 제품 및 공정기술 동향에 대한 문헌연구 결과를 바탕으로 공진화 분석에 적합한 제품 세대와 공정 범위를 결정했다. 최근에는 후공정 기술이 관통전극에서 하이브리드로의 제품 진화와 양산에 있어 병목이다 (IEEE, 2019). 즉, 후공정 기술발전이 관통전극 제품 진화를 촉진하고, 이후 공진화의 궤적을 형성할 것으로 예상된다. 공진화를 통해 발전한 후공정 기술은 이후 하이브리드 제품 발전을 견인할 것이다. 종합하면 후공정 → 관통전극 → 후공정 → 하이브리드 경로의 제품-공정기술간 공진화가 예상된다. 따라서 본 연구의 대상은 제품 세대로는 관통전극-하이브리드 패키지의 두 세대, 공정 범위로는 후공정 전체가 분석에 적합하다.

개별 공정은 복수의 세부 기술로 구성되며, 세부 기술별로 발전 속도와 중요성이 상이

하다. 본 연구에서는 기술트리를 적용해 후공정의 세부 기술을 체계화했다 (Durand, 1992). 우선 개별 후공정에 대해 15년 이상의 현장경험을 보유한 10명의 전문가들이 정성적으로 공정별 핵심 요소와 세부 기술을 추출했다. 이후 후공정 전체의 흐름과 구조, 세부 기술의 핵심 요소에 대한 중요도를 공동으로 토의, 평가해 공정과 세부 기술들을 기술 트리 형태로 계층화했다. 주요 공정과 공정을 이루는 주요 세부기술은 다음과 같다.

- 1) 웨이퍼 연마 : 웨이퍼 연마의 주요 세부 기술로는 가공률 기술, 실시간 두께측정 기술, 플라즈마연마 기술, 화학적기계연마(CMP, chemical mechanical polish) 기술이 도출되었다. 웨이퍼 파손 없이 안정적인 연마가 가능한 가공률 기술, 정확한 두께로 가공하기 위한 실시간 측정기술과 차세대 패키지 대응을 위하여 기존 다이아몬드 툴대신 플라즈마를 활용한 미세, 정밀 연마기술과 재질에 따른 표면의 조도 및 깊이를 선택적으로 조절할 수 있는 화학적기계연마 기술이 중요한 기술로 나타났다.
- 2) 웨이퍼 절단 : 웨이퍼 절단공정은 가공률 기술, 레이저 가공기술, 정밀 모션제어 기술과 플라즈마절단 기술이 주요 세부기술로 분석되었다. 웨이퍼가 얇아짐에 따라 절단시 웨이퍼에 충격을 줄 수 있는 다이아몬드 툴을 대신하여 플라즈마를 활용한 절단 기술, 정밀하게 절단이 가능한 레이저 가공기술, 이를 위한 정밀 모션제어 기술이 세부기술로 파악되었다.
- 3) 칩본딩 : 칩본딩 세부 기술은 칩정렬 기술, 힘/위치/위치제어 기술, 시뮬레이션 기술, 환경제어 기술과 플라즈마 표면처리 기술이 중요한 기술로 분류되었다. 전공정 회로의 미세화에 따라 초정밀 칩정렬기술과 본딩시 핵심 공정변수인 힘/온도/위치를 제어하는 기술이 중요한 기술이다. 이어서, 정적, 동적거동을 예상할 수 있는 시뮬레이션 기술과 초정밀 시스템을 위한 온도, 습도, 진동을 제어하는 환경 제어 기술, 본딩시 칩간 적층 접합력 향상을 위한 플라즈마 기술이 중요한 기술로 확인되었다.
- 4) 성형 : 성형공정은 금형기술, 성형 후 두께를 계측하는 기술과 제품의 신뢰성 확보를 위한 성형 소재 기술이 주요 세부기술이다.
- 5) 솔더볼 부착 : 볼 직경 0.2mm 이하의 수만개~수십만개의 미세한 솔더볼을 한 번에 부착하기 위한 플릭스 프린트 기술과 정확한 위치에 빠짐없이 솔더볼을 프린트하는 기술이 중요한 기술로 파악되었다.
- 6) 절단 : 절단 공정의 주요 기술로는 가공률 기술과 고속 모션제어 기술이다. 성형 후 솔더볼이 부착된 기관을 정확히 절단하기 위하여 가공률 기술과 정밀한 모션 제어

기술이 필요한 것으로 파악되었다.

- 7) 테스트 : 테스트 공정의 주요 기술로는 패키지 연산속도 가속화에 따른 고속 테스트 기술과 여러 가지 테스트 환경조건을 만들기 위한 고온/저온제어 기술로 확인되었다.

반도체 패키지 제품은 종류가 매우 다양하고 기술간 경계가 불명확하기 때문에 세부 기술을 분할하여 분석하는 것보다 제품 경쟁력에 영향을 미치는 주요 특성을 분할하는 것이 적합하다. 본 연구에서는 주요 특성 파악에 널리 활용되는 기술로드맵의 NABC를 적용해 고객 수요를 기반으로 경쟁우위를 극대화할 수 있는 특성들을 도출했다 (Kerr et. al, 2006). 반도체 패키지 연구개발, 제조, 영업/마케팅 분야에서 15년 이상의 경험을 보유하고 있는 실무자 각 2명, 총 6명의 전문가들이 도출에 참여했다. 우선 영업/마케팅이 고객 수요를, 연구개발/제조가 수요 충족에 중요한 특성들을 도출했다. 이후 공동 토의를 통해 특성들의 고객 니즈 충족/기술적 가능성(feasibility) 측면의 가치를 평가했다. 최종적으로 가치 가중합에 기반해 특성들의 우선순위를 결정한 후, 고객 수요가 많고 기술개발이 가능한 특성들을 도출했다. 결과적으로 적층 효율성을 높일 수 있는 물리적 특성인 칩두께, 경제적 특성인 가격, 고객의 다양한 용도에 대응할 수 있는 설계 유연성, 핵심 기능인 연산속도등 4가지가 최종 제품 핵심 특성으로 결정되었다.

2. 제품-공정기술 교차영향분석

전술한 바와 같이 영향관계 분석은 1)후공정 기술과 관통전극 제품 기술간 영향관계 분석, 2)후공정 기술과 하이브리드 제품 기술간 영향관계 분석의 두 단계로 이루어졌다. 전자는 후공정→관통전극 제품→후공정 기술로 이어지는 공진화를 후자는 후공정→하이브리드 제품→후공정으로 이어지는 공진화를 체계적으로 파악 가능하게 한다.

평가 일관성 유지를 위해 핵심기술을 추출한 공정 전문가 10명, 제품 전문가 6명이 교차영향분석에 참여했다. 개별 전문가가 각 공정별 중요도를 제품의 4대 특성 관점에서 1(중요하지 않음), 3(다소 중요), 7(중요), 10(매우 중요)의 4단계로 평가했다. 이후 공정별 중요도 분포를 전원에게 공개하고, 브레인스토밍을 거쳐 평가를 수정했다. 이 과정을 통해 평가자 개인의 주관적 편향에 의한 왜곡을 줄이고, 교차영향분석에 필요한 핵심 지식을 공유했다. 다음 단계에서는 각 공정 기술이 발전할 경우의 4대 핵심 제품 특성이 개선되는 조건부 확률을 전문가 평가를 통해 도출했다. 제품 특성 개선이 100%인 경우

는 1, 개선될 확률이 실패할 확률보다 높으면 0.6, 실패할 확률이 개선될 확률보다 높거나 유사하면 0.3으로 평가했다. 각 전문가가 개별적으로 조건부 확률을 평가한 후, 공동 브레인스토밍을 통해 확률을 수정했다. 제품 특성별 가중치를 0.25로 두고 초기 중요도의 가중 평균을 구한 후, 최대값을 기준으로 0~10 구간의 값으로 중요도를 정규화했다.

<표 2> 후공정 기술-관통전극 제품 교차영향분석

| 구 분 | | 초기 중요도 | 공정 기술 발전 시 제품 특성 개선 확률 | | | | 가중 평균 중요도 (정규화) | 공정 평균 중요도 |
|-----------|-----------|-----------|------------------------|----------|-----------------|-----------------|--------------------------|-----------------|
| | | | 칩두께 감소 | 원가 절감 | 설계 유연성 증가 | 패키지 속도 향상 | | |
| 웨이퍼 연마 | 가공률 기술 | 6 | 1 | 0.3 | 0.3 | 0.3 | 3.6 | 4.2 |
| | 실시간 두께측정 | 7 | 1 | 0.3 | 0.6 | 0.3 | 4.8 | |
| 웨이퍼 절단 | 가공률 기술 | 4 | 0.6 | 0.3 | 0.3 | 0.3 | 1.9 | 2.9 |
| | 레이저 가공기술 | 6 | 0.6 | 0.3 | 0.6 | 0.3 | 3.4 | |
| | 정밀 모션제어 | 6 | 0.6 | 0.3 | 0.6 | 0.3 | 3.4 | |
| 칩본딩 | 칩정렬 기술 | 10 | 0.6 | 0.6 | 1 | 1 | 10 | 6.7 |
| | 힘/온도/위치제어 | 10 | 1 | 1 | 0.6 | 0.6 | 10 | |
| | 시뮬레이션 | 7 | 0.6 | 0.3 | 0.6 | 0.6 | 4.6 | |
| | 환경 제어 | 5 | 0.6 | 0.3 | 0.3 | 0.3 | 2.3 | |
| 성형 | 금형 기술 | 6 | 0.6 | 0.3 | 0.6 | 0.3 | 3.4 | 2.4 |
| | 두께계측 기술 | 5 | 0.6 | 0.3 | 0.3 | 0.3 | 2.3 | |
| | 소재 기술 | 4 | 0.3 | 0.3 | 0.3 | 0.3 | 1.5 | |
| 솔더볼 부착 | 미세볼 프린트 | 5 | 0.3 | 0.6 | 0.3 | 0.3 | 2.3 | 2.3 |
| | 플럭스 프린트 | 5 | 0.3 | 0.6 | 0.3 | 0.3 | 2.3 | |
| 절단 | 가공률 기술 | 4 | 0.3 | 0.3 | 0.3 | 0.3 | 1.5 | 1.5 |
| | 고속 모션제어 | 4 | 0.3 | 0.3 | 0.3 | 0.3 | 1.5 | |
| 테스트 | 고속 테스트 | 6 | 0.3 | 0.3 | 0.3 | 0.6 | 2.8 | 2.6 |
| | 고온/저온제어 | 5 | 0.3 | 0.6 | 0.3 | 0.3 | 2.3 | |

관통전극 패키지의 주요 4가지 특성에 큰 영향을 미치는 공정은 칩본딩 공정과 웨이퍼 연마 공정으로 나타났다. 칩본딩 공정은 대부분의 세부기술이 패키지 특성에 큰 영향을 주고 있음을 알 수 있다 <표 2>. 특히, 칩정렬 기술, 힘/온도/위치제어 기술의 중요도가 높게 나타났다. 관통전극 패키지는 칩 내부에 다수의 접점이 있고, 접점간 간격이 좁

다. 따라서 칩정렬 정밀도가 높으면 제품 속도와 설계 유연성이 높아진다. 또한, 열압착 본딩 공정의 안정적인 품질 확보를 위하여 힘/온도/위치제어의 정밀도를 요구하고 있다. 시뮬레이션 기술, 환경제어 기술 또한 제품 특성 개선에 소폭 기여할 것이다. 다음으로 웨이퍼 절단 공정과 테스트 공정이 중요한 기술로 분석되었다.

<표 3> 관통전극 제품 특성-후공정 기술 교차영향분석

| 구 분 | 초기 중요도 | 제품 특성 개선 시 공정 기술 발전 확률 | | | | | | | | | | 가중 평균 중요도 (정규 화) | |
|-----------|-----------|------------------------|---------------------------------|-----------------------|-----------------------------|----------------------------|-----------------------|---|-----------------------|------------------|-----------------------|------------------------------|---------------------------------|
| | | 웨이퍼 연마 | | 웨이퍼 절단 | | | 칩본딩 | | | 테스트 | | | |
| | | 가 공 틀 기 술 | 실 시 간 두 께 측 정 | 가 공 틀 기 술 | 레이 저 가 공 기 술 | 정 밀 모 션 제 어 | 칩 정 렬 기 술 | 힘 / 온 도 / 위 치 제 어 | 시 물 레 이 션 | 환 경 제 어 | 고 속 테 스 트 | | 고 온 / 저 온 제 어 |
| 칩두께 감소 | 10 | 1 | 1 | 0.6 | 0.6 | 0.6 | 0.3 | 1 | 1 | 0.3 | 0.3 | 0.3 | 10.0 |
| 원가 절감 | 7 | 0.6 | 0.6 | 0.3 | 0.6 | 0.3 | 0.6 | 1 | 0.6 | 0.3 | 0.3 | 0.3 | 5.5 |
| 설계 유연성 증가 | 7 | 0.3 | 0.3 | 0.3 | 0.6 | 0.6 | 1 | 0.6 | 1 | 0.3 | 0.3 | 0.3 | 5.6 |
| 패키지 속도 향상 | 10 | 0.3 | 0.3 | 0.3 | 0.3 | 0.3 | 1 | 0.6 | 0.6 | 0.6 | 1 | 0.3 | 8.0 |

관통전극 패키지 제품 특성이 주요 공정기술 발전에 미치는 영향과 특성별 중요도는 <표 3>과 같다. 주요 공정기술은 <표 2>에서 타 공정 대비 상대적 중요도가 높았던 상위 4개 공정기술이다. 칩두께 감소가 공정기술 발전의 가장 강력한 동인(driver)이며, 특히 웨이퍼 연마와 칩본딩 기술 발전을 촉진시킨다. 패키지 속도 향상은 칩본딩 공정 중 칩정렬 기술과 테스트 공정 중 고속테스트 기술 발전의 동인이다. 원가 절감과 설계 유연성 역시 칩본딩 중 칩정렬 기술과 힘/온도/위치/제어 기술, 시뮬레이션 기술 발전을 확실히 자극한다. 관통전극 패키지의 경우 공정기술→제품특성, 제품특성→공정기술로의 조건부 발전확률이 쌍방향으로 거의 유사하다.

<표 4> 후공정 기술-하이브리드 제품 특성 교차영향분석

| 구 분 | 초기 중요도 | 공정 기술 발전 시 제품 특성 개선 확률 | | | | 가중 평균 중요도 (정규화) | 공정 평균 중요도 | |
|-----------|-----------|------------------------|----------|-----------------|-----------------|--------------------------|-----------------|-----|
| | | 칩두께 감소 | 원가 절감 | 설계 유연성 증가 | 패키지 속도 향상 | | | |
| 웨이퍼 연마 | 가공률 기술 | 7 | 1 | 0.6 | 0.3 | 0.3 | 4.3 | 5.5 |
| | 실시간 두께측정 | 7 | 1 | 0.3 | 0.6 | 0.3 | 4.3 | |
| | 플라즈마 연마 | 9 | 1 | 1 | 0.6 | 0.3 | 7.3 | |
| | 화학적기계연마 | 9 | 0.3 | 1 | 0.6 | 0.6 | 6.3 | |
| 웨이퍼 절단 | 가공률 기술 | 5 | 0.6 | 0.3 | 0.3 | 0.3 | 2.1 | 3.2 |
| | 레이저 가공기술 | 6 | 0.6 | 0.3 | 0.6 | 0.3 | 3.0 | |
| | 정밀 모션제어 | 6 | 0.6 | 0.3 | 0.6 | 0.3 | 3.0 | |
| | 플라즈마절단 | 7 | 0.6 | 0.6 | 1 | 0.3 | 4.9 | |
| 칩본딩 | 칩정렬 기술 | 10 | 0.6 | 1 | 1 | 1 | 10.0 | 6.9 |
| | 힘/온도/위치제어 | 10 | 1 | 1 | 0.6 | 0.6 | 8.9 | |
| | 시뮬레이션 | 8 | 0.6 | 0.3 | 1 | 0.6 | 5.6 | |
| | 환경 제어 | 7 | 0.6 | 1 | 0.3 | 0.3 | 4.3 | |
| | 플라즈마 표면처리 | 8 | 0.3 | 1 | 0.6 | 0.6 | 5.6 | |
| 성형 | 금형 기술 | 6 | 0.6 | 0.3 | 0.6 | 0.3 | 3.0 | 2.1 |
| | 두께계측 기술 | 5 | 0.6 | 0.3 | 0.3 | 0.3 | 2.1 | |
| | 소재 기술 | 4 | 0.3 | 0.3 | 0.3 | 0.3 | 1.3 | |
| 솔더볼 부착 | 미세볼 프린트 | 5 | 0.3 | 0.6 | 0.3 | 0.3 | 2.1 | 2.1 |
| | 플럭스 프린트 | 5 | 0.3 | 0.6 | 0.3 | 0.3 | 2.1 | |
| 절단 | 가공률 기술 | 4 | 0.3 | 0.3 | 0.3 | 0.3 | 1.3 | 1.3 |
| | 고속 모션제어 | 4 | 0.3 | 0.3 | 0.3 | 0.3 | 1.3 | |
| 테스트 | 고속 테스트 | 7 | 0.3 | 0.3 | 0.3 | 0.6 | 2.9 | 2.5 |
| | 고온/저온제어 | 5 | 0.3 | 0.6 | 0.3 | 0.3 | 2.1 | |

관통전극 패키지의 차세대 제품인 하이브리드 패키지 제품특성과 후공정 기술간 교차영향분석 결과는 <표 4>와 같다. 관통전극 패키지와 유사하게 칩본딩, 웨이퍼 연마, 웨이퍼 절단, 테스트 기술이 제품특성 개선을 촉진하는 중요기술로 전망된다. 즉, 적층 아키텍처 패러다임하에서는 위의 4공정이 제품-공정기술 공진화의 핵심으로 예상된다. 주목할 만한 특징은 화학적기계연마(CMP, chemical mechanical polish)와 플라즈마(plasma) 응용 기술의 부상이다. 화학적기계연마 기술은 칩 본딩 면의 금속(접점부)과 비금속(실리콘)면의 적절한 단차를 만들어주는 기술로 설비-소재 양 측면에서 원가 절

감과 제품 고속화에 기여한다. 플라즈마 기술은 공진화의 핵심 공정기술인 칩본딩, 웨이퍼 연마, 웨이퍼 절단의 발전을 촉진할 수 있다. 칩 두께가 얇아질수록 칩 깨짐에 의한 가공 불량, 칩 강도 저하 문제가 발생한다. 특히 하이브리드 제품의 본딩 공정에서는 이로 인한 파티클 오염이 심각한 문제이다. 플라즈마 기술은 이러한 문제를 최소화할 수 있으며, 이를 통해 칩두께 감소와 원가 절감에 기여할 수 있다.

<표 5> 하이브리드 제품 특성-후공정 기술 교차영향분석

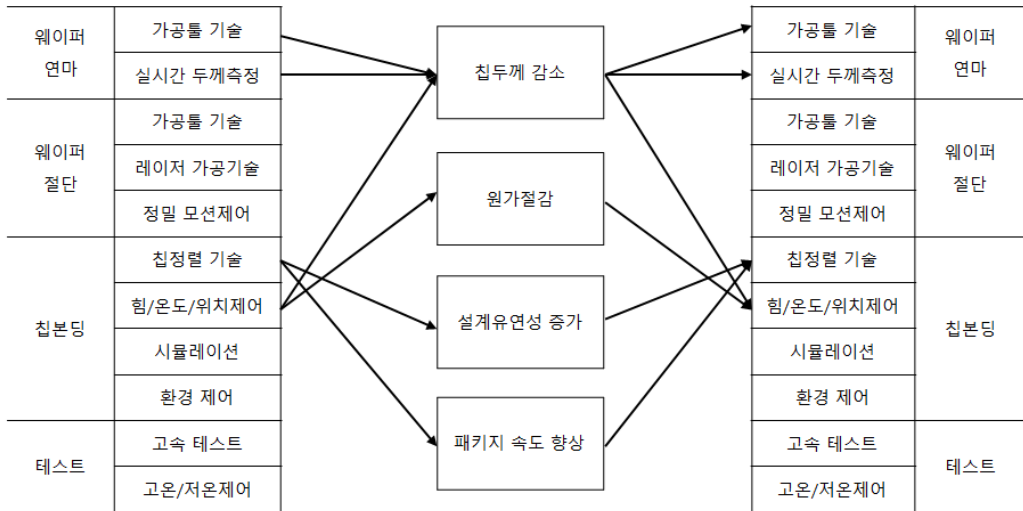
| 구 분 | 초기 중요도 | 제품 특성 개선 시 공정 기술 발전 확률 | | | | | | | | | | | | | | 가중 평균 중요도 (정규화) | |
|-----------|-----------|------------------------|---------------------------------|----------------------------|---------------------------------|-----------------------|-----------------------------|------------------------|----------------------------|-----------------------|---------------------------------------|-------------------|--------------|----------------------------------|-----------------------|--------------------------|-----------------------------|
| | | 웨이퍼 연마 | | | | 웨이퍼 절단 | | | | 칩본딩 | | | 테스트 | | | | |
| | | 가 공 틀 기 술 | 실 시 간 두 께 측 정 | 플 라 즈 마 연 마 | 화 학 적 기 계 연 마 | 가 공 틀 기 술 | 레이 저 가 공 기 술 | 정 밀 모 션 제어 | 플 라 즈 마 절 단 | 칩 정 렬 기 술 | 힘 / 온 도 / 위 치 제어 | 시 물 레이 션 | 환 경 제어 | 플 라 즈 마 표 면 처리 | 고 속 테 스 트 | | 고 온 / 저 온 제어 |
| 칩두께 감소 | 10 | 1 | 1 | 0.6 | 1 | 0.6 | 0.6 | 0.6 | 0.6 | 1 | 1 | 1 | 0.6 | 0.3 | 0.3 | 0.3 | 10.0 |
| 원가 절감 | 7 | 0.6 | 0.6 | 0.6 | 1 | 0.3 | 0.6 | 0.3 | 0.6 | 1 | 1 | 1 | 1 | 1 | 0.3 | 0.3 | 6.8 |
| 설계 유연성 증가 | 7 | 0.3 | 0.3 | 0.3 | 1 | 0.3 | 0.6 | 0.6 | 1 | 1 | 0.6 | 1 | 0.3 | 1 | 0.3 | 0.3 | 5.9 |
| 패키지 속도 향상 | 10 | 0.3 | 0.3 | 0.3 | 0.6 | 0.3 | 0.3 | 0.3 | 0.3 | 1 | 0.6 | 0.6 | 0.3 | 0.6 | 1 | 0.3 | 6.8 |

중요도가 높은 상위 4개 공정을 대상으로 한 하이브리드 제품특성-공정기술간 교차영향분석 결과는 <표 5>와 같다. 관통전극 패키지와 동일하게 제품 주요 특성들은 칩본딩 기술의 발전을 견인하는 것으로 나타났다. 물리적인 칩두께 감소는 칩본딩과 웨이퍼 연마 기술 발전을 촉진하는 가장 중요한 기술이지만, 하이브리드 제품에서는 속도 향상보다 원가 절감을 축으로 공진화가 전개될 것으로 전망된다. 적층 아키텍처의 물리적 한계가 하이브리드 패키지 제품-공정기술 공진화의 강력한 제약조건이 될 것이다. 관통전극 제품에 비해 원가절감에 의한 공정 기술의 발전이 눈에 띄게 요구되고 있다.

3. 제품-공정기술 공진화 핵심경로

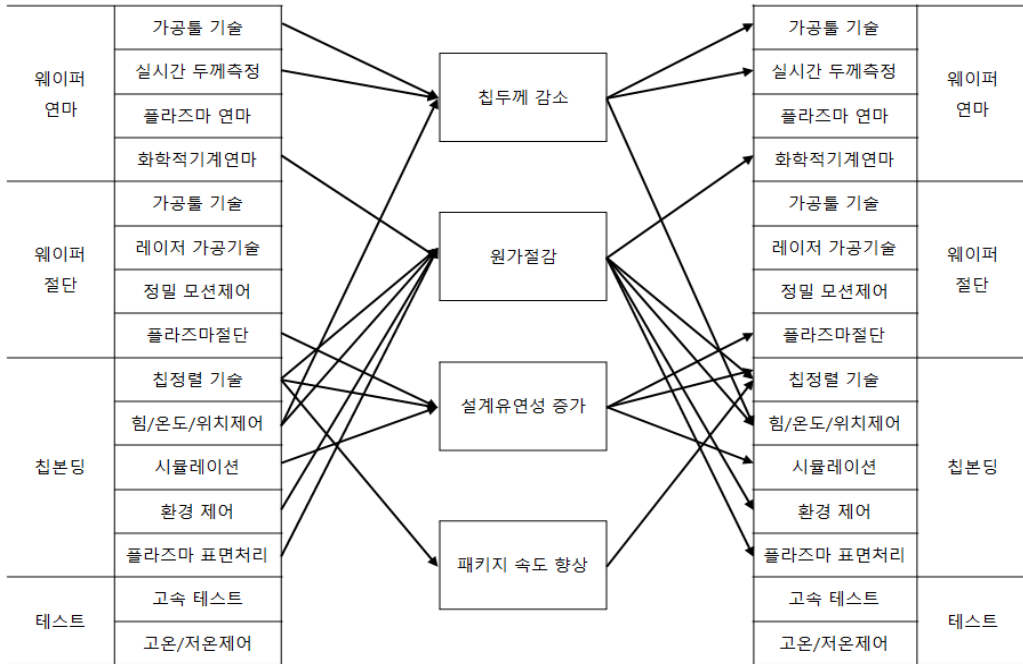
교차영향분석 결과를 기반으로 연구팀과 16명의 전문가가 공동으로 제품-공정기술 공진화 핵심경로를 도출했다. 가중평균 중요도 상위 4개 공정기술을 1차로 도출하고, 다시 4대 제품 특성에 100% 확률로 영향을 미치는 공정기술과 제품특성을 추출했다. 이 과정을 관통전극과 하이브리드 패키지에 반복 적용해 두 세대에 걸친 제품-공정기술 공진화 경로를 도출하였다.

<그림 4>는 관통전극 패키지의 공진화 경로이다. 웨이퍼 연마, 칩본딩 공정기술은 제품의 칩두께 감소 특성을 견인하고 칩두께 감소는 다시 두 공정기술의 발전을 가속한다.



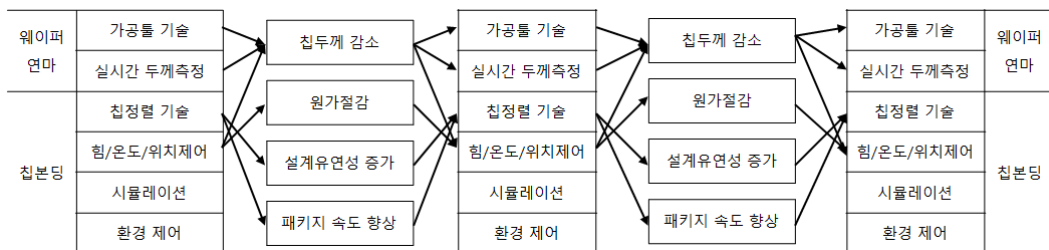
<그림 4> 관통전극 패키지 공진화 핵심경로

<그림 5>는 하이브리드 패키지 공진화 핵심경로이다. 관통전극 패키지와 유사하게 칩본딩 공정기술과 주요 제품특성간 공진화가 뚜렷이 나타난다. 신기술인 화학적기계연마, 플라즈마 절단, 플라즈마 표면처리 기술이 주요 제품특성들과 공진화 경로를 형성하기 시작하고 있으며, 차세대 제품기술 발전 촉진의 가능성을 보여주고 있다.



<그림 5> 하이브리드 패키지 공진화 핵심경로

<그림 6>은 관통전극과 하이브리드 패키지 두 세대 제품을 통해 강한 공진화 경로를 가진 기술과 제품특성을 표시한 것이다. 웨이퍼 연마공정 기술들이 칩두께 감소특성을 견인하고 또한 칩두께 감소 특성이 웨이퍼 연마 공정기술들을 견인한다. 칩본딩 공정기술 중 칩정렬 기술과 힘/온도/위치제어 기술은 4대 제품 특성을 발전시키고 이 특성들 또한 칩정렬 기술과 힘/온도/위치제어 기술의 발전을 강하게 요구한다. 즉, 웨이퍼 연마 공정의 가공률 기술, 실시간 두께측정 기술, 칩본딩 공정의 칩정렬 기술, 힘/온도/위치제어 기술 등 4가지 기술은 관통전극과 하이브리드 제품의 주요 특성에 영향을 미치며 기술과 제품의 공진화 경로를 형성하고, 후공정 기술의 핵심 기술이라 할 수 있다.



<그림 6> 관통전극-하이브리드 패키지 공진화 핵심경로

4. 기술 레이더

전술한 바와 같이 기술 레이더는 1)기술 발견, 2)핵심기술 선택, 3)기술가치 평가, 4)보급의 프로세스를 따라 구축, 활용된다. 기술 발견 및 핵심기술 선택은 앞 절에서 완료했으므로 본 절에서는 공진화 관계를 반영한 기술가치 평가 및 보급을 위한 시각화 결과를 소개한다.

<표 6> 핵심 공정기술 가치평가

| 구분 | 기술 중요도 | 기술 가능성 | | 기술 가능성 (가중합) | 기업 대응 | |
|-----------|-----------|-------------|--------------|--------------------|----------|--------|
| | | 연구개발 가능성 | 공정 적용 가능성 | | | |
| 웨이퍼 연마 | 가공툴 기술 | 4.3 | 6 | 7.2 | 6.6 | 소규모 시험 |
| | 실시간 두께측정 | 4.3 | 5.4 | 8.4 | 6.9 | 연구개발 |
| | 플라즈마 연마 | 7.3 | 2.8 | 5.2 | 4.0 | 연구개발 |
| | 화학적기계연마 | 6.3 | 8.4 | 7.2 | 7.8 | 연구개발 |
| 웨이퍼 절단 | 가공툴 기술 | 2.1 | 7 | 6.4 | 6.7 | 소규모 시험 |
| | 레이저 가공기술 | 3.0 | 1.4 | 7.2 | 4.3 | 모니터링 |
| | 정밀 모션제어 | 3.0 | 8 | 8.4 | 8.2 | 연구개발 |
| 칩본딩 | 플라즈마 절단 | 4.9 | 2.2 | 5.8 | 4.0 | 연구개발 |
| | 칩정렬 기술 | 10 | 9.4 | 9.2 | 9.3 | 연구개발 |
| | 힘/온도/위치제어 | 8.9 | 8.9 | 9.2 | 9.1 | 연구개발 |
| | 시뮬레이션 | 5.6 | 2.4 | 4.2 | 3.3 | 연구개발 |
| | 환경 제어 | 4.3 | 2.2 | 6.8 | 4.5 | 소규모 시험 |
| 성형 | 플라즈마 표면처리 | 5.6 | 8.4 | 8.2 | 8.3 | 연구개발 |
| | 금형 기술 | 3.0 | 3.2 | 7.2 | 5.2 | 소규모 시험 |
| | 두께계측 기술 | 2.1 | 8.4 | 7.4 | 7.9 | 소규모 시험 |
| 솔더볼 부착 | 소재 기술 | 1.3 | 5.2 | 7.2 | 6.2 | 소규모 시험 |
| | 미세볼 프린트 | 2.1 | 1.9 | 5.5 | 3.7 | 모니터링 |
| 절단 | 플렉스 프린트 | 2.1 | 2.5 | 6.5 | 4.5 | 모니터링 |
| | 가공툴 기술 | 1.3 | 6.4 | 6.4 | 6.4 | 소규모 시험 |
| 테스트 | 고속 모션제어 | 1.3 | 1.4 | 6.8 | 4.1 | 모니터링 |
| | 고속 테스트 | 2.9 | 6.2 | 7.2 | 6.7 | 소규모 시험 |
| | 고온/저온제어 | 2.1 | 2.2 | 6.4 | 4.3 | 소규모 시험 |

기술 가치평가에 가장 널리 활용되는 평가기준은 기술 매력도와 기술 가능성(addressability)이다 (Kerr et al., 2018; Rohrbeck, 2015). 전자는 기술의 잠재가치를, 후자는 기술 개발

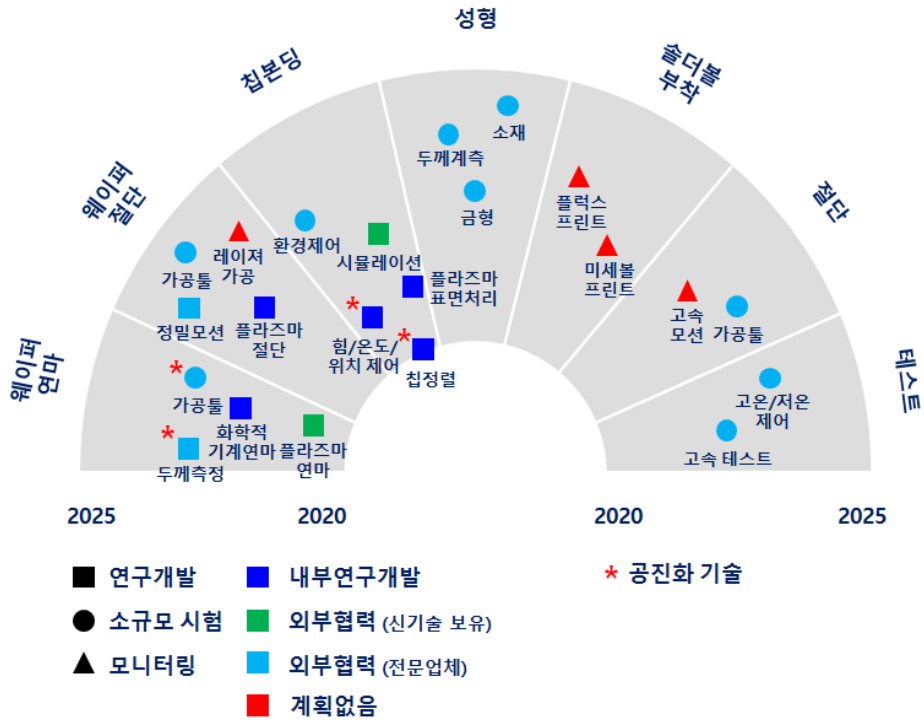
및 사업화 실패의 위험을 평가한다. 본 연구에서는 교차영향분석을 통해 제품의 기술적, 경제적 가치에 대한 공정기술의 기여도를 종합한 기술 중요도를 계산했다. 세부 평가기준이 기술 매력도의 주요 평가기준과 일치하므로, 본 연구에서는 기술 중요도를 기술 매력도의 대용지표(proxy measure)로 활용했다. 연구팀과 16명의 전문가는 기존 평가지표와 실무에서 활용되는 평가지표들을 검토해 반도체 공정 기술 가능성의 핵심지표로 1) 연구개발 가능성, 2)공정 적용 가능성을 선택했다. 기술 중요도와 같은 1~10 척도를 적용해 1(매우 낮음), 3(낮음), 7(보통), 10(높음)의 4단계로 평가했으며, 두 지표에 0.5의 가중치를 적용해 가중 합을 <표 6>과 같이 계산했다. 기업 대응은 기술 가능성 대비 중요도를 고려해 1)연구개발, 2)소규모 시험, 3)모니터링의 세 가지로 분류했다.

평가 과정에서 주목할 것은 공진화 관계 기술의 기업 대응 양식이다. 성형공정의 금형 기술, 두께계측 기술, 소재 기술은 기술 중요도는 낮으나 공정 적용 가능성을 포함한 기술 가능성이 상대적으로 높아 소규모 시험 연구개발 및 적용이 적합한 기업 대응이다. 그러나 제품-공정기술 공진화의 핵심기술인 칩정렬 및 힘/온도/위치 제어기술은 주요 지지기술이므로, 칩본딩 공정의 제품 특성 기여도를 높이기 위해서는 내부 연구개발이 불가피하다. 비슷한 중요도를 지니는 가공툴 기술은 소규모 시험 대상, 실시간 두께 측정 기술은 연구개발 대상인 이유도 같다. 즉, 공진화 관계를 반영하면 제품-공정기술의 진화를 가속할 수 있으며 병목(bottleneck) 현상을 최소화하는 장점을 기대할 수 있다.

기술 가치평가 결과를 기술레이더 형태로 시각화하면 <그림 7>과 같다. 대상 기술들의 분석기간은 2020~2025년이며, 개별 후공정을 레이더상의 기술 영역으로 정의했다. 세부 공정기술들을 도형 형태에 따라 연구개발, 소규모 시험, 모니터링 대상으로 분류했으며, 도형 색에 따라 내부 연구개발, 외부협력(신기술 보유), 외부협력(전문업체), 계획 없음으로 분류했다. 외부협력(신기술 보유)은 선행기술을 개발 또는 보유하고 있는 연구소, 업체와 신기술 도입을 위하여 협력하는 것이고, 외부협력(전문업체)은 새로운 기술은 아니지만 해당 분야를 전문적으로 취급하는 업체를 통해 협력하는 것이다. 앞서 분석된 공진화 경로의 핵심 기술들은 (*)표시를 통해 레이더 상에 나타냈다. 공진화 핵심 기술들은 내부적인 연구개발을 통해 꾸준히 기술력을 향상시키고 제품개발 동향에 맞춰 경쟁력을 가질 수 있도록 선행기술을 확보할 수 있어야 한다.

공진화의 핵심기술인 칩본딩 세부기술들은 내부 연구개발 프로젝트로 진행해야 하며, 주요 연관공정인 웨이퍼 연마와 웨이퍼 절단의 주요 기술들도 자사 기술역량에 따라 내부 연구개발 프로젝트나 외부 협력을 통해 획득해야 한다. 솔더볼 부착과 절단공정 주요 기술은 소규모 시험 및 모니터링이 적합하다. 금형공정의 세부 기술들은 전문업체의 기

술동향을 모니터링하며 필요시 간단한 평가를 통해 도입할 수 있을 것이다.



<그림 7> 하이브리드 패키지 공정기술 기술레이더

V. 결론

본 연구에서는 급진적인 변화가 진행되고 있는 반도체 제품과 제품을 개발, 양산하기 위한 공정기술간 교차영향 분석을 실시하여 세부적인 핵심 기술을 구체화하고 제품-기술간 공진화 핵심 경로를 파악하였다. 또한 교차영향 분석 결과와 기술가치 평가 결과를 반영하여 공진화 기반의 기술 인텔리전스 도출 방안을 제시하였다. 제품기술의 물리적 한계로 반도체는 이미 제품특성과 공정기술의 동시 진화가 요구되고 있다. 즉, 메모리 반도체 선평 미세화 한계로 인해 후공정을 활용한 2.5 / 3차원 제품기술 발전이 가속화되고 있으며, 제품 로드맵을 통해 이와 같은 최근 동향을 확인할 수가 있다.

현재 세대 제품인 관통전극 패키지와 차세대 제품인 하이브리드 제품을 연구범위로 설정하고, 공정기술이 제품특성에 미치는 영향과, 반대로 제품특성이 공정기술에 미치는 영향을 교차영향 분석을 통해 파악하고 핵심 공진화 경로를 파악하였다. 분석 결과 주요 제품특성에 영향을 미치는 핵심 공정으로는 칩본딩 공정과 웨이퍼 연마 공정이었으며, 이 공정을 구성하는 세부 기술들이 대부분 제품의 특성에 크고 작은 영향을 미치는 동시에 공진화 경로상에도 핵심 경로를 이루고 있었다. 특히, 칩본딩 공정의 칩정렬 기술, 힘/온도/위치제어 기술과 웨이퍼 연마공정의 가공률 기술, 실시간 두께측정 기술은 공정의 핵심 기술이자 공진화의 핵심 경로를 이루는 기술로 분석되었다. 이와 같은 기술은 반도체 제품을 연구하는 기관이나 기업이 반드시 확보해야 하는 기술이며 내부적인 연구개발을 통하여 확보하는 것이 유리하다. 또한, 웨이퍼 절단, 테스트 공정의 몇몇 세부 기술도 중요성이 높아지고 있음을 알 수 있었다.

본 연구에서 제시한 공진화 기반 인텔리전스는 제품특성-공정기술간 관계를 기술별로 분석할 수 있으며, 공진화 관계를 반영할 뿐만 아니라 기술 중요도와 기술 가능성에 따라 연구개발, 소규모 시험, 모니터링 등 몇 가지 방식으로 기업이 대응해야 할 방안을 제안한다. 이에 따라 내부 전략 및 상황을 고려한 체계적인 기술 확보 방안을 수립하고 효율적인 리소스 분배가 가능하도록 전략을 수립할 수 있다. 또한 제품-공정기술간 공진화 관계가 있는 산업 및 제품에도 활용가능하며, 특히 기술 진화론적인 측면에서 제품-공정기술의 공진화 실증분석을 위한 도구로 활용이 가능하다는 점에 의의가 크다.

본 연구는 학술적 측면에서 제품-기술간 공진화를 세부기술 단위에서 구체화했으며 기술 공진화 이론과 기술 인텔리전스의 접점을 제시했다는 데 의미가 있다. 실무적 측면에서는 제품-기술간 기술 중요도와 공진화 과정을 상세히 분석할 수 있도록 방법론을

제시하고, 분석된 공진화 관계를 기존 기술전략 및 기획도구에 반영해 기업의 미래준비 역량과 전략기획의 신뢰성을 제고하는 방법을 구체화했다는 점에서 가치가 있다.

전술한 여러 가지 장점에도 불구하고 본 연구 방법은 불가피하게 몇 가지 한계를 가진다. 첫째, 교차영향 분석에 활용할 수 있는 시계열 기술 데이터 부족으로 인해 정량적 분석이 불가능하고, 불가피하게 전문가 판단에 의존하고 있다. 정확히 말하자면, 지금까지 제품특성과 공정기술의 관계를 직관적으로 분석할 수 있는 기술 데이터를 체계적으로 정의하지 못했고, 그렇기 때문에 정량적인 데이터를 확보할 수가 없었다. 본 연구에 의한 연관관계를 기반으로 향후 교차영향 분석에 활용할 수 있는 시계열을 포함한 데이터의 정의, 수집, 분석방법에 대한 연구를 통해 이를 보완 할 필요가 있다. 둘째, 시스템 반도체와 같이 제품 복잡도가 높고 다양한 융복합 가능성이 높은 경우에는 시각화 및 전문가 평가의 왜곡(bias) 문제가 증가하는데, 이를 통제할 적절한 방법이 없다. 세계적으로 시스템 반도체는 메모리 반도체 2배 이상의 규모이며, 기술적 융복합화가 활발히 일어나고 있다. 이러한 기술의 공진화 분석을 위해서는 공정기술과 제품특성을 더욱 세분화하고 구체화하여 이와 같은 단점을 보완할 필요가 있다. 셋째, 플랫폼과 보완재 기술 간 상호의존관계도 중요한 문제이나, 본 연구에서는 대상 기술에서 플랫폼-보완재 기술 정의 및 관계 파악이 어렵고 데이터의 부재로 다루지 못했다. 마지막으로 스카우팅 네트워크의 부재로 인해 기술레이더 본래의 목적인 광범위한 기술정보 수집 달성이 어려웠다. 효과적인 연구를 위해서는 최신 고급 정보의 수집 방안을 연구하고, 평가, 검증시스템을 보다 정밀하게 설계, 구성하는 것이 필요하다.

참고문헌

(1) 국내문헌

- 권철신, 박준호, 장동훈 (2003), “로드맵의 표현방식과 작성절차에 대한 이론적 고찰”, 『한국경영과학회』
- 황기하 (2008), “기술로드맵의 활용 현황 및 향후 발전방향”, 『한국과학기술기획평가원』
- 박현석 (2014), “Function-based Patent Analytics for Technology Intelligence”, 『포항공과대학교 대학원』
- 이동희 (2018), “크로스 임팩트분석을 활용한 국내 ICT 융합산업의 정보보호정책 분석”, 『충북대학교 대학원』
- 정용복 (2012), “기술로드맵을 위한 핵심기술선정에 관한 연구”, 『성균관대학교 대학원』
- 한국정보화진흥원(2009), “성공적 공공 정책 수립을 위한 미래전략 연구 방법론 (FROM) version 1.0”

(2) 국외문헌

- Allen, P. M., & Sanglier, M. (1978). Dynamic models of urban growth. *Journal of Social and Biological Structures*, 1(3), 265-280.
- Barczak, G., Griffin, A., & Kahn, K. B. (2009). Perspective: trends and drivers of success in NPD practices: results of the 2003 PDMA best practices study. *Journal of product innovation management*, 26(1), 3-23.
- Basalla G. (1988). *The History of Technology*, Cambridge University Press, Cambridge.
- Belloc, F., Nicita, A., & Parcu, P. L. (2013). Liberalizing telecommunications in Europe: path dependency and institutional complementarities. *Journal of European Public Policy*, 20(1), 132-154.
- Brenner, M.S., 1996. Technology intelligence and technology scouting. *Competitive Intelligence Review* 7, 20-27.
- Cohen, W. M., & Levinthal, D. A. (1990). Absorptive capacity: A new perspective on learning and innovation. *Administrative science quarterly*, 35(1), 128-152.
- David, P. A. (1975). *Technical choice innovation and economic growth: essays on American and British experience in the nineteenth century*. Cambridge University Press.
- David, P. A. (1985). Clio and the economics of QWERTY. *The American Economic Review*, 75(2), 332 - 337.
- David, P. A., & Rothwell, G. S. (1996). *Standardization, diversity and learning: Strategies for*

- the coevolution of technology and industrial capacity. *International Journal of Industrial Organization*, 14(2), 181-201.
- Dedehayir, O., & Mäkinen, S. J. (2011). Determining reverse salient types and evolutionary dynamics of technology systems with performance disparities. *Technology Analysis & Strategic Management*, 23(10), 1095-1114.
- Dosi, G., & Nelson, R. R. (1994). An introduction to evolutionary theories in economics. *Journal of evolutionary economics*, 4(3), 153-172.
- Durand, T.(1992), "Dual technological trees: Assessing the intensity and strategic significance of technological change", *Research Policy*, Vol. 21, No. 4, pp.361-380.
- Edquist, C. (1997). *Systems of innovation: Technologies, organisations and institutions*. London: Pinter.
- Ginsberg, A., & Venkatraman, N. (1985). Contingency perspectives of organizational strategy: A critical review of the empirical research. *Academy of management review*, 10(3), 421-434.
- Ibsen, C. L., & Skovgaard Poulsen, L. (2007). Path dependence and independent utility regulation: The case of Danish energy and telecommunications regulation. *Scandinavian Economic History Review*, 55(1), 41-63.
- IEEE EPS(Electronics Packaging Society (2019). *Heterogeneous integration roadmap: Identifying long-term technology requirements for advancing the electronics industry*. IEEE.
- Kauffman, S. A. (1993). *The origins of order: Self-organization and selection in evolution*. New York: Oxford University Press.
- Kerr, C. I., Mortara, L., Phaal, R. Y. P. D. R., & Probert, D. R. (2006). A conceptual model for technology intelligence. *International Journal of Technology Intelligence and Planning*, 2(1), 73-93.
- Klevorick, A.K., Levin, R.C., Nelson, R.R., Winter & S.G., 1995. On the sources and significance of interindustry differences in technological opportunities. *Research Policy* 24, 185 - 205.
- Langlois, R. N., & Steinmueller, W. E. (1999). The evolution of competitive advantage in the worldwide semiconductor industry, 1947-1996. *The Sources of Industrial Leadership*, 19-78.
- Lee, S., Mortara, L., Kerr, C., Phaal, R., & Probert, D. (2011). Corporate document mining for technology intelligence: An analysis of needs, utilisation and possibilities. *International Journal of Technology Intelligence and Planning*, 7(2), 110-127.

- Leonard Barton, D. (1992). Core capabilities and core rigidities: A paradox in managing new product development. *Strategic management journal*, 13(S1), 111-125.
- Levin, R. C., Klevorick, A. K., Nelson, R. R., Winter, S. G., Gilbert, R., & Griliches, Z. (1987). Appropriating the returns from industrial research and development. *Brookings papers on economic activity*, 1987(3), 783-831.
- Levinthal, D., & Myatt, J. (1994). Co evolution of capabilities and industry: the evolution of mutual fund processing. *Strategic Management Journal*, 15(S1), 45-62.
- Malerba, F. (2007). Innovation and the evolution of industries. In *Innovation, Industrial Dynamics and Structural Transformation* (pp. 7-27). Springer, Berlin, Heidelberg.
- Malerba, F., Nelson, R., Orsenigo, L., & Winter, S. (2008). Vertical integration and disintegration of computer firms: a history-friendly model of the coevolution of the computer and semiconductor industries. *Industrial and Corporate Change*, 17(2), 197-231.
- Malerba, F., & Orsenigo, L. (2015). The evolution of the pharmaceutical industry. *Business History*, 57(5), 664-687.
- Metcalfe, S. (Ed.). (2018). *Evolutionary theories of economic and technological change: present status and future prospects* (Vol. 44). Routledge.
- Murray, F. (2002). Innovation as co-evolution of scientific and technological networks: exploring tissue engineering. *Research Policy*, 31(8-9), 1389-1403.
- Nelson, R. R. (1994). The co-evolution of technology, industrial structure, and supporting institutions. *Industrial and corporate change*, 3(1), 47-63.
- Nelson, R. R. & Winter, S. (1982). *An evolutionary theory of economic change*. Belknap Press, Cambridge.
- Rinne, M. (2004). Technology roadmaps: Infrastructure for innovation. *Technological Forecasting and Social Change*, 71(1-2), 67-80.
- Robinson, D. K., Huang, L., Guo, Y., & Porter, A. L. (2013). Forecasting Innovation Pathways (FIP) for new and emerging science and technologies. *Technological Forecasting and Social Change*, 80(2), 267-285.
- Rohrbeck, R. (2010). *Corporate foresight: towards a maturity model for the future orientation of a firm*. Springer Science & Business Media.
- Rohrbeck, R., Battistella, C., & Huizingh, E. (2015). Corporate foresight: An emerging field with a rich tradition. *Technological Forecasting and Social Change*, 101, 1-9.
- Rohrbeck, R., & Kum, M. E. (2018). Corporate foresight and its impact on firm performance: A longitudinal analysis. *Technological Forecasting and Social Change*, 129, 105-116.
- Rosenberg, N. (1976). *Perspectives on technology*. CUP Archive.

- Sahal, D. (1981) Patterns of Technological Innovation. Addison-Wesley.
- Saviotti, P. P. (2005). On the co-evolution of technologies and institutions. In Towards Environmental Innovation Systems (pp. 9-31). Springer, Berlin, Heidelberg.
- Schoder, D. (2000). Forecasting the success of telecommunication services in the presence of network effects. Information Economics and Policy, 12(2), 181-200.
- Siri Boe-Lillegraven, Stephan Monerde (2015). Exploring the cognitive value of technology foresight: The case of the Cisco Technology Radar, Technological Forecasting and Social Change 101 (2015) 62 - 82
- Wagner A. 2011. The origins of evolutionary innovations. A theory of transformative change in living systems. Oxford University Press, Oxford, UK

□ 투고일: 2020.10.08. / 수정일: 2020.11.05. / 게재확정일: 2020.11.26.