

자동차용 DC-DC 컨버터의 전자파 방사 감소 방법에 대한 시뮬레이션 연구

채규수

백석대학교 ICT학부 교수

A Simulation Investigation on the Spurious Emission Reduction of the Automotive DC-DC Converter

Gyoo-Soo Chae

Professor, Division of Information Communication Technology, Baekseok University

요약 본 연구에서는 자동차용 강압 DC-DC 컨버터 모듈 설계 방법 중 변조 스위칭 잡음과 전자파 방사의 감소 방법에 대한 시뮬레이션 연구가 수행되었다. PMIC(Power Management Integrated Circuit) 칩을 이용한 4층 PCB 기본 회로가 제시되었고, 컨버터 모듈의 두 입력단자(+, -) 및 입력 필터와 PMIC 사이에서의 전자파 잡음과 전자기 방사 특성에 대한 시뮬레이션이 1.0~5.0MHz 대역과 100MHz 대역에서 수행되었다. 전도성 방사 특성은 3.0MHz와 104MHz에 대한 결과를 제시하였고, 입력포트로 되돌아오는 전도성 방사를 줄이기 위해 컨버터 출력 단자를 PCB의 3층 혹은 4층에 입력단의 전류 흐름과 반대되는 방향으로 배치하여 평균 10dB 이상의 개선효과가 나타났다. 본 연구 결과는 지금까지 제시된 불요 전자파 감소 방법에 비해 개선효과가 높아 향후 컨버터 모듈 설계에 유용하게 활용될 것으로 기대된다.

주제어 : 자동차용, DC-DC 컨버터, 전도성 방사, 시뮬레이션, 전자파 방해

Abstract In this study, a simulation investigation was conducted on the method of reducing switching noise and spurious emission among design methods for step-down DC-DC converter modules for automotive. A typical 4-layer converter circuit using a PMIC(Power Management Integrated Circuit) chip was presented, and the simulation results of conductive emissions at two input terminals (+, -) and the point between the input filter and the PMIC was performed in the 1.0~5.0MHz band and the 100MHz band. The results for the conducted and radiated emissions in the HF(3~30MHz) and VHF(30~300MHz) bands were presented. It showed an improvement of about 10dB over the bands by routing the output terminal placed on the 3 or 4-layer in the opposite direction to the input terminal. The result of this study is expected to be useful in the design of the DC-DC converter modules in the future because it gives a better improvement compared to the existing methods.

Key Words : Automotive, DC-DC converter, Conductive emission, Simulation, EMI

1. 서론

최근 다양한 분야에서 전력 변환회로가 사용되고 있고 전력 변환 효율 증가와 소형화가 요구되고 있다. 특히 최근 전기자동차에 대한 관심이 높아지고 이에 따라

DC-DC 컨버터 설계에 대한 수요가 증가하고 있다. DC-DC 컨버터는 크게 비절연형과 절연형 DC-DC 컨버터로 분류되고 비절연형 컨버터는 인덕터 에너지 축적형과 커패시터 에너지 축적형으로 분류할 수 있으

*This work was supported by the National Research Foundation of Korea(NRF) grant funded by the Korea government(MSIT) (No. 2019R111A3A01058191).

*Corresponding Author : Gyoo-Soo Chae(gschae@bu.ac.kr)

며, 인덕터 에너지 축적형은 buck converter, boost converter, buck-boost converter가 있다[1]. 일반적으로 전기가동차에서 사용되는 DC-DC 컨버터는 직류 전압을 펄스폭 변조 스위칭 방식으로 전압을 변환하는 방식을 사용한다[2,3].

본 연구에서는 PCB 회로 설계 방법에 따라 PWM(Pulse Width Modulation) 스위칭 주파수에 따른 buck converter의 잡음과 불요 전자파 방사특성 개선방법이 소개되었다[4-10]. 국제표준화 기구 IEC(International Electrotechnical Commission)는 차량 내부 장치들을 보호하기 위해 ISPR(International Special Committee on Radio Interference) 25를 제정하여 관리하고 있다[11]. Fig. 1에 제시된 기본적인 DC-DC buck converter 회로를 LM2842를 활용하여 회로를 구성하였고, 출력 단자를 PCB의 3층 혹은 4층에 입력단과 전류 흐름이 반대가 되도록 배치하여 PCB를 설계하고 잡음과 방사 특성을 분석하였다.

2. DC-DC Buck Converter

일반적으로 buck converter는 고부하 전류로 인해 전력소모가 많고 입출력 전압차가 심해서 전형적인 선형 레귤레이터를 사용하기 어려운 경우에 효율을 개선하고 배터리 사용시간을 늘리기 위해 사용된다. Buck converter는 DC 전압을 낮추고 전압과 전류의 안정화를 위한 방법으로 스위치, 인덕터, 커패시터 등과 같이 외부 열에 대해 특성이 안정적인 비소산(nondissipative) 소자를 사용한다[1]. Fig. 1에서는 동기식 DC-DC buck converter가 나타나 있다. 회로에서 상하에 배치된 두 개의 스위치는 교대로 On/Off되면서 입력 전압의 변화와 부하의 과도현상에 따라 안정된 출력 전압을 얻을 수 있게 한다.

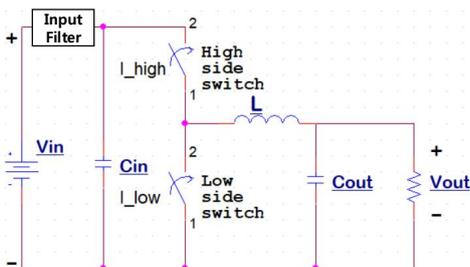


Fig. 1. A typical DC-DC buck converter circuit

3. PCB 설계 및 시뮬레이션 결과

3.1 PCB 설계

Fig. 2에서는 4-layer PCB를 사용하여 설계된 DC-DC buck converter 회로가 나타나 있다. Fig. 2(a)에서는 일반적인 회로 설계방법으로 입력 포트와 출력 포트가 1-layer에 II형태로 배치되어 있고 입력 필터 블록과 입력 포트가 일직선상에 배치된 형상이다. 그리고 2, 3, 4-layer는 via-hole과 through-hole을 통한 소자의 접지와 층간 연결을 통한 회로 접지용으로 사용되고 있다. Fig. 3에서는 입력 포트와 입력 필터 블록이 1-layer에 L형태로 배치되어 있고 출력 포트는 3-layer에 위치하고 4-layer에 출력 필터 블록이 배치되어 있다. 그리고 Fig. 4에서는 입력 포트와 입력 필터 블록이 1-layer에 L형태로 배치되어 있고 출력 포트는 출력 필터 블록과 4-layer에 위치하고 있다.

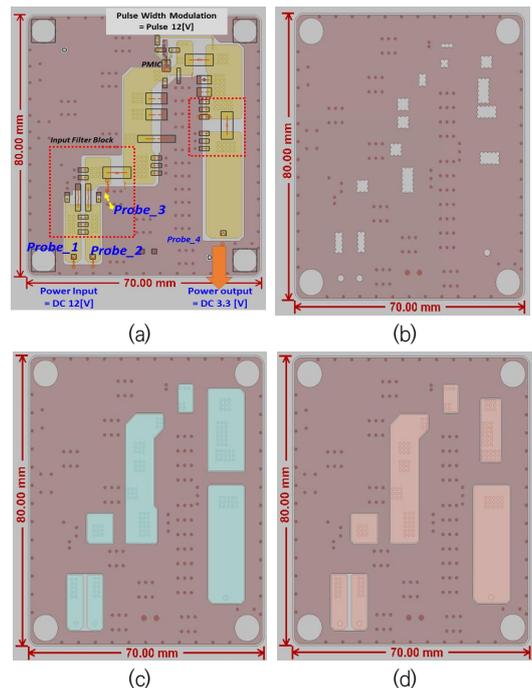


Fig. 2. A typically designed converter circuit (a) 1-layer(input & output port), (b) 2-layer, (c) 3-layer, (d) 4-layer

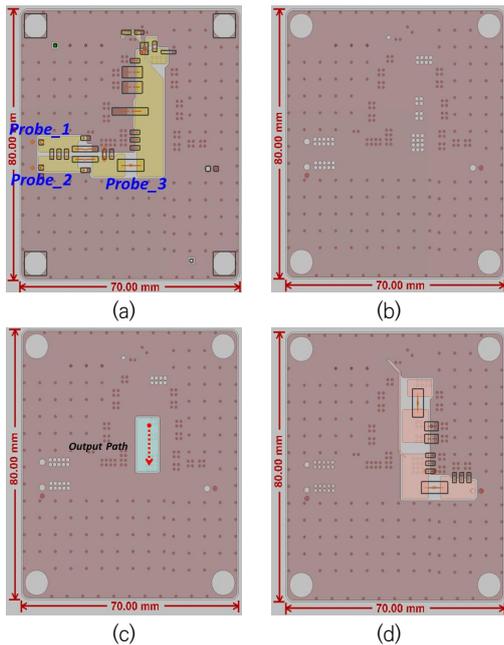


Fig. 3. A modified designed converter circuit (a)1-layer(input port & filter), (b)2-layer, (c)3-layer(output port), (d)4-layer(output filter)

3.2 전도성 방사 특성 시뮬레이션 결과

시뮬레이션은 ISPR 25 규격에서 요구하는 HF와 VHF대역에서 수행되었다. Fig. 5에서는 Fig. 2, 3, 4에 제시된 회로에 대한 전도성 방사 특성을 HF대역(3MHz)에서 수행한 시뮬레이션 결과가 나타나 있다. 전도성 방사 특성은 (a)probe 1(input +), (b)probe 2(input -), (c)probe 3(input filter)에서의 결과를 보여주고 있다. 예측된 전도성 방사 결과는 일반적인 single-layer 설계 방법의 경우 각 probe위치에서 -112.01dB, -110.85dB, -71.31dB가 방사되고 출력 포트를 3-layer와 4-layer에 배치하여 설계하는 방법에서는-122.74dB, -122.72dB, -76.19dB로 각각 10.73dB, 11.86dB, 4.88dB로 방사가 개선되는 것으로 나타났다. 이러한 결과는 플레밍의 왼손법칙에 의해 전류가 흐르는 수직 방향으로 자기장이 형성되며, 출력 단의 전류의 방향이 반대이므로 입력 포트에서 발생하는 자기장과 출력 포트에서 발생하는 자기장의 방향이 반대이므로 외부로 영향을 주는 자기장이 감소하기 때문으로 분석된다. Fig. 6에서는 Fig. 2, 3, 4에 제시된 회로에 대한 전도성 방사 특성을 VHF대역(104MHz)에서의 시뮬레이션 결과가 나타나 있다. 일반적인 single-layer 설계 방법의 경우 각 probe에서 -181.72dB, -182.96dB, -153.70dB가 방사되고 출력 포트를 3-layer와 4-layer에 배치하는 본 연구에서 제안 설계하는 방법에서는 -217.34dB, -212.12dB, -165.48dB로 각각 35.61dB, 29.15dB, 11.78dB로 방사가 개선되는 것으로 나타났다.

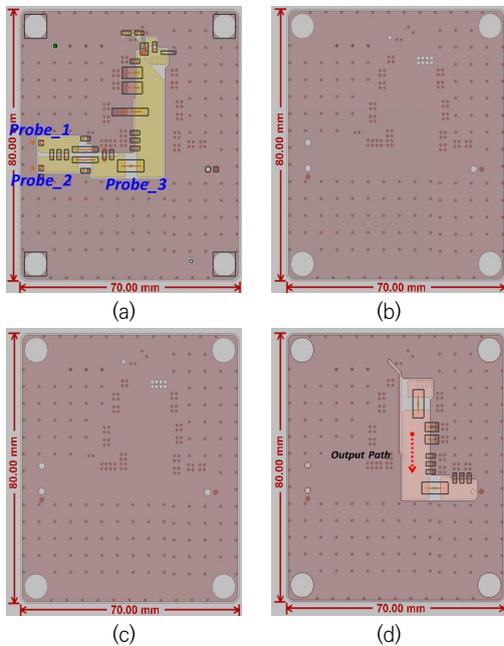
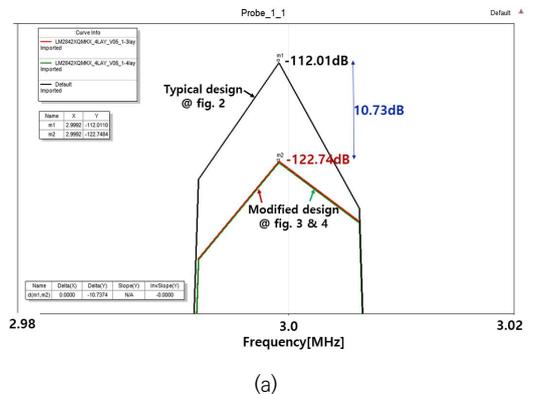
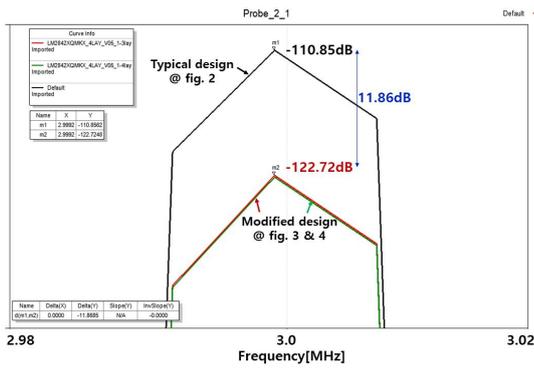
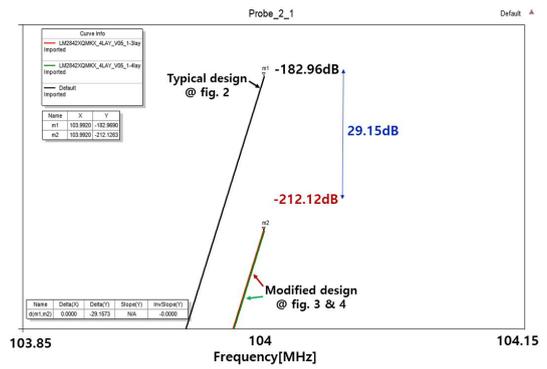


Fig. 4. A modified designed converter circuit (a)1-layer(input port), (b)2-layer, (c)3-layer, (d)4-layer (output port & filter)

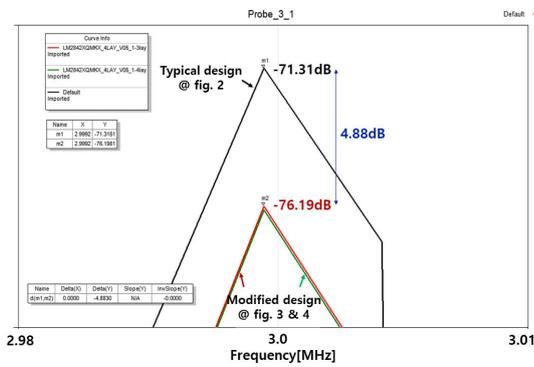




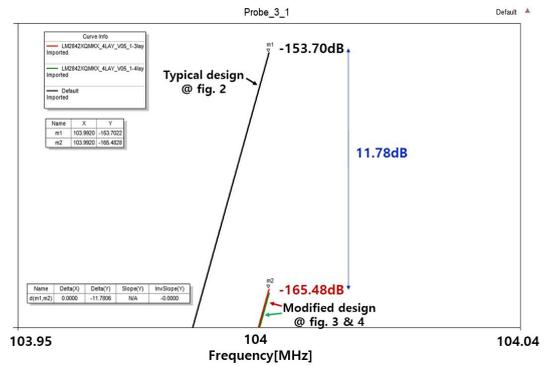
(b)



(b)



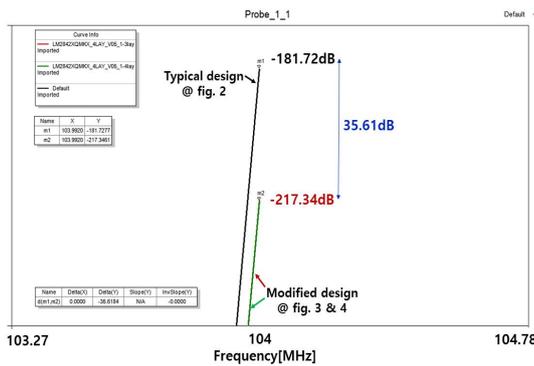
(c)



(c)

Fig. 5. Conducted emission for voltage method @3MHz (a)probe 1(input +), (b)probe 2(input -), (c)probe 3(input filter)

Fig. 6. Conducted emission for voltage method @104MHz (a)probe 1(input +), (b)probe 2(input -), (c)probe 3(input filter)



(a)

Fig. 7에서는 HF(3MHz)대역에서의 (a)Resonance mode, (b)Near Field(H-source) mode, (c)Near Field(E-source) mode 복사(Radiated) 방사특성이 제시되었다. Resonance 모드에서는 일반적인 설계에서 방사가 좁은 영역에 집중되고 Near Field(H-source) 모드에서는 1.819[A/m], 2.60[A/m]의 방사가 있고, Near Field(E-source) 모드에서는 3.83×10^2 [V/m], 4.25×10^2 [V/m]의 최대 방사가 있다. Fig. 8에서는 VHF(108MHz)대역에서의 방사특성이 제시되었다. Resonance 모드(a)에서는 일반적인 설계 회로에서 입력 필터 부분에 큰 방사가 생기는 것을 볼 수 있다. 그리고 Near Field(H-source) 모드에서는 7.89×10^{-4} [A/m], 2.60×10^{-4} [A/m]의 방사가 있고, Near Field(E-source) 모드에서는 0.832[V/m], 0.646[V/m]의 방사가 예측되어 본 연구에서 제시한 개선된 설계 회로에서 전반적으로 적은 방사가 발생할 것으로 예측되었다.

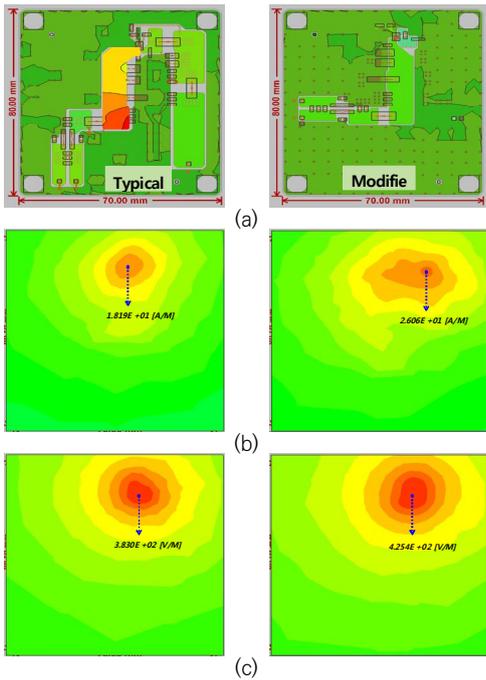


Fig. 7. Radiated emission @3MHz (a)Resonance mode, (b)Near Field(H-source) mode, (c)Near Field(E-source) mode

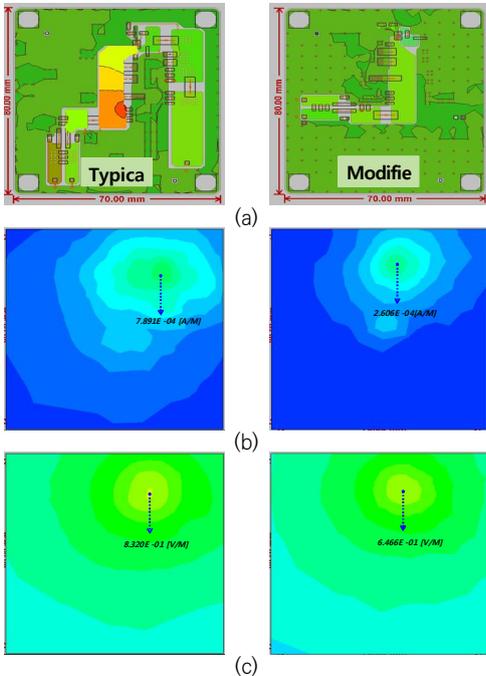


Fig. 8. Radiated emission @108MHz (a)Resonance mode, (b)Near Field(H-source) mode, (c)Near Field(E-source) mode

4. 결론

본 연구에서는 자동차용 DC-DC 컨버터 모듈 설계 방법 중 변조 스위칭 잡음과 불요 전자파 방사의 감소 방법에 대한 시뮬레이션 연구가 수행되었다. PMIC 칩을 이용한 4-layer PCB 기본 회로가 제시되었고, 컨버터 모듈의 두 입력단자(+, -) 및 입력 필터와 PMIC 사이에서의 전자파 잡음과 전자기 방사 특성에 대한 시뮬레이션이 수행되었다. 전도성 방사 특성은 ISPR 25 규격에서 요구하고 있는 HF(3.0MHz)와 VHF(104MHz) 대역에 대한 결과를 제시하였고, 공진모드와 근접 전계(Near field) 모드에서의 복사성(Radiated) 방사도 본 연구에서 제안하는 설계 방법에서 전반적으로 방사 특성이 개선되는 것으로 나타났다. 본 연구 결과는 지금까지 제시된 불요 전자파 감소 방법에 비해 개선효과가 높아 향후 컨버터 모듈 설계에 유용하게 활용될 것으로 기대된다.

ACKNOWLEDGMENTS

본 논문에 사용된 시뮬레이션 데이터 준비와 EMC 관련 기술에 대해 많은 도움을 주신 주)NEST 여재영 대표님께 감사드립니다.

REFERENCES

- [1] L. Zhao & J. Qian. (2006). *DC-DC power conversions and system design considerations for battery operated system*. Texas Instruments.
- [2] F. Mihali & D. Kos. (2006). Reduced conductive EMI in switched-mode DC-DC power converters without EMI filters: PWM versus randomized PWM. *IEEE transactions on power electronics*, 21(6), 1783-1794. DOI : 10.1109/TPEL.2006.882910.
- [3] M. Vilathgamuwa, J. Deng & K. J. Tseng. (1999). EMI suppression with switching frequency modulated DC-DC converters. *IEEE Industry Applications Magazine*, 5(6), 27-33. DOI : 10.1109/2943.798334.
- [4] J. H. Park. (2018). Analysis of Emission Characteristics of DC/DC Converter by Component Placement. *Journal of the Korea Academia-Industrial cooperation Society*, 19(2), 639-643. DOI : 10.5762/KAIS.2018.19.2.639.

- [5] G. S. Chae. (2016). An investigation Study of Electromagnetic Compatibility for Power Module. *Journal of the Korea Convergence Society*, 7(6), 23-28.
DOI : 10.15207/JKCS.2016.7.6.023
- [6] M. Pahlevaninezhad, D. Hamza & P. K. Jain. (2013). An improved layout strategy for common-mode EMI suppression applicable to high-frequency planar transformers in high-power DC/DC converters used for electric vehicles. *IEEE Transactions on Power Electronics*, 29(3), 1211-1228.
DOI : 10.1109/TPEL.2013.2260176.
- [7] A. Bhargava, D. Pommerenke, K. W. Kam, F. Centola & C. W. Lam. (2011). DC-DC buck converter EMI reduction using PCB layout modification. *IEEE Transactions on Electromagnetic Compatibility*, 53(3), 806-813.
DOI : 10.1109/TEMC.2011.2145421.
- [8] Q. Liu, S. Wang, A. C. Baisden, F. Wang & D. Boroyevich. (2007). EMI suppression in voltage source converters by utilizing dc-link decoupling capacitors. *IEEE transactions on power electronics*, 22(4), 1417-1428.
DOI : 10.1109/TPEL.2007.900593.
- [9] B. Archambeault & A. E. Ruehli. (2001). Analysis of power/ground-plane EMI decoupling performance using the partial-element equivalent circuit technique. *IEEE Transactions on Electromagnetic Compatibility*, 43(4), 437-445.
DOI : 10.1109/15.974623.
- [10] I. Novak. (1999). Reducing simultaneous switching noise and EMI on ground/power planes by dissipative edge termination. *IEEE Transactions on Advanced Packaging*, 22(3), 274-283.
DOI : 10.1109/6040.784475.
- [11] V. Rodriguez. (2012). Automotive component EMC testing: CISPR 25, ISO 11452-2 and equivalent standards. *IEEE Electromagnetic Compatibility Magazine*, 1(1), 83-90.
DOI : 10.1109/MEMC.2012.6244955

채규수(Gyoo-Soo Chae)

[중신회원]



- 2000년 12월 : Virginia Tech. 전기 공학과(공학박사)
- 2001년 1월 ~ 2003년 2월 : Amphenol Mobile, RF manager
- 2003년 3월 ~ 현재 : 백석대학교 ICT 학부 교수

- 관심분야 : 안테나 설계, 초고주파 이론, IoT 시스템
- Email : gschae@bu.ac.kr