

OLED Panel 검사 시에 Probe의 실시간 Contact 확인 가능한 시스템에 관한 연구

황미섭¹ · 한봉석¹ · 한유진¹ · 최두선¹ · 김태민¹ · 박규백¹ · 이정우¹ · 김지훈[†]
인하대학교 기계공학과^{1,†}

A study of the system that enables real-time contact confirmation of probes in OLED panel inspection

Mi-Sub Hwang¹ · Bong-Seok Han¹ · Yu-Jin Han¹ · Doo-Sun Choi¹ · Tae-Min Kim¹
· Kyu-Bag Park¹ · Jeong-woo Lee¹ · Ji-Hun Kim[†]

Department of Mechanical Engineering, Inha University^{1,†}

(Received April 10, 2020 / Revised April 25, 2020 / Accepted June 30, 2020)

Abstract: Recently, LCD (Liquid Crystal Display) has been replaced by OLDE (Organic Light Emitting Diode) in high resolution display industry. In the process of OLDE production, it inspects defective products by sending a signal using a probe during OLED panel inspection. At this time, the cause of the detection of failure is divided into two. One is the self-defect of the OLED panel and the other is the poor contact occurring in the process of contact between the two. The second case is unknown at the time of testing, which increases the time for retesting. To this end, we made a system that can identify in real time whether the probe is in contact during the inspection. A contact probe unit was designed for the system, and a stage system was implemented. An inspection system was constructed through S / W and circuit configuration for actual inspection. Finally, a system that can check contact and non-contact in real time was constructed.

Key Words: Flat-panel display, LCD, OLED, Panel inspection, Test Probe

1. 서 론

정보처리 장치는 전자빔으로 구동된 CRT(Cathode Ray Tube) 모니터에서 픽셀 단위의 LCD(Liquid Crystal Display)로 발달해왔다. 현재는 자체 발광으로 인한 저전력, 높은 색도 구현, 빠른 응답 특성, 넓은 시야각을 가진 OLED(Organic Light Emitting Diode)가 개발됨에 따라 디스플레이 시장의 변화가 일어나고 있다. 유기물을 이용하는 직·발광 형태로 제작됨으로 플렉시블(Flexible) 디스플레이 제작이 용이하고, 투명디스플레이 제작이 가능함에 따라 차세대 디스플레이로 전환되는 중요한 시점에 있다¹⁻⁵⁾.

이러한 OLED 패널의 생산 공정 중 마지막 최종 검사 장비인 오토 프로브는 패널을 고정밀 얼라인먼트하여 점등검사를 수행하는 장비로 컨택터(Contact Probe Unit)를 Data/Gate Line 전극에 일괄 접촉시켜 외부 구동회로에서 전기신호를 보내어 패널의 점등 검사를 수행한다.

OLED 디스플레이는 TFT(Thin Film Transistor)와 소자 열화 특성으로 변동이 생기기 쉽다. 이러한 변동은 화소 내에 공급되는 전류를 변화시키는데, 이는 초기 패널 특성 저하 내지는 신뢰성 문제를 발생시킬 수 있다. 이를 방지하고자 보상 회로가 필요하게 되고, cell 공정의 오토 프로브를 통하거나 모듈 공정에서 보상을 진행하게 된다. 이 경우 접촉 불량 발생할 경우 정상적인 보상이 이루어지지 않게 되어 초기 패널 특성 저하 등의 문제가 발생하므로 접촉 상태 확인이 매우 중요하다⁶⁾.

1. 인하대학교 기계공학과
† 교신저자: 인하대학교 기계공학과
E-mail: 22181416@inha.edu

패널 검사 시 불량 발생하는 경우는 두 가지로 첫 번째는 제조 과정에서 발생하는 실제 불량이고, 두 번째는 검사를 위한 접촉 과정에서 발생하는 접촉 불량이다. 그러나 현재 생산 공정에서 후자의 경우에 대해 확인이 불가능하다. 그러한 이유로 두 가지 경우 모두 불량 판정되어 사람에게 의한 재검사가 실시된다. 이는 검사 소요시간을 증대시켜 인력 및 시간의 낭비를 가져온다. 이를 방지하고자 본 논문에서는 패널 검사 시에 Probe Unit과 패널의 접촉에 대해 확인이 가능한 시스템을 만들고자 한다^{7,8)}.

2. Contact Probe 검사 시스템 설계

2.1. Contact Probe Unit 설계

Contact Probe Unit을 핀, 스프링, 스프링 하우징으로 구성하였다. 핀 가이드 구간을 확장하여 외부 충격에 강하도록 설계 반영하였고, 기존의 플런저를 제거함으로 가공의 용이성과 외부충격에 견고하게 제작하였다. 또한 전류에 의한 스프링의 피로파괴를 방지하고자 전류가 분산되도록 핀과 스프링 하우징을 설계하였다. 이러한 설계를 통해 Contact Probe의 수명이 증가할 것으로 예상된다. Fig. 1의 (c)는 설계한 Probe Unit의 비접촉 상태를, (d)는 접촉 상태를 표현하였다⁹⁾.

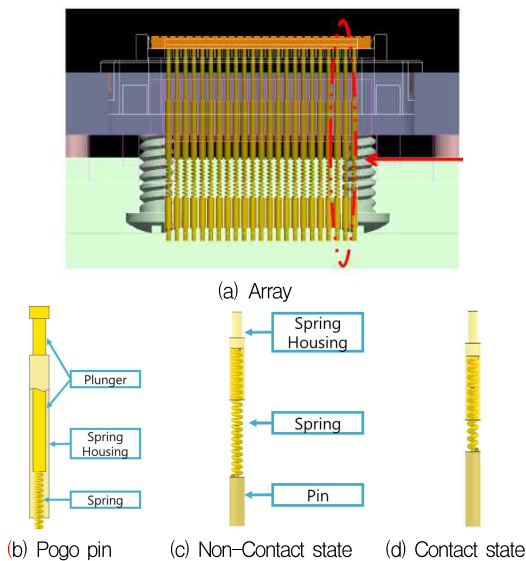


Fig. 1 Contact Probe Unit Design

또한 Fig. 1 (b) 기존 핀과 재질 및 직경은 동일하나 플런저(plunger)가 없는 타입으로 핀 몸체와 스프링이 결합한 형태로 구성되어 외부 충격에 의해 핀이 손상될 위험 요소를 제거하였다. 포고(Pogo) 몸체는 블록 몸체와 분리 가능하여 포고 핀(Pogo pin)의 교체가 가능하도록 구성하였다. Fig. 2는 Contact Probe Unit에 대한 사진이다.

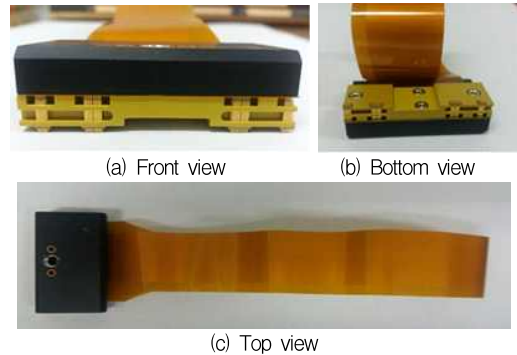


Fig. 2 Contact probe unit photo

2.2. 스테이지 시스템 구성

시스템 구성은 Contact Probe Unit이 고정될 수 있도록 Unit Table과 패널의 Contact Pad를 설정할 수 있는 X/Y/Z/θ 4개의 스테이지로 구성하였다. 모듈을 고정할 수 있는 테이블 형태로 반영하였으며, 측면에 제어 전장박스가 부착될 수 있도록 제작하였다. X/Y축 스테이지 이송 분해능은 0.1 μ m, Z축 스테이지 이송 분해능은 1 μ m, θ 축 스테이지는 스텝당 0.036°의 분해능을 갖는 시스템으로 설계하였다. Fig. 3은 설계한 제품의 모델링과 실제 시스템을 보여준다. 또한 Contact Block Unit은 블록 장착을 편리하게 하기 위해 Z/θ축을 manual로 미세 컨트롤할 수 있도록 설계에 반영하였다.

2.3. 접촉 불량 계속 시스템 개발

Probe를 통한 검사 시에 불량이 났을 때 PCB의 불량 혹은 Probe의 불량 등의 여러 가지 변수 중에 Contact이 일어나지 않았을 경우를 고려하면 경우의 수가 늘어난다. 그 부분을 줄이고자 Contact이 제대로 발생했는지에 대해 시스템을 통해 알고자 한다. 측정은 신호발생기와 Capacitor 측정기로 구성되어 동기식 전위차를 수신하여 최초 파형과의 차이를 측정하는 방식으로 구성하였다. 측정 주파수는

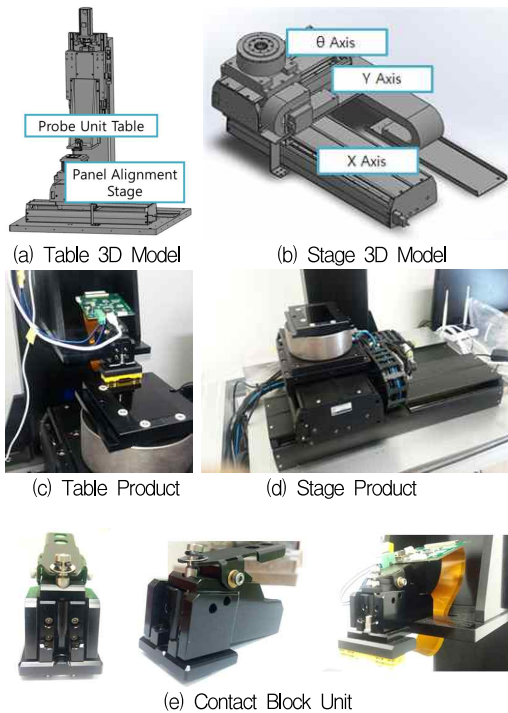


Fig. 3 Stage system 3D Model & Product

250Khz를 사용하였고 식(1)을 통해 커패시터를 측정하였다. 측정한 Capacitor 값의 Level을 기준으로 Contact Pin과 Panel의 접촉 상태를 판단하였다.

$$Z_c = \frac{1}{2\pi f C} \quad (Z_c=2547) \quad (1)$$

기준주파수의 Square Wave를 생성하여 각 채널로 인가하는 유닛과 접촉된 패널 및 프로브 블록의 출력을 직렬 신호로 출력하여 디지털 신호로 변환하는 신호변환 유닛, Digital Signal을 사용하여 커패시턴스의 용량 변화를 감지하는 유닛, 감지된 용량 변화량을 외부로 송신하는 통신 유닛과 용량 변화량을 디스플레이하는 유닛으로 구성하였다. Main Processor의 역할은 DE-MUX와 MUX의 Control과 Square wave 출력, 변화량을 누적적분 연산하여 커패시턴스를 측정하고 Main Controller와의 Interface(RS485) 통신을 담당했다.

시스템 구성은 커패시턴스 측정을 위한 Operational Amplifier(OP-AMP)를 사용한 Analog 회로와 CAV444소자를 사용한 CAV회로, AD7142의 Capacitance to Digital Conversion(CDC)회로로 되어

있으며 절연역할을 할 수 있도록 Relay 회로를 구성하여 모드전환이 가능하게 하였다.

전원을 Switch-Module Power Supply(SMPS)를 통하여 입력받는 전원부와 PC와 통신을 위한 RS485 통신, Main CPU는 Arm Module을 사용하였으며, Contact 상태 검출 데이터를 담고 있는 FPGA로 구성하였다. Contact Pin의 커패시턴스 배열에 접촉한 아날로그 값을 받아들이기 위하여 Fig. 4처럼 구성하였고, FPG커넥터를 사용하여 출력 값과 각 기능별 커패시턴스 측정 방법을 통한 출력 값을 비교하여 정상 Contact상태와 Non-Contact상태의 결과 측정에 신뢰성을 높일 수 있는 회로를 구성하였다.



Fig. 4 Instrumentation System Product

Arm Module은 각 Capacitance 측정회로의 출력을 인가받는 역할을 하며, Relay제어를 통하여 각 시스템의 Mode를 선택하였다. Arm Module의 회로설계는 Fig. 5와 같이 구성하였다. System Architecture는 AHB system bus에서 Bridge를 거쳐 APB1과 APB2로 연결되어 계측 값 측정을 위한 ADC와 상태 LED, Relay 제어 등을 위한 GPIO, 계측 및 통신을 위한 주파수 생성을 위한 Timer등 각 기능을 수행하였다. 이때 Bus구조를 사용하기 때문에 각 기능별 순차적으로 시행이 된다.

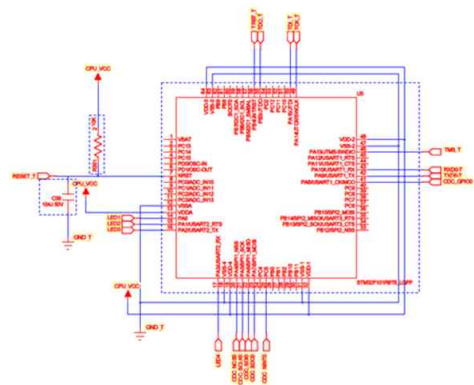


Fig. 5 Arm Module Circuit Design

OP-AMP를 이용한 아날로그 회로를 기반으로 Capacitance 용량 값을 입력받아 Analog to Digital (ADC) 변환을 통하여 메인 프로세서에 측정좌표를 전달하여 모니터링 할 수 있도록 설계하였다. 아날로그 회로 구성으로 Complex Programmable Logic Device (CPLD)에서 Clock을 받아들인 값을 삼각파로 Capacitor값을 읽기 쉽도록 변화하기 위한 적분기, 전류를 전압으로 변경하기 위한 전류-전압 변환기, 저역통과필터와 DC값을 증가시키기 위한 증폭기로 구성하였다.

Capacitance to Digital Converter (CDC) 소자인 AD7142를 사용하여 12bit의 정확도로 40개의 센서 입력 각각에 대한 Capacitance 측정값을 생성할 수 있도록 하였다. 각 측정 주기 이후 또는 Serial Peripheral Interface (SPI) 버스가 측정값들을 컴퓨터와 연동하여 UI로 표현할 수 있도록 구현하였다. AD7142는 SRC 신호 상에 250KHz 구형파(Square Wave)신호를 전송하여 센서 패드에 Pogo pin 접촉시켜 수신된 SRC 강도를 측정하였다. Contact 상태의 Capacitance가 SRC 신호 수신 강도에 비례하기 때문에 각각의 Contact/Non-Contact 상태의 Capacitance의 변화를 감지하고 그 양을 측정할 수 있다.

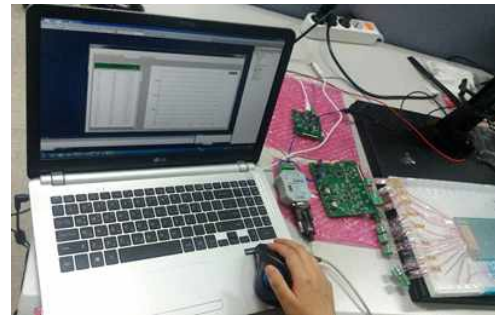
회로는 전원부의 보호를 위한 바이패스 캐패시터를 사용하였으며, 각 캐패시터를 측정하기 위한 캐패시터 값을 실험을 통하여 결정한다. Micro Controller Unit (MCU)와의 SPI통신을 위하여 Chip Select, Interrupt, Data In/Out, Clock 등을 사용하여 회로를 구성하였다. Fig. 6은 구성한 시스템에 대한 사진이다.



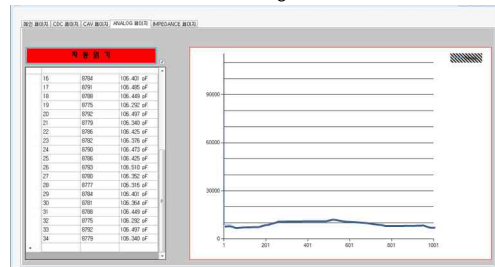
Fig. 6 Instrumentation System Overall Photo

3. 측정 및 결과

제작한 계측 시스템을 통해 Fig. 7 (a)처럼 아날로그 회로의 출력 테스트를 진행하였다. 아날로그 회로 GUI는 ADC 소자를 사용한 측정값을 반복 측정하였고, 그 값이 Fig. 7 (b)에서 보듯이 그래프로 출력되도록 구성하였다.



(a) Measuring Scene



(b) Analog Output GUI

Fig. 7 Analog Output Measurement

이를 이용해 커패시턴스를 1[pF]부터 10[pF]까지 측정하였다. 증폭기를 거치지 않은 1차 출력전압과 최종 출력전압 데이터, ADC의 데이터 값은 Table 1과 같다.

Table 1 Output by Capacitor Capacity

Capacitor vol. [pF]	1' output [V]	Output voltage [V]	ADC measured value [V]
0 (Open)	1.87	0.25	5,781
1	2.26	0.73	13,408
2	2.34	1.1	19,429
3	2.47	1.31	23,874
4	2.57	1.69	28,135
5	2.69	1.93	31,919
6	2.71	2.06	36,197
7	2.80	2.32	38,256
8	2.86	2.45	40,735
9	2.92	2.66	43,547
10	3.08	2.77	46,254
Short	4.00	4.75	65,535

실험결과 캐패시터 용량별에 따른 출력전압은 선형으로 출력되는 것을 확인할 수 있으며 ADC값 역시 5781부터 65535까지 순차적으로 변화하는 것

- the Technology and Development of Flexible Display”, Electronics and Telecommunications Trends, Vol.23, No.5, pp. 153-163, 2008.
- 6) B. G. Yu, S. H. Park, C. S. Hwang, “Innovation of TFT Technology for Display”, Electronics and Telecommunications Trends, Vol.27, No.5, pp. 109-125, 2012.
 - 7) J. P. Stowers, Electrical contact probe and method of manufacturing, US Patent 4,417,206, filed March 9, 1981, and issued November 22, 1983.
 - 8) K. S. Park, D. W. Shin, “Defect Inspection of the Pixels in OLED Type Display Device by Image Processing”, Journal of the Korean Society of Manufacturing Process Engineers, Vol.8, No.2, pp. 25-31.
 - 9) Wikipedia, Pogo Pin, [cited 2015 April 22] https://en.wikipedia.org/wiki/Pogo_pin (accessed Aug. 27, 2019)

저자 소개

황 미 섭(Mi-Sub Hwang) [학생회원]



- 2020년 2월 : 인하대학교 기계공학과 (석사)

< 관심분야 >
금형 및 성형 검사

한 유 진(Yu-Jin Han)



- 2017년 2월: 인하대학교 기계공학과 (석사)
- 2017년 3월~현재: 인하대학교 기계공학과 (박사과정)

< 관심분야 >
금형 및 성형 검사

최 두 선(Doo-Sun Choi) [정회원]



- 2012년 4월~현재: (주)서현리모텍 대표
- 2016년 3월~현재: 인하대학교 기계공학과 (박사과정)

< 관심분야 >
단조 및 금형

한 봉 석(Bong-Seok Han)



- 2017년 2월: 인하대학교 기계공학과 (석사)
- 2017년 3월~현재: 인하대학교 기계공학과 (박사과정)

< 관심분야 >
금형 및 성형 검사

박 규 백(Kyu-Bag Park)



- 2003년 8월: 인하대학교 기계공학과(석사)
- 2003년 8월~현재: 한국기계전기전자시험연구원 책임연구원
- 2019년 3월~현재: 인하대학교 기계공학과 (박사과정)

< 관심분야 >
사출성형 및 금형, 측정 및 가공

이 정 우(Jung woo Lee)



- 2020년 2월: 인하대학교 기계공학과 (공학석사)
- 2020년 3월~현재: 인하대학교 기계공학과 (박사과정)

< 관심분야 >
사출성형 및 금형, 유동해석

김 지 훈(Ji-Hun Kim)

[학생회원]



- 2018년 3월~현재: 인하대학교 기계공학과 (통합과정)

< 관심분야 >
금형 및 성형 해석