

## 저주파수대의 원자로 출력신호 점검을 위한 대수 카운트레이트 회로

# Log Count Rate Circuits for Checking Electronic Cards in Low Frequency Band Reactor Power Monitoring

김종호 · 최규식\*

(주)우진엔텍 기술연구소

Jong-ho Kim · Gyu-shik Che\*

R&D Center of Woojinntec Inc., Gyeonggi-do, 18481, Korea

### [요 약]

원자로의 출력신호를 감시하는 노외중성자속감시시스템의 열화상태를 점검하기 위해서는 원자로에서 방출되는 중성자 펄스를 감지하여 처리하는 전자카드에서 주파수형태로 감지하여 전압으로 변환한 후 대수 형태의 직류전압 값을 얻는 방법을 이용한다. 실제로 원전에서 적용하는 방법으로는 주파수 카운터와 flip-flop 조합으로 이 과정을 수행하거나, 또는 다이오드펌프와 캐패시터의 조합을 이용하는 방법을 쓰며, 아직도 이 방법이 일반적으로 쓰이고 있다. 이 방법들은 높은 주파수에서는 신뢰성이 높으나 낮은 주파수에는 오차가 크고 측정시간도 오래 걸린다는 문제점이 있다. 따라서 본 연구에서는 고출력대의 고주파수 범위뿐만 아니라 중위출력 범위 주파수대, 그리고 극히 저출력 범위에 속해 있는 취약주파수대인 0.21 Hz ~ 2 kHz 범위의 낮은 주파수대에 이르는 광범위한 주파수를 대수직류전압으로 신뢰성 높게 변환시킬 수 있는 장치를 개발하였다. 개발된 선택회로의 신뢰성을 확인하기 위하여 원전에서 사용되는 실제의 데이터값을 적용하여 테스트하였으며, 그 결과를 분석하여 선택회로의 정당성을 입증하였다.

### [Abstract]

In order for thermal degradationIn, excore nuclear flux monitoring system, as a monitoring and signal processing methodology of reactor power, monitors neutron pulses generated during nuclear fission as frequency status, and converts them into DC voltage, and then log values resultantly. The methods really applied in the nuclear power plant are to construct combination of counters and flip-flops, or diodes and capacitors up to now. These methodes are reliable for relative high frequencies, while not credible for reasonable low frequencies or extreme low values. Therefore, we developed the circuit that converts frequencies into DC voltages, into and into log DC values in the wide range from low Hz to several hundred high kHz. We proved their validities through testing them using real data used in nuclear power plant and analyzed their results. And, these methods will be used to measure the neutron level of excore nuclear flux monitoring system in nuclear power plant.

**Key word** : Voltage adjuster, Divider, Excore nuclear flux monitoring system, Log converter, RMS-DC converter.

<https://doi.org/10.12673/jant.2020.24.6.557>



This is an Open Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License (<http://creativecommons.org/licenses/by-nc/3.0/>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

Received 7 October 2020; Revised 23 November 2020  
Accepted (Publication) 22 December 2020 (30 December 2020)

\*Corresponding Author; Gyu-Shik Che

Tel: +82-31-379-3629

E-mail: che@konyang.ac.kr

## I. 서 론

원자력발전소나 원자력연구소, 방사성동위원소 연구소와 같은 방사선이 존재하는 방사선 시설환경에서 무작위적으로 발생하는 방사선을 관리하려면 이를 검출기로 검출하여 방사선 발생빈도를 주파수로 변환하여 직류형태의 선형전압 (linear voltage)이나 대수전압 (log voltage)으로 변환시켜야 한다. 즉, 핵분열과정에서 생기는 방사선입자의 펄스형태가 검출기 내의 충전커패시터와 교류적으로 결합하여 다음 증폭기로 넘어갈 때 이 교류 펄스 형태가 일종의 주파수로서 이를 전압으로 변환하여 필요한 신호전압을 만들어야만 한다.

원자로의 출력을 내는 핵분열을 감지하여 신호처리하기 위한 구체적인 방법으로서 노외중성자속감시계통(ENFMS; excore neutron flux monitoring system)에서 핵분열시 발생하는 중성자의 펄스를 안전채널함에서 감지하여 이 펄스들을 주파수형태로 감지하여 직류전압으로 변환한 후 대수(log) 형태의 직류전압값을 얻는 방법을 쓴다. 원자로의 출력을 측정하는 방법으로서 이러한 대수계수율 (log count rate) 과정을 거쳐서 원자로에서 발생하는 중성자속의 크기를 대수전압으로 표현하게 된다.

그간 대수계수율(log count rate) 과정을 거치는 여러 사례를 살펴보면 주파수를 전압으로 변환시켜주는 각종 칩들이 출시되었으나[1]-[4], 선형성을 보장할 수 있는 범위가 극히 제한될 뿐더러 전압에서 다시 대수값으로 변환시켜주지 못한다는 단점이 있다. 그러므로 실제로 원전에서 적용하는 방법으로서 주파수를 카운트해주는 카운터와 flip-flop 조합[5]으로 이 과정을 수행하거나, 또는 다이오드펌프와 캐패시터의 조합[6]을 이용하는 방법을 쓰며, 아직도 이 방법이 일반적으로 쓰이고 있다. 이 방법들은 몇 kHz 이상의 높은 주파수에서는 신뢰성이 높으나, 10 kHz 이하의 주파수에는 오차가 20~30% 이상 나고 측정시간도 오래 걸린다는 문제점이 있다.

따라서 본 연구에서는 고출력대의 고주파수 범위뿐만 아니라 중위출력 범위 주파수대, 그리고 극히 저출력 범위에 속해 있는 취약주파수대인 0.21 Hz ~ 2 kHz 범위의 낮은 주파수대에 이르는 광범위한 주파수를 대수직류전압으로 신뢰성 높게 변환시킬 수 있는 장치를 개발하는데 주력하였다.

이것은 원자로에서 출력되는 중성자의 신호를 미분하여 실효치를 구하고 이를 직류전압으로 변환한 후, 상기 과정을 거치지 않은 원래의 신호의 실효치를 직류전압으로 구한 값으로 나누어서 그 차이전압을 대수로 변환시키는 방법이다.

본 논문의 제2장에서는 광범위에 걸친 주파수대 대수변환을 하기 위한 방법을 제시하였다. 제3장에서는 제안된 회로에 대해서 각 부분의 기능설명과 함께 정량적인 분석을 수행하였다. 제4장에서는 실제 발전소에서 사용되는 데이터를 적용하여 실증시험을 행하였으며, 제5장에서는 총정리로서 결론을 유도하였다.

본 논문의 제2장에서는 광범위에 걸친 주파수대 대수변환을

하기 위한 방법을 제시하였다. 제3장에서는 제안된 회로에 대해서 각 부분의 기능설명과 함께 정량적인 분석을 수행하였다. 제4장에서는 실제 발전소에서 사용되는 데이터를 적용하여 실증시험을 행하였으며, 제5장에서는 총정리로서 결론을 유도하였다.

## II. 기존의 방법

### 2-1 카운터- flip-flop 조합회로

그림 1과 같이 발전기의 주파수는 10진 카운터를 통하여 1/10배씩 주파수가 감소하고, 그 각각의 출력은 병렬로 구성된 각각의 D-FF 입력이 된다. 이 소자들의 D 입력은 논리 1로 연대되어서 10진 카운터의 상태를 반전시키며 상응하는 FF를 논리 1로 세트시킨다.

각 FF의  $\bar{Q}$ 는 NAND gate로 공급된다. 이는 입력을 반전시켜서 결국 Q가 되며 FF와 RC 필터회로를 절연시킨다. 그러므로 각 FF은 동일한 리세트펄스주파수를 받지만 어떤 10진 카운터가 그의 입력이 되느냐에 따라 각각 다른 클럭펄스주파수를 받아들인다. 총 9개의 출력이 가산기를 통하여 합해져서 조정된 기준전압과 함께 직류전압출력이 된다.

### 2-2 다이오드펌프와 캐패시터 조합회로

그림 2의 조합회로에서 종방향으로 구성된 다이오드들은 다이오드펌프이고, 캐패시터들은 펄스결합용이다. 횡방향 다이오드들은 양전압클리퍼, 캐패시터들은 평활필터용이다. 이렇게 구성된 병렬회로의 각각의 출력을 가산기로 합하여 직류전압을 내게 된다.

## III. 제안된 방법

입력신호의 주파수를 대수출력전압(log output voltage)으로

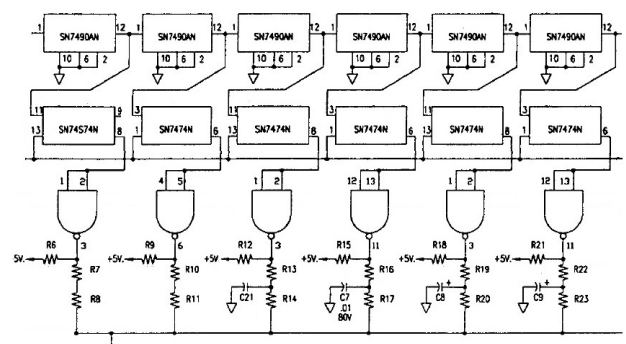


그림 1. 카운터- flip-flop 조합회로  
Fig. 1. Counter-flip-flop combination.

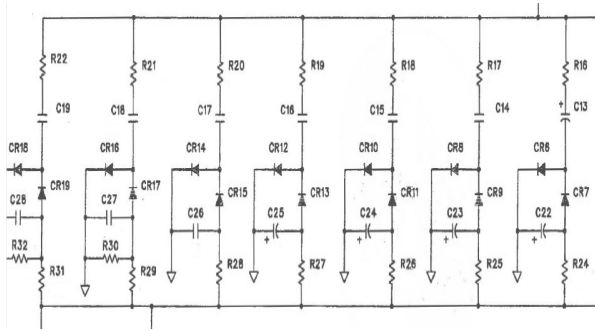


그림 2. 다이오드펌프와 캐패시터 조합회로  
Fig. 2. Diode pump-capacitor combination.

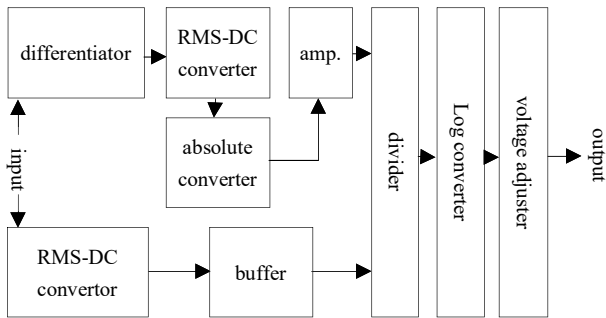


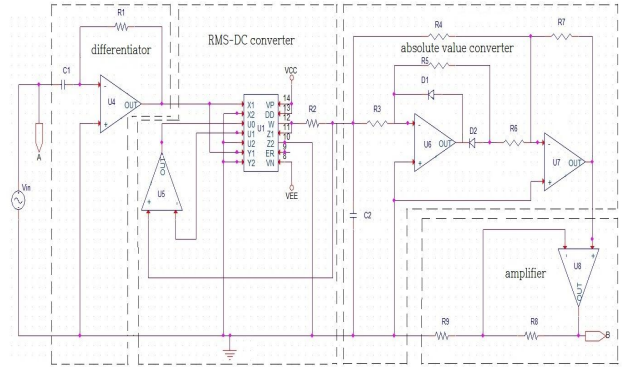
그림 3. 전체 기능블럭도  
Fig. 3. Overall functional block diagram.

변환시키기 위한 기능블럭도는 그림 3과 같다. 이 장치는 입력 신호의 주파수를 직류전압으로 변환하여 최종적으로 대수계수의 출력전압을 얻기 위한 것이다. 이 기능블럭도에서 검출대상 신호는 두 갈래의 경로로 입력된다.

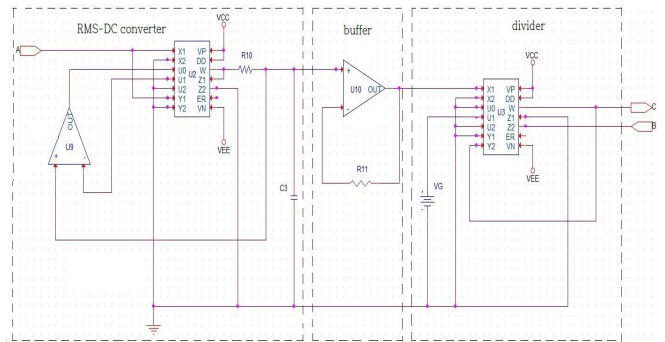
첫번째 경로는 미분기를 통하여 미분신호가 되어 원하는 일정 크기의 진폭을 가진 신호가 되도록 한다. 이 신호는 그 실효치(RMS; root-mean-square)를 직류전압으로 변환시켜주는 RMS-DC 변환기를 거친다. 미분기와 RMS-DC 변환기를 써서 나뉜셈을 거쳐 주파수성분만을 얻고자 하는 개념[7]은 이상적이긴 하나, 현실적으로 불합리한 부분이 생긴다. 즉, 저주파수 입력인 경우에는 변환기의 출력이 불안정하여 여기서 출력된 값을 그대로 이용하기가 어렵다. RMS 값을 직류전압으로 변환시키기 위해 평활회로를 거치면 그 결과가 음의 값이 되기도 한다. 따라서, RMS-DC 변환기를 거친 신호는 평활회로와 절대값변환기를 통하여 양(+)의 직류전압으로 확정된 후 증폭기를 거쳐서 나뉜셈기의 첫번째 입력이 되도록 하였다.

두번째 경로는 원래의 입력신호가 미분기를 거치지 않고 막 바로 상기와 동일한 RMS-DC 변환기를 거쳐서 직류전압이 된다. 이 직류전압신호는 나뉜셈기와 임피던스정합을 위해서 버퍼를 거친다. 버퍼를 통과한 전압은 나뉜셈기의 두번째 입력이 된다.

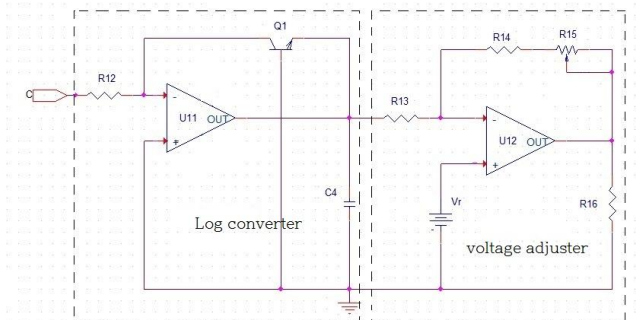
나뉜셈기에서는 상기 두 경로의 신호를 받아서 두 신호의 나뉜셈을 행하게 된다. 그 결과는 직류전압이며, 이 직류전압은



(a)



(b)



(c)

그림 4. 제안된 전체 회로도  
Fig. 4. Overall proposed circuit.

대수변환기 (log converter)로 입력되어 대수값으로 변환된다. 대수변환기의 출력은 크기가 매우 작은 음(-)의 값이므로 전압조정기를 통하여 값을 반전시키는 동시에 그 크기를 증폭시킨다. 이를 구현하는 전체적인 회로는 그림 4와 같다.

## IV. 기능별 상세설명

### 4-1 미분기

그림 5에서처럼 반전증폭기 U4, 캐패시터 C1, 저항 R1으로

이루어진 미분회로이다. 입력신호를 미분하는 역할을 한다. 입력신호  $v(t)$ 를

$$v(t) = A \sin 2\pi ft \tag{1}$$

라 하면 미분기를 거친 신호  $V_d(t)$ 는

$$v_d(t) = -R_1 C_1 \frac{dv(t)}{dt} = -2\pi R_1 C_1 A f \cos 2\pi ft \tag{2}$$

와 같이 표현된다.

여기서,  $A$ 는 입력신호의 증폭,  $R_1$ 은 저항,  $C_1$ 은 캐패시터이며,  $f$ 는 입력신호의 주파수이다. 상기 미분회로를 이용하면 원래 입력신호에 비하여 위상이  $90^\circ$  만큼 뒤지며, 진폭은  $2\pi R_1 C_1 A f$ 만큼 증폭된 신호가 얻어진다. 이때 입력신호의 실효치  $V_{RMS1}$ 은

$$V_{S1} = \frac{2\pi R_1 C_1 A f}{\sqrt{2}} \tag{3}$$

와 같이 표현된다. 한편, 본래신호의 실효치  $V_{RMS2}$ 는

$$V_{S2} = \frac{A}{\sqrt{2}} \tag{4}$$

이다. 이는 [7]에서 제시된 바와 같다.

#### 4-2 RMS-DC 변환기

취급하고자 하는 값이 교류신호인 원래신호  $v(t)$ 의 진폭과 교류신호인 미분신호의 진폭의 크기를 비교하기 위한 것으로 이를 비교하기 위해서는 진폭의 크기를 직류값으로 환산해야 한다. 이러한 역할을 하는 것이 RMS-DC 변환기이며, 이의 회로는 그림 6과 같다. 이 회로는 그림 6에서처럼 곱셈/나눗셈 기능칩 U1, 귀환증폭기 U5, 저항 R2, 캐패시터 C2로 이루어진다.

미분기의 신호가 차동입력 X1과 Y1으로 들어오고 U1의 출력단자 W의 출력이 귀환증폭기 U5를 통하여 U1 단자로 귀환되어 변환업무를 수행한다. RMS 전압과 DC 전압이 같도록 되어야 하나 뒤의 평균캐패시터의 용량에 따라 출력직류전압값이 달라질 수 있다.

#### 4-3 절대값 변환기

입력신호의 주파수가 극히 낮을 때는  $f$  값이 극히 작으므로 외란에 취약하여 식(3)에서 보듯 미분된 신호의 실효치인 RMS 값이 극히 작아서 음의 값을 나타낼 수가 있다. 이럴 때는 나누

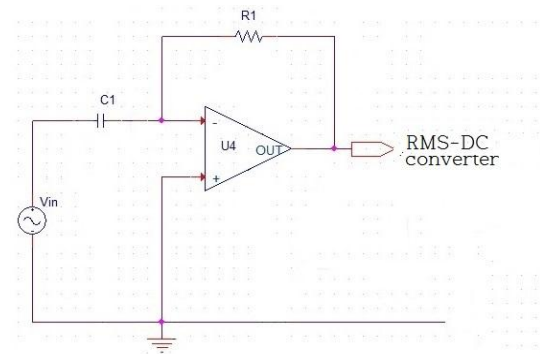


그림 5. 미분기  
Fig. 5. Differentiator.

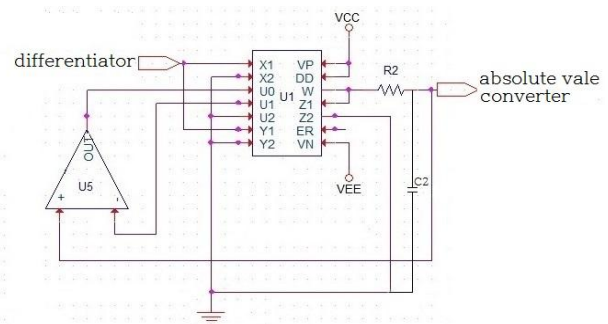


그림 6. RMS-DC 변환기  
Fig. 6. RMS-DC converter.

기 연산에 문제가 생길 수 있으므로 미분된 신호의 RMS 값을 양의 값으로 확실히 해주어야 한다. 이때 절대값 변환기가 필요하다. 이는 그림 7에서 보듯 증폭기 U6, U7, 저항 R3, R4, R5, R6, R7, 다이오드 D1, D2로 이루어진다[8]. 연산증폭기 U6, 다이오드 D1, D2는 반파정류기로 작용하고 연산증폭기 U7은 반전증폭기로서 가산기로 작용한다. 입력신호  $V_d$ 가 음의 값이면 U6의 출력이 양의 값이 되려고 하므로 D1이 on 되어 접지전압 대비 다이오드전압  $V_D$ 로 값이 떨어지므로 D2는 off 되어 0V를 유지한다. 결국 연산증폭기 U6은 음의 신호에 대해서는 아무런 역할을 하지 않는다. 한편, 음의 값인 이 입력신호는 R4 경로를 거쳐서 반전증폭기 U7을 통하여 반전되어 양으로 값으로 반전된다.  $R_5=R_7$ 로 하면 U7의 출력신호  $V_{a1}$ 은

$$V_{a1} = -V_d \left( \frac{R_7}{R_5} \right) = -V_d > 0 \tag{5a}$$

이다. 여기서,  $V_{a1}$ 은 절대값회로의 출력값이고  $V_d$ 는 이 회로의 입력전압으로 작용하는 미분기의 출력전압이다.

반면, 입력신호  $V_d$ 가 양의 값을 가지게 되면 연산증폭기 U6의 출력이 음의 값을 가지게 되므로 다이오드 D1이 off 되고 D2가 on 되어 입력신호를 이득이  $1-(R_4/R_3)$ 인 음의 값으로 반전시킨다. 이 때 연산증폭기 U7은 가산기로 동작하게 된다. 따

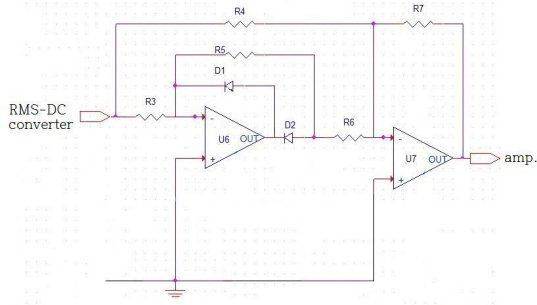


그림 7. 절대값 변환기  
Fig. 7. Absolute value converter.

라서 여기서  $R4=R6= 1/2R7$ 로 하면 출력신호  $Va2$ 는

$$\begin{aligned} V_{a2} &= -\left(V_d \frac{R_5}{R_3}\right) - \left(-V_d \frac{R_5}{R_4}\right) \\ &= -V_d \left(\frac{R_5}{R_3} - \frac{R_5}{R_4}\right) = V_d > 0 \end{aligned} \quad (5b)$$

가 되어 입력신호  $V_d$ 가 양의 값이든 음의 값이든 출력전압은 항상 양의 값으로 된다. 여기서,  $Va1$ ,  $Va2$ 는 절대값회로의 출력값이다.

#### 4-4 증폭기

절대값회로에서 나온 신호를 원래의  $VRMS2$  신호와 나누기 연산을 수행하기 위해 필요한 만큼 비례적으로 증폭시켜주는 역할을 하는 회로이며, 그림 8에서 볼 수 있는 바와같이 증폭기 U8, 저항 R8, R9로 이루어진 비반전증폭기로 구성된다. 이 회로를 통과하는 신호의 크기  $Vdiv1$ 은

$$V_{\div 1} = V_a \left(1 + \frac{R_8}{R_9}\right) = \frac{2\pi R_1 C_1 A f}{\sqrt{2}} \left(1 + \frac{R_8}{R_9}\right) \quad (6)$$

이다. 여기서  $Va$ 는 입력신호이다.

#### 4-5 버퍼

한편, 두번째 경로를 통하여 미분 기능 수행 없이 막바로 입력되는 원래의 신호를 RMS-DC 변환기를 통하여 직류값으로 변환된 신호는 나눗셈기로 입력되기 전에 양단의 임피던스를 정합시키기 위해 그림 9와 같은 버퍼를 통하여 입력된다. 이는 그림 9에서처럼 증폭기 U8, 저항 R11로 이루어진 간단한 회로이며, 임피던스정합을 수행하기 때문에 입출력값은 동일하다.

#### 4-6 나눗셈기

그림 10에서처럼 곱셈기/나눗셈기 역할을 하는 칩 U3, 배율

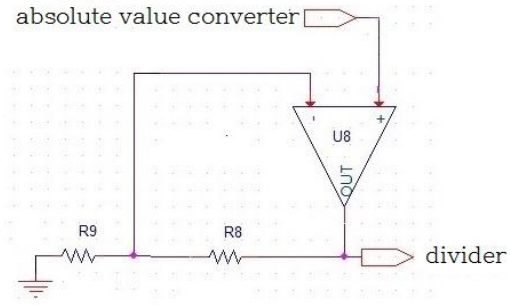


그림 8. 증폭기  
Fig. 8. Amplifier.

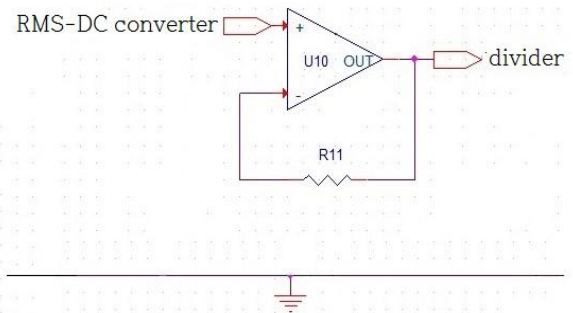


그림 9. 버퍼  
Fig. 9. Buffer.

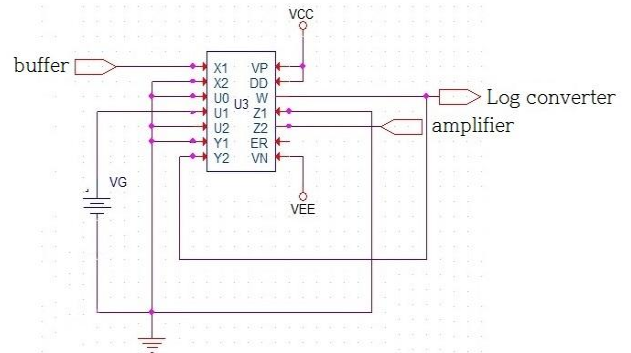


그림 10. 나눗셈기  
Fig. 10. Divider.

전압  $V_G$ 로 이루어진 회로이다. 첫번째 경로인 미분기경로를 거친 직류전압  $Vdiv1$ 은 차동입력 Z2로, 두번째 경로인 원래의 신호 RMS-DC 변환기를 거친 전압  $Vdiv2$ 는 차동입력 X1으로 입력되며, 이 두 값의 나누기 값은 출력단자 W를 통해서 출력된다. 이 출력값은 한편으로 덧셈단자 Y1으로 귀환되어 U3로 입력된다. 이 회로에서 출력전압  $Vdiv$ 는

$$\begin{aligned} V_{div} &= \frac{-V_{div1}}{V_{div2}} = \frac{-V_{div1}}{V_{RMS2}} = V_G \frac{Z_2 - Z_1}{X_1 - X_2} + Y_1 \\ &= V_G \cdot 2\pi R_1 C_1 \left(1 + \frac{R_8}{R_9}\right) \cdot f = K \cdot f \end{aligned} \quad (7)$$

으로 표현된다. 여기서  $K$ 는 비례상수이고 그 값은  $V_G \cdot 2\pi R_1 C_1 (1 + \frac{R_8}{R_9})$ 이다.  $V_G$ 는 배울전압이며, 본 회로의 경우,  $V_G=1V$ ,  $Y1=0V$ 이다. 이 식에서 보듯 나뉠셈기의 출력은 입력신호의 진폭과는 무관하게 주파수에만 선형적으로 비례한다.

**4-7 대수변환회로**

그림 11과 같이 연산증폭기 U11, 트랜지스터 Q1, 저항 R12, 캐패시터 C4로 대수회로를 구성하여 입력전압  $V_{div}$ 를 인가하면 트랜지스터에 흐르는 전류관계식은 다음과 같다.

$$i_c = I_{EO}(e^{qv_{be}/kT} - 1) \tag{8}$$

여기서,  $I_{EO}$ 는 트랜지스터의 베이스-에미터간 역포화전류로서 매우 작은 값이며, 본 논문에서 적용한 트랜지스터 2N2222의 경우 그 값은  $10nA$ 이다.  $q$ 는 전자 하나당의 전하량으로서  $q = 1.602 \times 10^{-19} C$ 이고  $k$ 는 볼츠만 상수로서  $k = 1.38 \times 10^{-23} J/K$ 이다. 그리고  $T$ 는 절대온도로서 통상  $T=300 K$ 로 적용한다. 이 값들을 적용하면  $kT/q = 0.0258$ 이다. 이 때  $i_c = V_{div}/R_{12}$ 이므로  $v_{be}$ 를 트랜지스터의 베이스-에미터간 순방향 전압이라 하고 이 관계를 방정식(8)에 적용하여 대수변환기의 출력전압  $V_{log}$ 을 구하면

$$V_{log} = -v_{be} = -0.0258 \ln\left(\frac{V_{div}}{R_{12}I_{EO}} + 1\right) \tag{9}$$

와 같다.

**4-8 전압조정기**

대수변환회로를 통과한  $V_{log}$  값은 음의 값으로서 그 값이 매우 작다. 따라서 이를 0~10 V 범위의 직류전압으로 변환시켜주는 회로가 필요하게 된다. 예로서 10배수 주파수 변환마다 1 V 씩의 직류전압을 출력하기 위한 전압조정회로는 그림 10과 같으며, 연산증폭기 U12, 저항 R13, R14, R15, 기준전압  $V_r$ 로 이루어진다. 이 회로의 출력  $V_{final}$ 은 아래와 같은 식으로 결정된다.

$$V_{final} = -V_{log} \frac{R_{14} + R_{15}}{R_{13}} + \left(1 + \frac{R_{14} + R_{15}}{R_{13}}\right) V_r$$

$$= 0.0594 \log \left\{ \frac{V_G \cdot 2\pi R_1 C_1 (1 + R_8/R_9)}{R_{12} I_{EO}} \cdot f + 1 \right\}$$

$$\cdot \frac{R_{14} + R_{15}}{R_{13}} + \left(1 + \frac{R_{14} + R_{15}}{R_{13}}\right) V_r \tag{10}$$

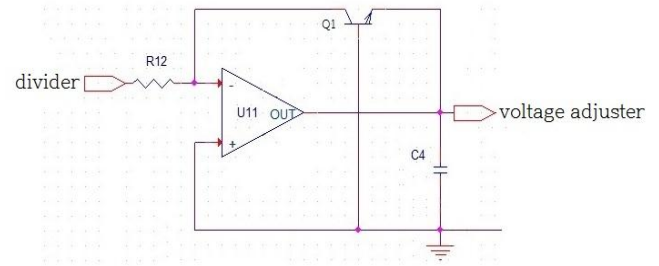


그림 11. 대수변환회로  
Fig. 11. Log converter.

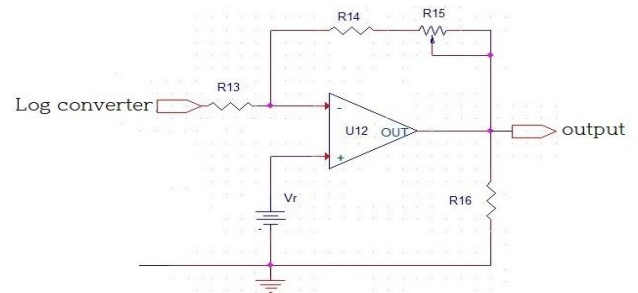


그림 12. 전압조정기  
Fig. 12. Voltage adjuster.

여기서,  $V_{log}$ 는 대수변환기회로의 통과전압, 증폭기의  $V_r$ 은 기준전압이다.

**V. 성능평가**

그림 4에 제시된 회로의 성능을 시뮬레이션하기 위해 회로의 각 소자에 다음 표 1의 값들을 적용하였다. 이 회로에

$$v(t) = \sqrt{2} \sin 2\pi ft$$

인 값을 입력시켜 입력신호의 주파수를 10배씩 증가시키면서 상기 회로에 적용하여 시뮬레이션하였다.

그림 13은 진폭이  $\sqrt{2}$  이고 주파수가 2 kHz인 입력신호가 미분기를 거친 경우의 위상과 진폭관계를 보여준다. 식(2)에 의하여 미분신호는

$$v_d(t) = -2\pi R_1 C_1 A f \cos 2\pi ft$$

$$= -2\pi \times 10^3 \times 10^{-7} \times 1.414 \times 2 \times 10^3 \cos 2\pi ft$$

$$= -1.776 \cos 2\pi ft = 1.256 \sqrt{2} \sin 2\pi ft$$

로서 원래의 신호에 비하여 진폭은 1.256배이고 위상은 90°만큼 뒤진다. 진폭의 크기는 미분기의 저항과 캐패시터, 그리고

표 1. 회로의 부품 적용 값

Table 1. Part values of circuits.

compo-nents	values	compo-nents	values
VCC	+15 V	R4	2 k $\Omega$
VEE	-15 V	R5	1 k $\Omega$
VG	1 V	R6	1 k $\Omega$
Vr	-397.6 mV	R7	2 k $\Omega$
U1	AD734/AD	R8	9 k $\Omega$
U2	AD734/AD	R9	1 k $\Omega$
U3	AD734/AD	R10	1 k $\Omega$
U4	AD847/AD	R11	200 $\Omega$
U5	AD704/AD	R12	10 k $\Omega$
U6	AD828/AD	R13	2 k $\Omega$
U7	AD828/AD	R14	30 k $\Omega$
U8	AD847/AD	R15	1 k $\Omega$
U9	AD704/AD	D1	1N914
U10	AD847/AD	D2	1N914
U11	AD847/AD	C1	0.1 $\mu$ F
U12	AD847/AD	C2	1 $\mu$ F
R1	1 k $\Omega$	C3	50 $\mu$ F
R2	1 k $\Omega$	C4	10 $\mu$ F
R3	1 k $\Omega$		

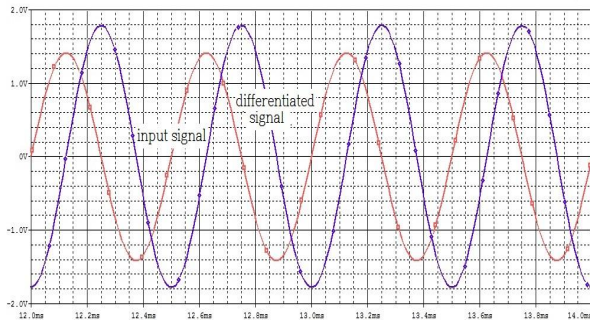


그림 13. 입력신호대비 미분신호  
Fig. 13. Differentiated signals vs. input signal.

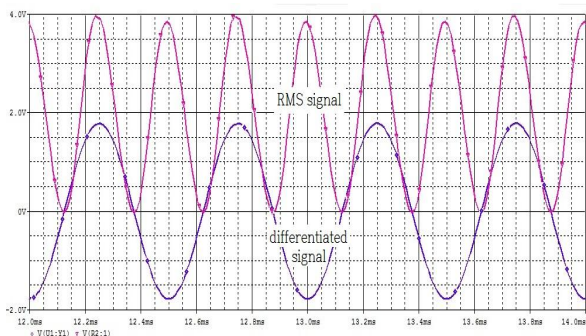


그림 14. 미분신호대비 RMS 신호  
Fig. 14. RMS signal vs. differentiated signal.

주파수에 따라 달라짐을 볼 수 있다.

그림 14에서는 상기와 동일한 조건의 신호에서 미분신호 대비 RMS 신호의 관계를 보여준다. 원래의 입력신호는 가로축을 중심으로 선대칭이므로 이의 평균치는 0이지만, RMS 신호는 양의 값이므로 이의 평균치는 양(+)의 값을 가진다. 그림에서 알 수 있는 바와같이 진폭은 1.776 V를 기준으로 상하 1.776 V씩 진동하는 정현파가 된다.

표 2에서는 입력신호 대비 출력대수전압의 관계를 나타내었다. 이 표 2에서 보는 바와 같이 최종대수출력전압은 입력신호의 진폭과는 관계 없이 입력신호의 주파수에만 선형적으로 비례함을 알 수 있다. 기존의 방법과 비교하기 위한 결과를 표 3에서 제시하였다. 20Hz 정도 이하의 주파수가 낮을 경우 제안된 방법이 우수함을 보여준다.

그림 15는 입력신호의 주파수 대비 나눗셈기의 출력전압의 관계를 나타낸다. 가로축은 10배씩 증가시킨 주파수이며, 세로축은 대수 출력전압으로서 가로축, 세로축 모두 대수스케일이다. 주파수가 낮아지면 선형성이 약간 떨어진다.

그림 16은 나눗셈기의 출력전압 대비 대수 출력전압의 관계를 보여준다. 가로축은 대수스케일이다. 선형성이 유지된다.

표 2. 입력주파수대비 Log 전압

Table 2. Log voltage vs. input frequency.

input	differentiated voltage	divided voltage	Log output	final Log voltage
2 Hz	3.212 mV	14.127 mV	-498.209bmv	1.01 V
20 Hz	15.822 mV	102.795 mV	-554.095bmv	1.98 V
200 Hz	0.156 V	945.247bmv	-623.467 mV	3.02 V
2 kHz	1.5801 V	9.503bV	-684.407 mV	4.00 V

표 3. 기존방식과의 비교

Table 3. Comparison between new method and existing methodologies.

input	counter-FF		diode-Capacitor		new method	
	output (V)	error (%)	output (V)	error (%)	output (V)	error (%)
2 Hz	1.24	24.0	1.28	28.0	1.01	1.0
20 Hz	2.33	16.5	2.36	18.0	1.98	1.0
200 Hz	3.03	1.0	2.94	2.00	3.02	0.7
2 kHz	4.00	0.0	3.98	0.50	4.00	0.0

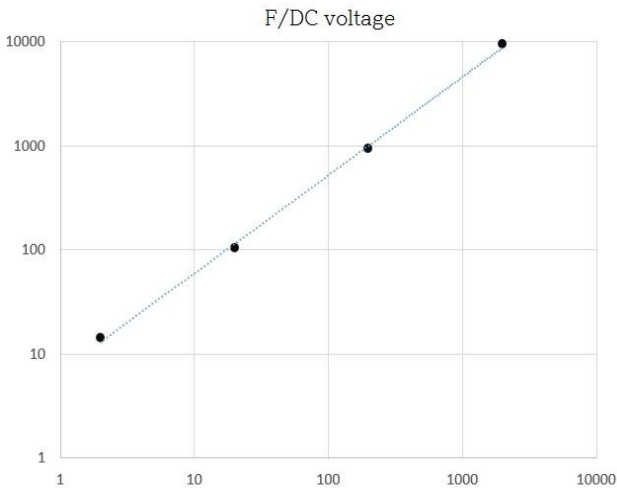


그림 15. 입력신호의 주파수대비 나뉠셈기 출력전압  
**Fig.15.** Divider output voltage vs. input frequency.

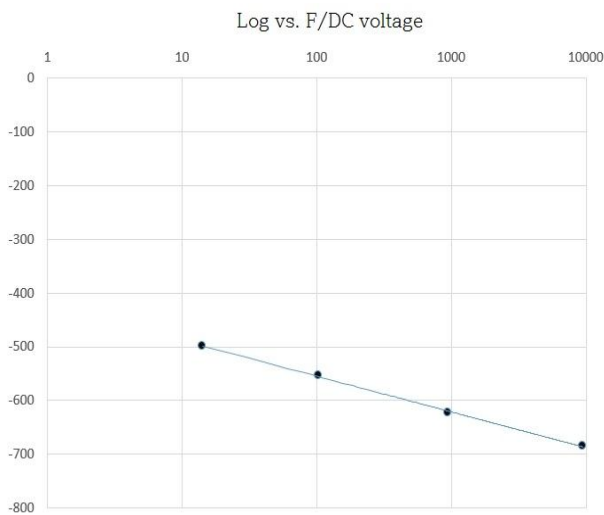


그림 16. 나뉠셈기의 출력전압대비 대수출력  
**Fig.16.** Log output voltage vs. divider output.

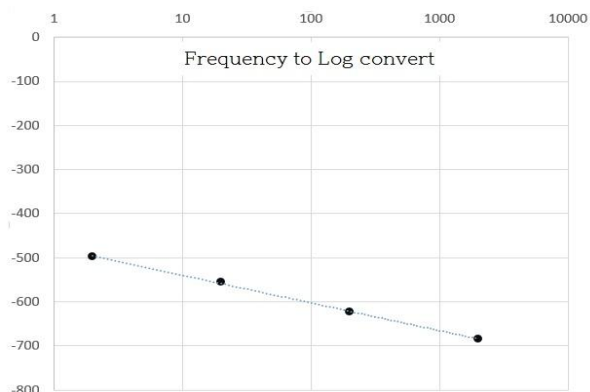


그림 17. 입력신호의 주파수대비 출력대수전압  
**Fig.17.** Output log voltage vs. input frequency.

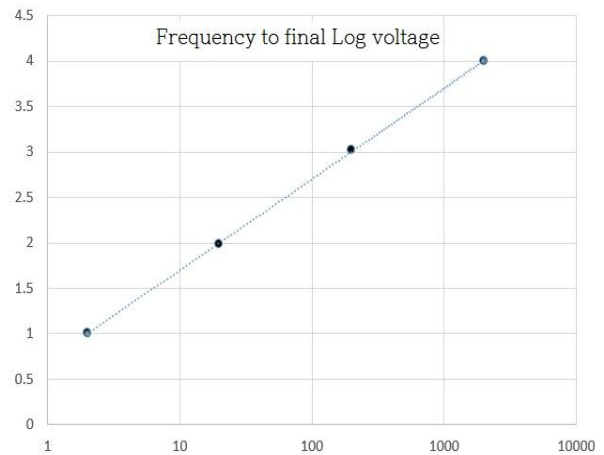


그림 18. 입력 주파수대비 최종 대수출력  
**Fig.18.** Final log output vs. input frequency.

그림 17은 입력신호의 주파수 대비 출력 대수 전압의 관계를 보여준다. 가로축은 대수스케일이다. 이 또한 선형성을 유지하고 있다.

그림 18은 본 연구의 최종 목적인 입력신호의 주파수 대비 최종 출력전압의 관계를 보여준다. 주파수가 극히 낮은 경우를 제외하면 주파수가 10배씩 증가함에 따라 출력전압이 선형적으로 증가함을 알 수 있다.

## VI. 결 론

원자로의 출력을 신호처리하기 위해서는 노외중성자속감시계통에서 중성자의 펄스를 감지하여 이 펄스들을 주파수형태로 감지하여 직류전압으로 변환한 후 대수(log) 형태의 직류전압값을 얻는 방법을 쓴다. 그 방법으로는 주파수 카운터와 flip-flop 조합으로 이 과정을 수행하거나, 또는 다이오드 펌프와 캐패시터의 조합을 이용하는 방법을 쓰며, 아직도 이 방법이 일반적으로 쓰이고 있다. 이 방법들은 높은 주파수에서는 신뢰성이 높으나 낮은 주파수에는 오차가 크고 측정시간도 오래 걸린다는 문제점이 있다. 따라서 본 연구에서는 고출력대의 고주파수 범위뿐만 아니라 중위출력 범위 주파수대, 그리고 극히 저출력 범위에 속해 있는 취약주파수대인 0.21 Hz~2 kHz 범위의 낮은 주파수대에 이르는 광범위한 주파수를 대수직류전압으로 신뢰성 높게 변환시킬 수 있는 장치를 개발하였다. 이는 입력신호를 두 갈래의 경로로 입력시킨 후, 실효치를 직류전압으로 변환시켜주는 RMS-DC 변환기를 거친 신호를 원래의 신호로 나누어서 입력주파수가 출력전압에 비례하도록 하는 개념이다. 주파수가 낮을 경우는 RMS-DC 변환기를 통한 값이 극히 작아서 양의 값과 음의 값이 혼동되므로 이 때 절대값 변환기를 통하여 양(+)의 직류전압으로 만들어서 나뉠셈기의 분자입력이 되도록 한다.



나뉘셈기에서는 상기 두 경로의 신호를 받아서 두 신호의 나뉘셈을 행하게 된다. 그 결과는 입력주파수에 비례하는 직류전압이며, 이 직류전압은 대수변환기로 입력되어 대수값으로 변환된다. 대수변환기의 출력은 크기가 매우 작은 음(-)의 값이므로 전압조정기를 통하여 값을 반전시키는 동시에 그 크기를 증폭시킨다. 개발된 선택회로의 신뢰성을 확인하기 위하여 원전에서 사용되는 실제의 데이터값을 적용하여 테스트하였으며, 그 결과를 분석하여 선택회로의 정당성을 입증하였다.

### Acknowledgments

본 연구는 산업통상자원부 한국에너지기술평가원의 산업기술혁신/에너지기술개발/원자력핵심기술개발사업/원전 안전성향상을 위한 제어계측카드 진단시스템 개발 과제(2018 1520102740)의 지원으로 수행되었습니다.

### References

[1] National Semiconductor : LM2907/LM2917 frequency to voltage converter, Texas Instrument, Dallas, Texas 75265, USA, SNAS555B, pp. 1-21, Dec., 2008

[2] Analog Devices : Voltage-to-frequency and frequency-to-voltage converter, Analog Devices, Norwood, MA 02062-9106, USA, ADVFC32, pp. 1-6, 2010

[3] Fairchild Semiconductor, LM331 V-F Converter, Fairchild Semiconductor, San Jose, CA, USA, pp. 1-3, 2001

[4] U. R. Ghodake, "Voltage-to-frequency and frequency-to-voltage converter by using monolithic IC LM331," *Avishkar-Solapur University Research Journal*, Vol. 4, pp. 66-74, 2015

[5] Westinghouse Electric Company: Technical manual for ex-core neutron flux monitoring system for ULCHIN 5&6, KEPCO, Ulchin:Kangwondo, Doc No. 9-615--Z-431-100, June 22, 2001

[6] Thermo Fisher Scientific: Ex-core neutron flux monitoring system for Shin-Wolsong Unit 1&2, KEPCO, Wolsong, PNS No. 9-615--Z-431-001, December, 2012

[7] A. Lorsawatsiri, W. Kiranon, V. Silaruam, W. Sangpisit, and P. Wardkein, Simple and accurate frequency to voltage converter, Mahanakorn University of Technology, Bangkok, No.11390448, June 2010

[8] K. J. Park, *Operational Amplifier*, 3rd ed., Suyoo, Gangbuk, Seoul: Bookshill, 2013.



김 종 호 (Jong-ho Kim)

1990년:명지대학교 자연과학대학 물리학과 (이학사),  
1999년:명지대학교 자연과학대학 대학원 물리학과 (이학박사),  
2000년 - 2005년 (주)세영엔디씨 부설연구소 연구소장,  
2009년 - 현재 (주)우진엔텍 부설연구소 연구소장  
※관심분야 : 제어계측, 원자력

1992년:명지대학교 자연과학대학 대학원 물리학과 (이학석사)  
1997년 - 2000년:삼성전자 삼성생명과학연구소 연구원  
2005년 - 2009년 한국방사선기술(주) 부설연구소 연구소장



최 규 식 (Gyu-shik Che)

1973년 서울대학교 공과대학 전기공학과 (공학사),  
1993년 명지대학교 전기공학과 (공학박사),  
1993년 ~ 2014 건양대학교 의공학과 교수,  
2015~현재 (주)우진엔텍 고문  
※관심분야 : 전자회로, 원자력

1983년 뉴욕공과대학 전기공학과 (공학석사)  
1978년 ~1993년 한국전력기술 중앙연구소 책임연구원  
2014~2015 (주)맥스파워 연구소장