

LS-ZVS-LSTC를 이용한 D급 SEPP형 고주파 공진 인버터에 관한 연구

A Study on the High Frequency Resonant Inverter of Class D SEPP type using LS-ZVS-LSTC

박 동 한*, 최 병 주*, 김 중 해**★

Dong-Han Park†, Byeong-Joo Choi*, Jong-Hae Kim**★

Abstract

This paper presents the high frequency resonant inverter of class D SEPP(Single-Ended Push Pull) type using LS-ZVS-LSTC, which can reduce the switching losses during the turn-on and turn-off switching time. The analysis of high frequency resonant inverter using LS-ZVS-LSTC(Low-loss Turn-off Snubber Capacitor) proposed in this paper is described in general by adopting the normalized parameters. The operating characteristics of the proposed high frequency resonant inverter were also evaluated by using the control parameters such as the normalized control frequency(μ), the normalized load time constant(τ), the coupling factor(κ) and so on. Based on the characteristic values through the characteristics of evaluation, an example of the design method of the 1.8[kW] class D SEPP type high frequency inverter is suggested, and the validity of the theoretical analysis is verified using the experimental data.

요 약

본 논문에서는 스위칭 시 발생하는 턴-온 및 턴-오프 손실을 줄일 수 있는 LS-ZVS-LSTC를 이용한 D급 SEPP형 고주파 공진 인버터에 대해서 나타내고 있다. 본 논문에서 제안한 LS-ZVS-LSTC를 이용한 고주파 공진 회로의 해석은 무차원화 파라메타를 도입하여 범용성 있게 기술하였다. 또한 제안 인버터의 운전 특성은 무파원화 제어 주파수(μ), 무차원화 부하시정수(τ), 결합계수(κ) 등의 제어 파라메타를 이용하여 특성 평가를 수행하였다. 특성 평가를 통한 특성치를 토대로 1.8[kW] D급 SEPP형 LS-ZVS-LSTC 고주파 인버터 설계 기법의 일예를 제시하였으며, 이론 해석의 정당성은 실험을 통해 입증하였다.

Key words : Induction heating, normalized parameter, LSTC, SEPP, ZVS

† Ph.D. candidate, Department of Electrical Engineering,
Yeungnam University

* Department of Electrical Engineering, Yeungnam
University

** School of Electronic and Electrical Engineering, Daegu
Catholic University

★ Corresponding author

E-mail : kjhassk@cu.ac.kr, Tel : +82-53-850-2781

※ Acknowledgment

Manuscript received Mar. 6, 2020; revised Mar. 23, 2020;
accepted Mar. 24, 2020.

This is an Open-Access article distributed under the terms
of the Creative Commons Attribution Non-Commercial
License (<http://creativecommons.org/licenses/by-nc/3.0>)
which permits unrestricted non-commercial use, distribution,
and reproduction in any medium, provided the original
work is properly cited.

1. 서론

최근 고주파 가열장치, Plasma 발생기 등의 대용
량의 산업용 전력 변환 장치를 비롯하여, 각종 전
력용 반도체 스위칭 소자를 사용한 전원 장치 및
방송용 대용량 증폭장치 등에 초소형, 초고밀도 전
원장치가 제품의 핵심 기술로 부상되고 있다. 이를
위해 MOSFET, IGBT, SIT 등을 이용한 주 전력
변환회로에서 큰 부피를 차지하고 있는 리액티브
소자를 소형화하기 위해서는 스위칭 소자의 고주
파 구동이 필수적이다. 전력용 반도체 스위칭 소자
를 고속 구동함에 따른 문제점으로서 고속 스위

칭 시에 발생하는 스위칭손실의 증가를 들 수 있다 [1]. 이 스위칭 손실의 증가는 전원 장치의 효율 저하, 스위칭 소자의 발열 및 스트레스에 의한 소자 파괴를 초래할 뿐만 아니라 소자 발열에 의한 방열 장치의 대형화가 필요 불가결하므로 신뢰성 및 보수 관리상의 문제점이 발생한다. 이러한 문제점을 해결하기 위한 스위칭손실 저감 기술 방안으로 E 급 스위칭, ZVS 및 ZCS등이 제안되고 있다[2][3].

본 논문에서는 유도 가열계로 IH-Jar[4][5]를 상정하여 스위칭 시 발생하는 턴-온 및 턴-오프 손실을 줄일 수 있는 LS-ZVS-LSTC를 이용한 D급 SEPP형 고주파 공진 인버터에 대해서 나타내고 있다. 본 논문에서 제안한 LS-ZVS-LSTC를 이용한 고주파 공진 인버터의 회로 해석은 무차원화 파라메타를 도입하여 범용성 있게 기술한다. 또한 제안 인버터의 운전 특성은 무파원화 제어 주파수(μ), 무차원화 부하시정수(τ), 결합계수(κ) 등의 제어 파라메타를 이용하여 특성 평가를 수행한다. 특성 평가를 통한 특성치를 토대로 1.8[kW] IH-Jar 고주파 인버터 설계 기법의 일 예를 제시하며, 실험을 통해 이론 해석의 정당성을 입증한다.

II. 본론

1. LS-ZVS-LSTC를 이용한 고주파 공진 인버터

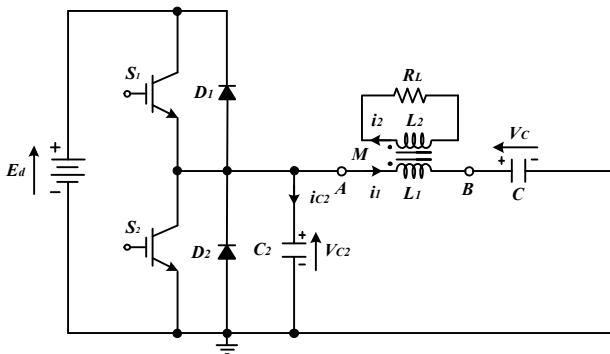


Fig. 1. Class D SEPP type high frequency resonant inverter using LS-ZVS-LTSC.

그림 1. LS-ZVS-LSTC를 이용한 D급 SEPP형 고주파 공진 인버터

그림 1의 본 논문에서 제안한 고주파 인버터는 ZVS를 통해 High-side 및 Low-side 스위치의 턴-온 손실은 발생하지 않지만 High-side 및 Low-side 스위치의 턴-오프 손실은 발생하므로 High-side 및 Low-side 스위치의 턴-오프 손실을 저감하기

위해 LSTC를 Low-side 스위치(S_2)양단에만 병렬로 Low-side 스위치(S_2)의 저손실 턴-오프 스너버 커패시터(S_2)를 연결하여 High-side 스위치(S_1)와 Low-side 스위치(S_2) 양단간의 전압 상승 시간을 조절함으로써 스위칭 소자의 턴-오프 손실을 최소화 할 수 있다. 회로 정수 L_1, R_L 는 유도 가열의 피가열체의 등가회로이고, 1차측 동작 코일(L_1)은 가열 코일을 나타낸다. 피가열체(L_2)와 가열 코일(L_1)은 결합계수(κ)를 통해 자기적으로 결합되어 있고, R_L 는 가열체의 저항 성분이다. 유도 가열계로 상정한 IH-Jar의 유도 가열 부하 특성을 표현하기 위해 ① 유도 가열 부하의 재질이나 가열 온도에 따라 유도 가열 부하가 갖는 고유한 물성(τ), ② 인버터와 IH 부하의 구조적인 위치에 따른 결합 계수(κ)에 의한 특성을 고려하였다. 그림 2는 그림 1의 유도 가열 부하의 단자 A-B를 결합계수(κ)를 고려한 유도 가열 부하의 전기적 등가회로에서 알 수 있듯이, 기생 저항 r 은 유도 가열 동작 코일의 내부 저항, 스위칭 소자 손실, 전원 장치의 내부 저항 및 공진 커패시터의 등가 직렬 저항 등을 포함한 손실 성분으로 나타낼 수 있으며, 유도 가열 부하 R_o 은 부하가 갖는 고유한 물성 $\tau(=L_2/R_L)$ 와 결합계수 κ 의 함수로 주어진다. τ 는 피가열체인 부하의 물성적인 특성을 나타내고, 유도 가열 부하 R_o 는 $\kappa^2 L_1/\tau$ 으로 주어진다.

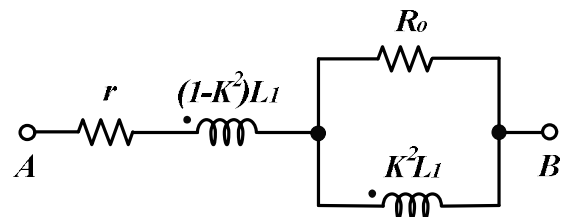


Fig. 2. Electrical equivalent circuit of induction heating load take into consideration the coupling factor(κ).

그림 2. 결합계수(κ)를 고려한 유도 가열 부하의 전기적 등가 회로

2. LS-ZVS-LSTC동작을 위한 Dead time설정

그림 3은 본 논문의 연구 대상인 그림 1의 Low-side 스위치에 LS-ZVS-LTSC를 고려한 D급 SEPP형 고주파 공진 인버터 회로를 ZVS동작 조건을 만족하는 유도성 부하 운전 상태에서 한주기 동안($0 \leq t < T_s$)의 High side 및 Low side 스위칭소자(S_1, S_2)와 High side 및 Low side 스위칭 소자(S_1, S_2)의 내장 다이오드(D_1, D_2)에 흐르는 정상상태의 스

위칭 전류(i_l) 파형, Low side 스위칭 소자(S_2)의 양단 전압(V_{c2}) 및 Low-side 스위치(S_2) 소자의 스위칭 턴-오프 손실을 저감하기 위해 사용한 저손실 턴-오프 스너버 커패시터에 흐르는 전류 파형(i_{c2})을 나타내고 있다.

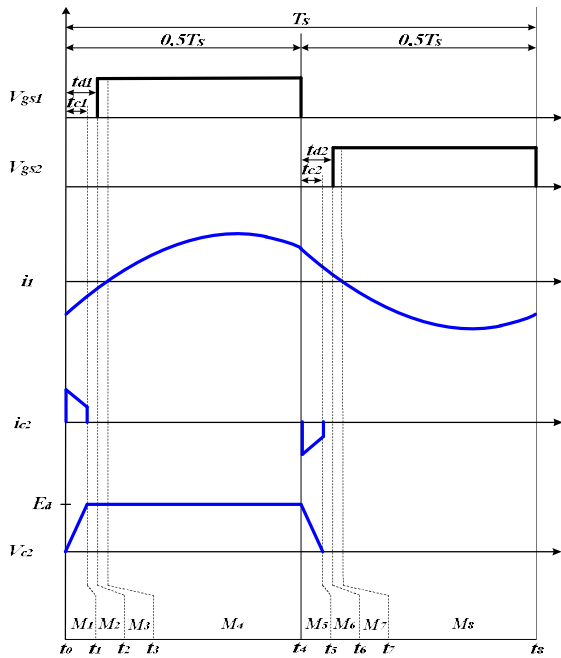


Fig. 3. LS-ZVS-LSTC operating mode ($f_{sw} > f_r$).
그림 3. LS-ZVS-LSTC 동작 모드 ($f_{sw} > f_r$)

그림 2의 Low-side 스위치에 LS-ZVS-LTSC를 고려한 D급 SEPP형 고주파 공진 인버터 회로를 결합계수(κ)를 고려한 유도 가열 부하의 전기적 등가회로에서 ZVS동작을 위한 데드타임 수식을 도출하기 위한 전기적 등가 회로의 회로 해석 시 부하 Q 를 IH 부하 Q_L 과 인버터의 입력전원측에서 본 등가 부하 Q_r 로 나누어 해석하였다. Q_L 은 유도 가열 부하가 갖는 고유한 특성을 나타내며, Q_r 은 피가열체와 가열 코일과의 구조에 의해 고주파 공진 인버터의 입력전원측에서 본 등가 임피던스로 주어진다. 그림 2의 결합계수(κ)를 고려한 유도 가열 부하의 전기적 등가회로에서 입력측에서 본 등가 부하 Q_r ($Q_r > 2.5$)이 높다고 가정하면 거의 정현파 전류가 흐른다. 또한 저손실 턴-오프 스너버 커패시터(Low-Loss Turn-Off Snubber Capacitor) C_2 의 값이 작아서 입력임피던스에 거의 영향을 미치지 않는다고 가정하면 그림 2의 Low-side 스위치에 LS-ZVS-LTSC를 고려한 고주파 공진 인버터

회로는 그림 4와 같이 간략화된 등가 회로로 간주할 수 있다. LS-ZVS-LSTC동작을 위한 데드타임 수식을 도출하기 위한 회로 해석을 위하여 회로 파라메타를 다음 식으로 나타내었다.

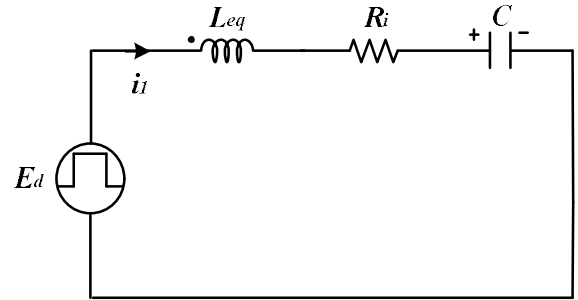


Fig. 4. Simplified equivalent circuit of class D SEPP type high frequency resonant inverter with LS-ZVS-LSTC
그림 4. LS-ZVS-LTSC를 고려한 D급 SEPP형 고주파 공진 인버터의 간략화 등가회로

$$\omega_r = \frac{1}{\sqrt{LC}} (\because \omega_r : \text{공진각주파수}) \quad (1)$$

$$Z_o = \sqrt{\frac{L}{C}} = \omega_r L = \frac{1}{\omega_r C} (\because Z_o : \text{특성임피던스}) \quad (2)$$

$$Q_L = \frac{\omega_r L}{R_o} = \frac{Z_o}{R_o} (\because Q_L : \text{부하} Q) \quad (3)$$

$$Q_o = \frac{\omega_r L}{r} = \frac{Z_o}{r} (\because Q_o : \text{무부하} Q) \quad (4)$$

$$Q_r = \frac{\omega_r L}{R_i} = \frac{Z_o}{R_i} (\because Q_r : \text{전원측에서 본 등가부하}) \quad (5)$$

유도 가열 부하 Q_L 은 주파수, 유도 가열 부하의 재질, 결합계수의 함수로 주어진다. 유도 가열 부하 재질은 원래 유도 가열 부하가 갖는 물성적인 특성이외에도 유도 가열 부하가 가열 중 고온이 되면, 유도 가열 부하의 전기적인 특성이 서서히 변하게 되고 Curie 온도를 초과하면 급격하게 유도 가열 부하의 물성적인 특성이 변하게 된다. 따라서 공진 인버터를 안정하게 구동하기 위해서는 부하 변동에 적절히 대처해야 한다. 그림 4 회로에서 저항성분과 Reactance성분으로 나눈 회로의 입력 임피던스는 식 (6), 식 (7)과 같이 나타낼 수 있다.

$$Z_i = R_i + jX_i \quad (7)$$

$$R_i = \frac{\left(\frac{\omega \kappa^2}{\omega_r}\right)^2 Z_o Q_L}{1 + \left(\frac{\omega \kappa^2 Q_L}{\omega_r}\right)^2} + r = R_{eq} + r \quad (8)$$

여기서 R_{eq} 는 입력 전원측에서 본 유도 가열의 등가 저항성분이고, 이 저항성분은 스위칭 주파수, 결합계수(κ), 유도 가열 부하 재질의 함수로 주어진다. r 은 유도 가열 동작 코일의 내부 저항, 스위치의 스위칭 손실, 전원 장치의 내부 저항, 공진 커패시터의 등가 직렬 저항 등을 포함한 손실분을 나타낸다.

$$X_i = Z_o \left(\frac{K_c \omega}{\omega_r} - \frac{\omega_r}{\omega} \right) \quad (9)$$

$$\left(\therefore \text{where } K_c = \frac{1 + (1 - \kappa^2) \left(\frac{\omega \kappa^2 Q_L}{\omega_r} \right)^2}{1 + \left(\frac{\omega \kappa^2 Q_L}{\omega_r} \right)^2} \right)$$

따라서 입력임피던스의 크기와 위상은 다음과 같다.

$$|Z_i| = \sqrt{R_i^2 + X_i^2} = Z_o \sqrt{\frac{1}{Q_r^2} + \left(\frac{K_c \omega}{\omega_r} - \frac{\omega_r}{\omega} \right)^2} \quad (10)$$

$$\cos \phi = \frac{1}{\sqrt{1 + Q_r^2 \left(\frac{K_c \omega}{\omega_r} - \frac{\omega_r}{\omega} \right)^2}} \quad (11)$$

그림 3의 구형파 입력 전압은 식 (12)와 같이 표현된다.

$$v(t) = \begin{cases} E_d, & \text{for } 0 < \omega t \leq \pi \\ 0, & \text{for } \pi < \omega t \leq 2\pi \end{cases} \quad (12)$$

구형파 입력 전압의 기본파 성분과 기본파 성분의 최대치를 구해보면 식 (13), 식 (14)와 같이 나타낼 수 있다.

$$v_1(t) = V_m \sin \omega t \quad (13)$$

$$V_m = \frac{2E_d}{\pi} \quad (14)$$

그림 3의 등가회로는 직렬 공진회로로 볼 수 있으므로 공진회로의 입력측에서 본 등가 부하 양호도 Q_r (예를 들어 ($Q_r \geq 2.5$))이 매우 높으면 공진회로에 흐르는 전류($i_1(t)$)는 식 (15)와 같이 정현파로 나타낼 수 있다. 또한 ZVS동작을 만족하기 위해서는 스위칭 주파수(f_{sw})가 공진 주파수(f_r)보다 큰 유도성 부하에서 운전해야 하므로 공진회로에 흐르는 전류($i_1(t)$)는 ‘ $-\phi$ ’만큼 입력 전압에 비해 위상이 뒤지게 된다.

$$i_1(t) = I_m \sin(\omega t - \phi) \quad (15)$$

식 (10), 식 (11) 및 식 (14)을 이용하여 식 (15)의 전류 최대치를 구하면 식 (16)과 같이 나타낼 수 있다.

$$I_m = \frac{V_m}{Z_i} = \frac{2E_d}{\pi Z_i} = \frac{2E_d \cos \phi}{\pi R_i} = \frac{2E_d}{\pi R_i \sqrt{1 + Q_r^2 \left(\frac{K_c \omega}{\omega_r} - \frac{\omega_r}{\omega} \right)^2}} \quad (16)$$

Low side 스위칭 소자(S_2) 양단의 저손실 턴-오프 스너버 커패시터(C_2)에 흐르는 전류($i_{c2}(t)$)는 식 (17)과 같이 나타 낼 수 있다.

$$i_{c2}(t) = -I_m \sin(\omega t - \phi) \quad (\therefore 0 \leq t \leq t_c) \quad (17)$$

식 (17)을 이용하여 Low side 스위칭 소자(S_2) 양단의 저손실 턴-오프 스너버 커패시터(C_2)에 충전되는 전압($v_{c2}(t)$)은 식 (18)과 같이 나타 낼 수 있다.

$$v_{c2}(t) = \frac{1}{C_2} \int_0^{t_c} i_{c2}(t) dt \quad (0 \leq t \leq t_c) = \frac{I_m}{\omega C_2} [\cos(\omega t_c - \phi) - \cos \phi] \quad (18)$$

커패시터(C_2)가 입력 전압까지 충전되는 전압($v_{c2}(t)$)의 충전시간을 구하면 식 (19)와 같이 나타 낼 수 있다.

$$v_{c2}(t) = E_d = \frac{I_m}{\omega C_2} [\cos(\omega t_c - \phi) - \cos \phi] \therefore t_c = \frac{1}{\omega} \left\{ \cos^{-1} \left[\frac{\omega C_2 E_d}{I_m} + \cos \phi \right] + \phi \right\} \quad (19)$$

식 (19)는 Calculator로 풀어야 할 만큼 매우 복잡하지만 간이법으로 Low side 스위칭 소자(S_2) 양단의 저손실 턴-오프 스너버 커패시터(C_2) 전압($v_{c2}(t)$)의 충전 시간(t_c)을 구하면 저손실 턴-오프 스너버 커패시터(C_2)의 충전 시간(t_c)이 회로의 한 주기($T_s = 1/f_s$) 보다 아주 작다고 가정하면 즉 그림 3의 LS-ZVS-LSTC 동작 모드에서 $M_I(0 \leq t \leq t_c)$ 구간이 아주 작으면 $i_{c2}(t)$ 는 거의 직선으로 간주하면 식 (20)과 같이 나타낼 수 있다.

$$i_{c2}(0) = -i_1(0) = -I_m \sin(-\phi) \quad I_{c2} = I_m \sin \phi \quad (\therefore I_m = \frac{2E_d \cos \phi}{\pi R_i}, 0 \leq t \leq t_c) \quad (20)$$

식 (18)과 식 (20)을 이용하여 Low side 스위칭

소자(S_2) 양단의 저손실 턴-오프 스너버 커패시터 (C_2)의 간략화 한 충전시간(t_c)을 구하면 식 (21)과 같이 나타낼 수 있다.

$$\therefore t_c = \frac{E_d C_2}{I_{d2}} = \frac{E_d C_2}{I_m \sin \phi} \quad (21)$$

식 (21)을 이용하여 그림 3의 LS-ZVS-LSTC 동작 모드에서 (M_1+M_2)구간의 High side 스위칭 소자(S_1) 구동 신호(V_{gs1})와 Low side 스위칭 소자(S_2) 구동 신호(V_{gs2})의 최소 데드타임($t_{D_min}=t_{d1_min}=t_{d2_min}$)은 식 (22)와 같이 나타낼 수 있다.

$$\begin{aligned} \therefore t_c &= \frac{E_d C_2}{I_{d2}} = \frac{E_d C_2}{I_m \sin \phi} \leq t_{D_min} \\ \therefore t_{D_min} &= \frac{E_d C_2}{I_{d2}} = \frac{E_d C_2}{I_m \sin \phi} \\ &= \frac{\pi C_2 Z_o \left[\frac{1}{Q_r^2} + \left(\frac{K_r \omega}{\omega_r} - \frac{\omega_r}{\omega} \right)^2 \right]}{2 \left(\frac{K_r \omega}{\omega_r} - \frac{\omega_r}{\omega} \right)} \end{aligned} \quad (22)$$

3. 회로 해석

표 1은 그림 1의 LS-ZVS-LTSC를 고려한 D급 SEPP형 고주파 공진 인버터 회로의 High side 및 Low side 스위칭소자(S_1, S_2)와 High side 및 Low side 스위칭 소자(S_1, S_2)의 내장 다이오드(D_1, D_2)의 스위칭 턴-온·턴-오프 동작과 High side 및 Low side 스위칭소자(S_1, S_2)의 턴-오프 손실을 저감하기 위해 사용한 저손실 턴-오프 스너버 커패시터 (C_2) 충·방전에 의한 8개의 동작 모드와 회로 동작 원리상 3개의 회로 상태로 나타낼 수 있다.

Table 1. Operating mode of LS-ZVS-LSTC.

표 1. LS-ZVS-LSTC의 동작 모드

Devices Mode	S_1	S_2	D_1	D_2	Remark
M1	off	off	off	off	Mode A (C_2 is charging period)
M2	off	off	on	off	Mode B
M3	off	off	on	off	Mode B
M4	on	off	off	off	Mode B
M5	off	off	off	off	Mode A (C_2 is discharging period)
M6	off	off	off	on	Mode C
M7	off	off	off	on	Mode C
M8	off	on	off	off	Mode C

LS-ZVS-LSTC를 이용한 D급 SEPP형 고주파 공진 인버터 회로 해석의 범용성을 부여하기 위해 표 2에 나타난 제어 변수를 도입하여 무차원화 회로 상태 방정식으로 변환하였다.

Table 2. Normalized parameters.

표 2. 무차원화 파라메타

	Unit Values	Normalized Values
Voltage	$E_s = E_d$	$v_c^*(z) = v_c(t)/E_s$
Current	$I_s = E_s/Z_s$	$i^*(z) = i(t)/I_s$
Time	$t_{sw} = 1/f_{sw}$	$z = t/t_{sw}$
Time constant	$\tau_s = L_s/Z_s$	$\tau^* = \tau/\tau_s$
Frequency	$f_r = 1/2\pi\sqrt{L_s C_s}$	$\mu = f_{sw}/f_r$
Impedance	$Z_s = 2\sqrt{L_s/C_s}$	$\lambda_1 = R_l/Z_s$
Flux	$\phi_s = L_s I_s$	$\phi^* = \phi(t)/\phi_s$
Power	$P_s = E_s I_s$	$P^*(z) = P(t)/P_s$
Remarks	f_{sw} = Switching frequency of inverter t_{sw} = Switching period of inverter $L_s = L_1, C_s = C, \tau = L_2/R_L, \alpha = C_2/C, A = 4\pi/\mu(1-k^2)$	

표 2의 제어 변수를 도입하여 LS-ZVS-LTSC를 고려한 D급 SEPP형 고주파 공진 인버터의 각 동작 모드별 무차원화 회로 상태 방정식은 식 (23), 식 (24), 식 (25) 및 식 (26)로 나타낼 수 있다.

$$\left. \begin{aligned} \frac{dx^*(z)}{dz} &= A^* \cdot x^*(z) + B^* \cdot u \\ y &= C^* \cdot x^*(z) \end{aligned} \right\} \quad (23)$$

여기서 $x^*(z)=[\phi_1^*(z), \phi_2^*(z), v_c^*(z), v_{c2}^*(z)]$, $u=[1 \ 1 \ 0 \ 0]$ 이고 각 모드별 A^*, B^* 및 C^* 는 다음과 같다.

Mode A

$$A^* = \begin{bmatrix} 0 & -\frac{A_2}{\tau^*} & -A_2 & A_2 \\ 0 & -\frac{A_2}{\tau^*} & -k^2 A_2 & k^2 A_2 \\ \frac{(1-k^2)A_2}{4} & 0 & 0 & 0 \\ -\frac{(1-k^2)A_2}{4\alpha} & 0 & 0 & 0 \end{bmatrix} \quad (24)$$

$$B^* = [0 \ 0 \ 0 \ 0]$$

$$C^* = [0 \ 1 \ 0 \ 0]$$

Mode B

$$A^* = \begin{bmatrix} 0 & -\frac{A_2}{\tau^*} & -A_2 & 0 \\ 0 & -\frac{A_2}{\tau^*} & -k^2 A_2 & 0 \\ \frac{(1-k^2)A_2}{4} & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \end{bmatrix} \quad (25)$$

$$B^* = [A_2 \ k^2 A_2 \ 0 \ 0]$$

$$C^* = [0 \ 1 \ 0 \ 0]$$

Mode C

$$A^* = \begin{bmatrix} 0 & -\frac{A_2}{\tau^*} & -A_2 & 0 \\ 0 & -\frac{A_2}{\tau^*} & -k^2 A_2 & 0 \\ \frac{(1-k^2)A_2}{4} & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \end{bmatrix} \quad (26)$$

$$B^* = [0 \ 0 \ 0 \ 0]$$

$$C^* = [0 \ 1 \ 0 \ 0]$$

4. 특성 평가

그림 5는 LS-ZVS-LTSC와 HLS-ZVS-LSTC를 고려한 D급 SEPP형 고주파 공진 인버터에 (PFM + FFDPWM) 스위칭 제어 방식을 적용하여 무차원화 제어 주파수(μ), 무차원화 부하시정수(τ) 및 결합계수(κ)를 파라메타로 하였을 경우의 안정 동작 영역을 나타내고 있다.

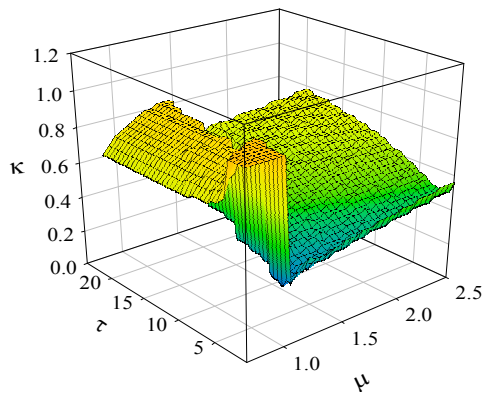


Fig. 5. Safe operating area of class D SEPP type high frequency resonant inverter with LS-ZVS-LSTC.
그림 5. LS-ZVS-LTSC를 고려한 D급 SEPP형 고주파 공진 인버터의 안전 동작 영역

LS-ZVS-LTSC를 고려한 D급 SEPP형 고주파 공진 인버터의 안전 동작 영역은 LS-ZVS-LSTC에 의해 스위칭 턴-온 및 턴-오프 손실을 최소화시킬 수 있는 유도성 부하 상태에서 운전하는 동작 영역을 의미하며, 3차원 표면상의 이상에서는 안전 운전 동작 영역을 나타내고 있으며, 3차원 표면상의 미만에서는 정상적인 동작이 이루어지지 않는 운전 영역을 나타내고 있다.

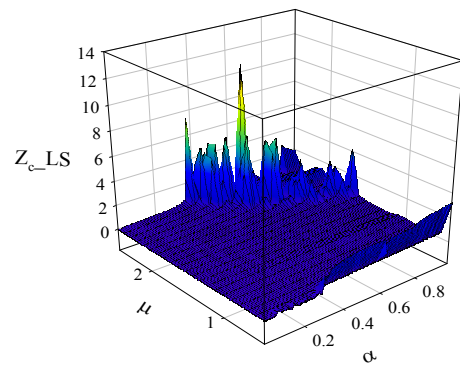


Fig. 6. Minimum charging time(Z_{c_LS}) of LS-ZVS-LTSC.
그림 6. LS-ZVS-LTSC의 최소 충전시간(Z_{c_LS})

그림 6은 제2절의 식 (2)을 이용하여 무차원화 부하시정수(τ), 결합계수(κ) 및 ZVS동작을 위한 휴지시간(φ)를 $\tau=1.26$, $\kappa=0.8$ 및 $\varphi=10$ 으로 고정하고 무차원화 제어 주파수(μ), 공진용 커패시터(C) 대비 LS-ZVS-LTSC(C_2)의 용량비(α)를 파라메타로 하였을 경우, LS-ZVS-LTSC(C_2)가 전원전압(E_d)만큼 충전하는 최소 충전 시간(Z_{c_LS} 및 Z_{c_HLS})을 나타내고 있다.

그림 6에서 알 수 있듯이, 무차원화 제어 주파수(μ)와 공진용 커패시터(C) 대비 LS-ZVS-LTSC(C_2)의 용량비(α)가 커짐에 따라 LS-ZVS-LTSC(C_2)의 양단 전압이 전원전압(E_d)만큼 충전되는 최소 충전 시간(Z_{c_LS})이 증가하고 있음을 알 수 있다. 최소 충전 시간(Z_{c_LS})의 특성치는 실제 하드웨어에서 Dead time을 설정 할 시 중요한 자료로 사용되리라 사료된다.

그림 7은 $\tau=1.26$, $\alpha=0.01$ 및 $\varphi=10$ 으로 고정하고 결합계수(κ)에 대해 무차원화 주파수(μ)를 가변시켰을 경우, 입력 전력 Peak치를 기준으로 좌측은 용량성 부하에서 동작 하고 있으며, 우측은 유도성 부하에서 동작 하고 있음을 알 수 있다. 결합계수(κ) 변화에 따른 유도 가열 부하의 안전한 동작을

위해서는 유도성 부하 영역에서 동작을 시켜야 한다. 그림 8은 $\kappa=0.8$, $\varphi=10$ 및 $\alpha=0.01$ 으로 고정하고 무차원화 제어 주파수(μ) 변화에 따른 공진용 커패시터의 최대 전압 특성(V_{cmax}^*)을 나타내고 있다. 이들 특성치는 LS-ZVS-LTSC를 고려한 D급 SEPP형 고주파 공진 인버터의 설계시 공진용 커패시터의 내압을 결정하는 중요한 자료로 사용된다.

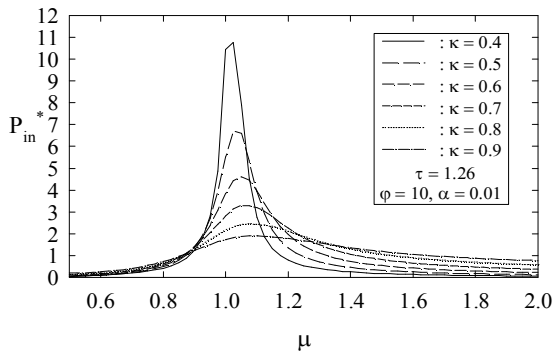


Fig. 7. Input power characteristics (P_{in}^*).
그림 7. 입력 전력 특성(P_{in}^*)

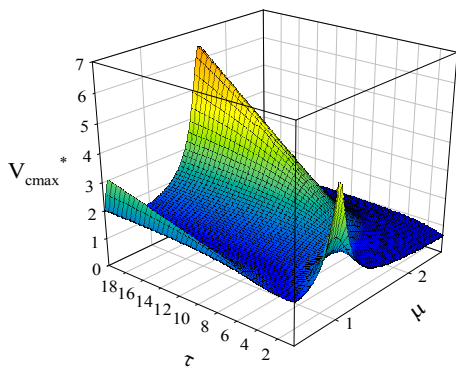


Fig. 8. Maximum voltage characteristics of V_{cmax}^* at $\kappa=0.8$.
그림 8. $\kappa=0.8$ 일 때 공진 커패시터의 최대전압특성(V_{cmax}^*)

그림 9는 $\kappa=0.8$, $\varphi=10$ 및 $\alpha=0.01$ 으로 고정하고 무차원화 제어 주파수(μ) 변화에 따른 공진용 커패시터의 최대 전류 특성(i_{swmax}^*)을 나타내고 있다. 무차원화 주파수(μ)의 변화에 i_{swmax}^* 의 증가 혹은 감소는 최대 출력을 발생하는 $\mu \approx 1.1$ 부근에서 최대치로 나타나고 있다.

그림 10은 $\kappa=0.8$, $\varphi=10$ 및 $\alpha=0.01$ 으로 고정하고 무차원화 제어 주파수(μ) 변화에 따른 공진용 커패시터의 최대 전류 특성(i_{c2max}^*)을 나타내고 있다. 그림 10에서 알 수 있듯이, $\kappa=0.8$, $\mu=1.1$ 및 $\kappa=0.4$, $\mu=1.6$ 을 선택하여 운전할 경우가 내압이 가장 적은 커패시터를 사용 할 수 있다.

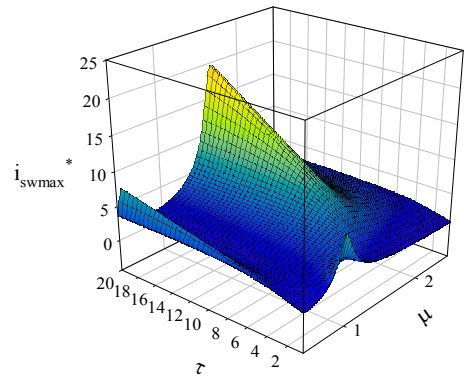


Fig. 9. Maximum current characteristics of i_{swmax}^* at $\kappa=0.8$.
그림 9. $\kappa=0.8$ 일 때 공진 커패시터의 최대전류특성(i_{swmax}^*)

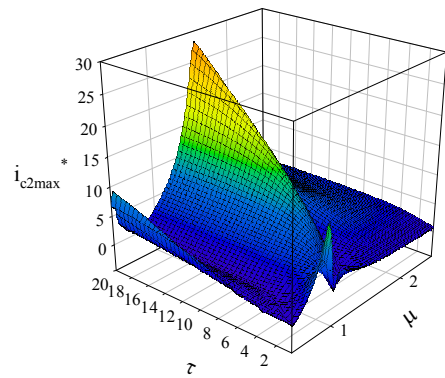


Fig. 10. Maximum current characteristics of i_{c2max}^* at $\kappa=0.8$.
그림 10. $\kappa=0.8$ 일 때 공진 커패시터의 최대전류특성(i_{c2max}^*)

5. 회로 설계

LS-ZVS-LTSC를 고려한 D급 SEPP형 고주파 공진 인버터의 회로 해석을 통한 특성평가의 특성 값을 기초로 한 경우의 회로설계기법의 일 예를 다음과 같이 나타낸다.

설계 사양으로서 입력 전압 $E_d[V]$ (입력전력의 효율을 높이기 위해서 고주파용 전해 커패시터는 용량이 작은 것을 사용하였으며, 또한 입력전압 $E_d[V]$ 는 반주기는 $E_d[V]$ 로 공급되고 반주기는 $0[V]$ 이므로 평균 전압은 $E_{ave} = E_d/2[V]$ 로 되며 여기에 Capacitor voltage de-rating 90%을 곱하면 최종 평균 전압은 $E_{ave} = 0.9 \times (E_d/2)[V] = 0.45 \times E_d[V]$ 가 된다.), 입력 전력 $P_{in}[kW]$, 출력 주파수 $f_{sw}[kHz]$ 가 주어진 경우, 회로 설계 예를 나타내면 다음과 같다.

$E_d = 311[V]$, $P_{in}=1.791[kW]$, $f_{sw}=25[kHz]$ 에 대한 설계 기법 일예

Step 1 : $E_{ave} = 139.95[V]$, $\tau=1.26$, $\mu=1.36$, $\kappa=0.8$, $\varphi=10$, $\alpha=0.037$ 로 선정

- Step 2 : 그림 7로부터 $P_{in}^*=1.439$ 선정
- Step 3 : $Z_s = (E_d^2 \cdot P^*(z))/P(t) = (139.95^2 \times 1.439)/(1.791 \times 10^3) = 15.73$, $\tau_s = L_s/15.73$
- Step 4 : $f_r = f_{sw}/\mu = 1/2\pi \sqrt{L_s C_s} = 25/1.37 = 18.256$ [kHz], $\sqrt{L_s C_s} = 8.7179 \times 10^{-6}$
- Step 5 : Step 1 ~ Step 4로부터, $L_s = 68[\mu\text{H}]$, $C_s = 1.1[\mu\text{F}]$, $\tau = 5.5 \times 10^{-6}[\text{H}/\Omega]$, $\varphi = 1.07[\mu\text{s}]$, $C_2 = 30[\text{nF}]$
- Step 6 : 그림 8과 그림 9로부터 $i_{swmax}^* = 5.204$, $V_{cmax}^* = 3.207$ 산출

Table 3. An example of design method for $P_{in} = 1.8[\text{kW}]$.
 표 3. $P_{in} = 1.8[\text{kW}]$ 에 대한 설계 기법 일례

Circuit Parameters	$E_d = 311[\text{V}]$, $P_{in} = 1.791[\text{kW}]$
L_s	68[μH]
C_s	1.1[μF]
$\tau(t)$	$5.5 \times 10^{-6}[\text{H}/\Omega]$
i_{swmax}	47.19[A]
V_{cmax}	457.7[V]
V_{c2max}	311[V]
i_{c2max}	35.9[A]

그림 11은 LS-ZVS-LSTC를 고려한 1.8[kW] D급 SEPP형 고주파 공진 인버터의 회로 설계과정에서 얻은 설계값을 기초로하여 시뮬레이션한 실제 값 이론 파형을 나타내고 있다. 그림 12는 LS-ZVS-LSTC를 고려한 1.8[kW] D급 SEPP형 고주파 공진 인버터의 스위치 양단전압(V_{CE}), 공진용 커패시터 전압(V_c) 및 스위치에 흐르는 스위칭 전류(i_{sw})의

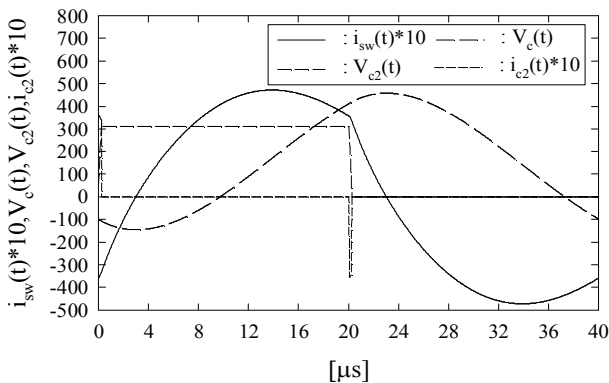


Fig. 11. Theoretical waveforms using circuit parameters obtained by circuit design ($P_{in} = 1.8[\text{kW}]$).

그림 11. 회로 설계를 통해 도출한 회로 파라미터를 이용한 이론 파형($P_{in} = 1.8[\text{kW}]$)

실험 파형을 나타내고 있다. 그림 11과 그림 12에서 알 수 있듯이, LS-ZVS-LSTC를 고려한 1.8[kW] D급 SEPP형 고주파 공진 인버터의 회로 설계 기법을 토대로 도출한 이론파형이 스위칭 소자로 IGBT를 사용하여 실험한 실험파형과 거의 일치하고 있음을 알 수 있다.

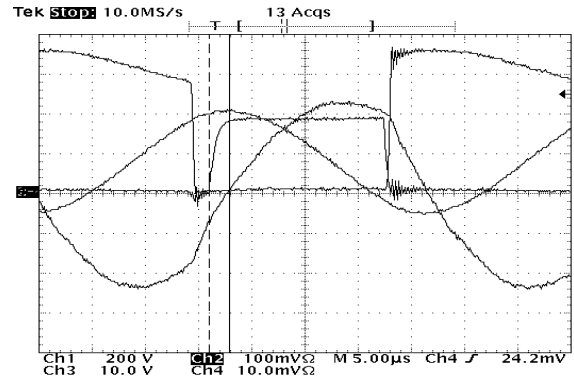


Fig. 12. Experimental waveforms of $i_{sw}(t)$ and $V_c(t)$ (voltage : 200V/div and current : 20A/div).

그림 12. 스위칭 전류($i_{sw}(t)$)와 커패시터 전압($V_c(t)$)의 실험파형 (voltage : 200V/div, current : 20A/div)

III. 결론

본 논문에서는 스위칭 시 발생하는 턴-온 및 턴-오프 손실을 줄일 수 있는 LS-ZVS-LSTC를 이용한 D급 SEPP형 고주파 공진 인버터에 대해서 나타내었다. 본 논문에서 제안한 LS-ZVS-LSTC를 이용한 고주파 공진 회로의 해석은 무차원화 파라미터를 도입하여 범용성 있게 기술하였으며, 또한 제안 인버터의 운전 특성은 무차원화 제어 주파수(μ), 무차원화 부하시정수(τ), 결합계수(κ) 등의 제어 파라미터를 이용하여 특성 평가를 수행하였다. 특성 평가를 통한 특성치를 토대로 1.8[kW] D급 SEPP형 LS-ZVS-LSTC 고주파 인버터 설계 기법의 일례를 제시하였으며, 실험을 통해 이론 해석의 정당성을 입증하였다.

References

[1] W. E. Frank et. al, "New Induction Heating Transformer," *IEEE Transactions on Magnetics*, Vol.18, No.6, pp.1752-1755, 1982.
 DOI: 10.1109/TMAG.1982.1062212

[2] J. M. Alonso et. al, "A Novel Low-Loss Clamped Mode LCC Resonant Inverter," *Proceedings of PESC '95-Power Electronics Specialist Conference*, Vol.2, pp.736-742, 1995.

DOI: 10.1109/PESC.1995.474900

[3] Alexandru Ivascu et. al, "Class E Half-Wave Low di/dt Rectifier Operating at Frequency Around Resonance," *Proceedings of PESC '95-Power Electronics Specialist Conference*, Vol.2, pp.743-749, 1995. DOI: 10.1109/PESC.1995.474901

[4] E. S. Jang, S. M. Park, D. M. Joo and B. K. LEE, "Resonant Network Design and Verification of Induction Cooker for Heating Nonmagnetic Vessel," *The Transactions of the Korean Institute of Power Electronics*, Vol.22, No.6, pp.504-509, 2017. DOI: 10.6113/TKPE.2017.22.6.504

[5] S. M. Park, E. S. Jang, D. M. Joo and B. K. LEE, "Design of Control System for All-Metal Domestic Induction Heating Considering Temperature and Quick-Response," *The Transactions of the Korean Institute of Power Electronics*, Vol.23, No.3, pp.199-207, 2018.

DOI: 10.6113/TKPE.2018.23.3.199

BIOGRAPHY

Dong-Han Park (Member)



2003 : MS degree in Electronic and Communication Engineering, Kumoh National Institute of Technology.
2008~present : PhD candidate in Electrical Engineering, Yeungnam University

Byeong-Joo Choi (Member)



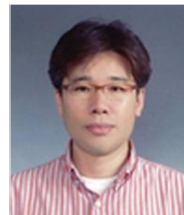
1981 : BS degree in Electrical Engineering, Yeungnam University.
1983 : MS degree in Electrical Engineering, Yeungnam University.
1996 : PhD degree in Electrical Engineering, Kyushu University.

1982~1986 : Researcher, Hyundai Heavy Electric Co., Ltd.
1986~1997 : Senior Engineer, Korea Electro-technology Research Institute

1997~2009 : Associate Professor in Electrical Engineering, Sorabol College

2014~2018, 2020~Present : Industry-University Cooperation Concentration Professor in Electrical Engineering, Yeungnam University

Jong-Hae Kim (Member)



1996 : MS degree in Electrical Engineering, Yeungnam University
1999 : PhD degree in Electrical Engineering, Yeungnam University
2005 : PhD degree in Electrical Engineering, Nagoya University

2005~2012 : Principal Engineer (Group leader), Samsung Electro-Mechanics, Co., Ltd.

2012~Present : Associate Professor, School of Electronic and Electrical Engineering, Daegu Catholic University