

IoT를 위한 IEEE 802.15.4q 기반 TASK 물리 계층 설계*

김 선 희**

Design of a physical layer of IEEE 802.15.4q TASK for IoT

Kim Sunhee

〈Abstract〉

IoT has been consistently used in various fields such as smart home, wearables, and healthcare. Since IoT devices are small terminals, relatively simple wireless communication protocols such as IEEE 802.15.4 and ISO 18000 series are used. In this paper, we designed the 802.15.4q 2.4 GHz TASK physical layer. Physical protocol data unit of TASK supports bit-level interleaving and shortened BCH encoding. It is spread by unique ternary sequences. There are four spreading factors to choose the data rate according to the communication channel environment. The TASK physical layer was designed using verilog-HDL and verified through the loop-back test of the transceiver. The designed TASK physical layer was implemented in a fpga and tested using MAXIM RFICs. The PER was about 0% at 10 dB SNR. It is expected to be used in small, low power IoT applications.

Key Words : 802.15.4q, IoT, TASK, Ternary Sequence, Wireless Communication

I. 서론

Internet of things (IoT)는 센서와 무선 통신 기능을 갖춘 스마트한 전자 기기들을 네트워크로 연결하여 사람들에게 더 많은 정보를 더 편안하게 제공하고자 한다. IoT 응용 분야는 계속 확대되어 스마트 홈에서부터 웨어러블, 스마트 자동차, 헬스케어 및 농업 분야 등에서 널리 적용되고 있다 [1, 2]. 이에 IoT를 위한 다양한 계층 - IoT 응용, 시스템 레벨 설계, 매체

접근 제어 및 네트워크, 에너지 하베스터 및 보안 등에서의 연구도 활발하게 진행되고 있다 [3-6].

IoT에서 주로 사용되는 무선 통신 표준으로는 wireless personal area network (WPAN)를 위한 IEEE 802.15.4 계열 표준과 능동형 RFID를 위한 ISO 18000 시리즈 등이 있다 [4]. IEEE 802.15.4는 물리 계층 및 매체 접근 제어 계층에 대한 프로토콜을 포함하고 있으며, 주기적으로 데이터를 수집하는 네트워크에 적합하다. 반면에 ISO 18000 시리즈는 센싱 장치에서 보내야 할 데이터가 있을 때만 통신하는 네트워크에 적합하다.

본 논문에서는 IEEE 802.15.4 계열 표준 중에서도 802.15.4q[7]의 2.4 GHz 대역 ternary amplitude shift

* 본 논문은 2018년도 정부 (산업통상자원부)의 재원으로 한국산업기술평가위원회의 지원을 받아 수행된 연구임 (No. 20001056, IoT/웨어러블 디바이스용 저전력 Massive MISO SWIPT 핵심 기술 개발)

** 상명대학교 시스템반도체공학과 조교수

keying (TASK)의 물리 계층(physical layer)에 대하여 연구하였다. 기존 WPAN을 위한 IEEE 802.15.4에서는 2.4 GHz 대역에서 offset quadrature phase-shift keying (O-QPSK PHY)와 chirp spread spectrum (CSS) - differential quadrature phase-shift keying (DQPSK) 을 지원하였다[8]. TASK는 CSS처럼 spreading 방법을 사용하여 낮은 전송 파워로 다른 디바이스와의 충돌 가능성을 낮추면서, QPSK보다 단순한 TASK 구조를 사용하여 회로 설계의 복잡도 및 파워 소모를 낮춘다. 2장에서 TASK에 대하여 자세히 소개하겠다. 그리고 3장에서 설계 및 구현 결과를 설명하고 4장에서 마무리하겠다.

II. TASK PHY 소개

IEEE 802.15.4g의 물리 계층은 169 MHz 대역부터 2450 MHz 대역 사이에서 총 14개의 주파수 대역을 정의하고 있으며, TASK와 Rate Switching Gaussian FSK 모듈레이션을 지원한다. TASK 모듈레이션은 선별적으로 433 MHz부터 2450 MHz 사이에서 총 6개의 주파수 대역에 대해서만 정의되어 있다. 그 중 본 논문에서는 2.4 GHz 대역의 TASK 물리 계층에 대하여 연구하였다.

표 1에서 보는 바와 같이, 2.4 GHz 대역 TASK 물리 계층에는 2405 MHz를 시작으로 5 MHz 간격으로 총 16개의 채널이 있으며, TASK를 위하여 가능한 채널의 중심 주파수는 다음과 같이 계산할 수 있다.

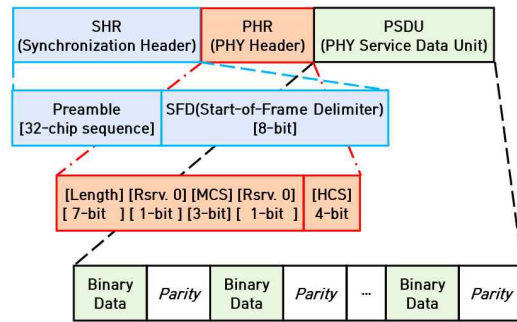
$$(\text{채널 } N\text{번의 중심 주파수}) = (\text{채널 } 0\text{번의 중심 주파수}) + (\text{채널 번호}) \times (\text{인접 채널 간의 주파수 간격}) \quad (1)$$

여기서 채널 번호는 0부터 15 (= (총 채널 수 - 1)) 사이의 정수이다.

<표 1> 2.4 GHz 대역 TASK 물리 계층의 총 채널 수 및 첫 번째 채널의 중심 주파수 [5]

두 개의 인접 채널 간의 주파수 간격	5 MHz
사용 가능한 총 채널 수	16
첫 번째 채널의 중심 주파수	2405 MHz

TASK 물리 계층 프로토콜 데이터 유닛 (PHY Protocol Data Unit, PPDU)는 <그림 1>과 같이 동기 헤더 (Synchronization Header, SHR), 물리 계층 헤더 (PHY Header, PHR), 그리고 물리 계층 서비스 데이터 유닛 (PHY Service Data Unit, PSDU)으로 구성되어 있다.



<그림 1> 물리 계층 프로토콜 데이터 유닛의 구조

SHR은 다시 Preamble과 Start-of-Frame Delimiter (SFD)로 구성된다. Preamble은 32-chip sequence가 8번 반복된다. 이 때 32-chip은 고유한 세 성분의 (ternary) 데이터로써 [1 0 -1 0 0 -1 0 -1 1 0 1 0 0 -1 0 1 1 0 1 0 0 -1 0 1 -1 0 1 0 0 1 0 1] 이다. 이 신호는 마치 8 비트 데이터가 spreading factor 32로 spreading된 것과 같은 효과를 갖는다.

SFD는 8 비트 [0 1 0 1 1 0 0 1]로 정의된다. SFD의 각 비트는 표2에서 보는 바와 같이 두 개의 orthogonal ternary sequence로 각각 매핑된다.

<표 2> SFD 필드의 확산 코드 [5]

SFD 비트	bit-to-sequence 매핑
0	0 -1 0 1 1 0 -1 0
1	1 0 -1 0 0 -1 0 1

PHR은 데이터 길이, 모듈레이션 및 코딩 방법(modulation and coding schemes, MCS) 정보와 오류 체크를 위한 header check sequence (HCS)로 구성된다. 여기서 데이터 길이는 PSDU에 포함된 데이터의 바이트 수로, 총 7비트가 할당되어 있기 때문에, PSDU에 담을 수 있는 데이터는 최대 127 바이트이다.

MCS는 표3과 같이 총 8가지가 있다. 여기서 MCS 모드 4번부터 7번까지는 SiPC 암호화 기능이 추가된 모드로, 선택사항이기 때문에 본 연구에서는 모드 0번부터 3번까지 설계하였다.

<표 3> 모듈레이션 및 코딩 방법 [5]

MCS	Modulation format	FEC
0	1/1-TASK	BCH
1	2/4-TASK	BCH with interleaving
2	3/8-TASK	BCH with interleaving
3	5/32-TASK	BCH with interleaving
4	1/1-TASK	BCH + SiPC
5	2/4-TASK	BCH with interleaving+ SiPC
6	3/8-TASK	BCH with interleaving+ SiPC
7	5/32-TASK	BCH with interleaving+ SiPC

PHR의 정보 필드는 4 비트 HCS로 보호된다. HCS는 다음과 같은 다항식으로 생성된다.

$$g(x) = 1 + x + x^4 \quad (2)$$

PHR은 SHR의 SFD 필드와 동일한 bit-to-sequence로 매핑/확산된다.

PPDU는 선택된 MCS에 따라 구현 방법이 달라진다. 표4에는 MCS 모드 0번부터 3번까지의 코딩 포맷을 정리해 놓았다.

<표 4> MCS에 따른 모듈레이션 및 코딩 방법 [5]

MCS	chip rate (Mchips/s)	M (bits/data symbol)	L (chips/data symbol)	Code rate	Data rate (kb/s)
0	1	1	1	51/63	809.52
1	1	2	4	51/63	404.76
2	1	3	8	51/63	303.57
3	1	5	32	51/63	126.48

PSDU의 데이터는 MCS에 상관 없이 (63-L, 51-L, t=2) shortened BCH 인코딩을 한다. 일반적으로 (63, 51) BCH 인코딩에서는 51 비트 단위로 데이터를 블록화하고, 제일 마지막 블록에서는 부족한 비트 수만큼 0을 채워 인코딩을 한다. 하지만, 여기에서는 하나의 PSDU에 대하여 BCH 인코딩 데이터 블록의 비트 수를 동일하게 하여, (51-L) 비트 단위로 인코딩을 한다. Shortened BCH 인코더의 생성 다항식은 다음과 같다.

$$g(x) = 1 + x^3 + x^4 + x^5 + x^9 + x^{10} + x^{12} \quad (3)$$

MCS 모드가 1-3일 때는 BCH 인코딩 후에 bit-level interleaving 과정을 거친다. interleaving에서는 2차원 Dx(63-L) 배열 형태를 구성하여, 데이터를 채울 때는 행부터 차례대로 채우고, 출력할 때는 열부터 차례대로 내보낸다. 여기서 D는 MCS가 1, 2, 3일 때 각각 2, 3, 5이다.

Interleaving 처리된 데이터는 표5와 같이 MCS에 따라 비트 데이터를 심볼 데이터로 바꾼 뒤 해당하는 ternary sequence로 확산을 한다. spreading factor는 MCS 모드에 따라 모드 0번에서부터 모드 3번까지 차례대로 1/1, 2/4, 3/8 그리고 5/32이다. MCS 모드 2번과 3번의 경우에는 각 모드 별 첫 번째 심볼의 ternary sequence를 심볼 번호만큼 순환 자리 이동하여 구한다.

일정 형태의 sequence로 spreading된 데이터에 대

<표 5> ternary sequence spreading code [5]

MCS	bit	symbol	Ternary Sequence
0	0	0	[0]
	1	1	[1]
1	00	0	[1 0 0 0]
	01	1	[0 -1 0 0]
	10	2	[0 0 0 1]
	11	3	[0 0 -1 0]
2	000	0	$c_{3,0} = [0 0 0 1 -1 0 1 1]$
	001	1	$c_{3,1}$
	010	2	$c_{3,2}$
	011	3	$c_{3,3}$
	100	4	$c_{3,4}$
	101	5	$c_{3,5}$
	110	6	$c_{3,6}$
	111	7	$c_{3,7}$
			$c_{3,m} : \text{cyclic shifted } c_{3,0} \text{ by } m$
3	00000	0	$c_{5,0} = [-1 0 0 1 0 1 -1 0 -1 -1 1 -1 0 1 0 1 1 0 0 0 1 0 0 1 1 1 -1 0 0 0 0 1 1]$
	00001	1	$c_{5,1}$
	00010	2	$c_{5,2}$
	00011	3	$c_{5,3}$

	11110	30	$c_{5,30}$
	11111	31	$c_{5,31}$

하여 무작위성을 추가하기 위하여 pseudo random chip inversion 과정을 거친다. 이때 무작위 수 생성 다항식은 다음과 같다.

$$g(x) = 1 + x^{14} + x^{15} \quad (4)$$

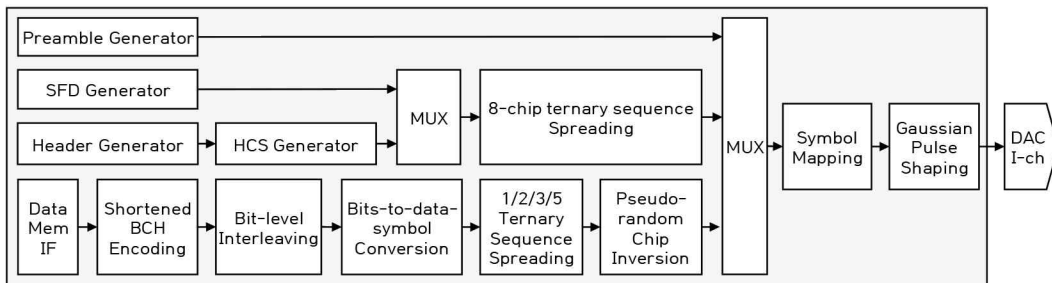
PPDU는 이렇게 처리된 SHR, PHR 그리고 PSDU를 순서대로 연결한다. 그리고 ASK 모듈레이션 및 가우시안 펄스 웨이핑을 하여 DAC로 전달한다.

TASK는 3-level ASK이므로 모듈레이터와 디모듈레이터 구조가 비교적 단순하다. Bit-level interleaving과 블록 코딩인 BCH 인코딩을 통하여 통신 채널에서 발생하는 오류를 분산 및 정정한다. 채널 코딩 비율은 정해져 있지만 다양한 spreading factor가 제공되기 때문에 통신상황에 따라 데이터의 전송 속도 선택이 가능하다. 또한, 2.4 GHz 대역은 ISM 밴드 대역으로 이미 상용화되어 있는 RF 모듈들이 많다. 따라서, 2.4 GHz 대역 TASK는 소형 저전력을 요구하는 IoT 장치에 적용하기에 적절하다.

III. TASK 모델 설계 및 구현

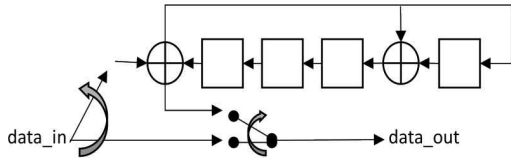
3.1 송신부 설계

<그림 2>는 TASK 송신부의 블록도이다. SHR 중 Preamble는 고정된 ternary sequence이므로 별도의 채널 코딩 과정 없이 chip 속도 1 Mchips/s에 맞게 출력된다. 8 비트 SFD는 8-chip ternary sequence로 spreading된다.

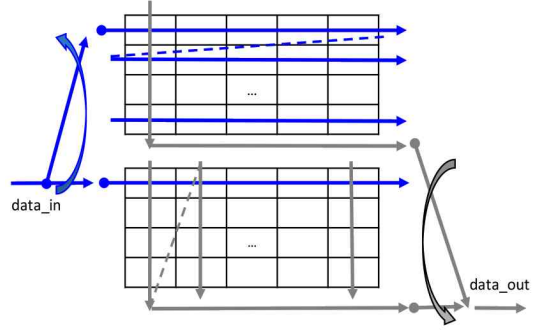


<그림 2> TASK 송신부의 블록도

PHR 정보 필드에는 HCS를 추가한 뒤 8-chip ternary sequence에 의하여 spreading 된다. HCS 생성기는 <그림 3>과 같다.

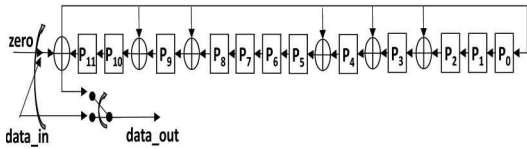


<그림 3> HCS 생성기



<그림 5> 인터리빙 블록도

PSDU는 전체 데이터 바이스 수가 주어지면 BCH 블록 길이 및 '0' 삽입 수, 그리고 interleaver의 행 수를 계산한 뒤, 그에 따라 블록으로 나누어 순차적으로 처리한다. 우선 shortened BCH 인코딩을 통하여 블록 별로 12 비트의 패리티 비트를 추가한다. BCH 인코더의 블록도는 <그림 4>와 같다.



<그림 4> BCH 인코더의 블록도

데 반하여, MCS에 따라 spreading 되는 정도가 다르다. 즉, spreading 블록의 입력 데이터 처리 속도와 출력 데이터의 처리 속도가 일치하지 않는다. 따라서 PSDU를 처리할 때는 송신부 레지스터에서 MCS 확인 후 비트 데이터 처리 속도를 결정하였다. 그래서 PSDU 처리 중 블록 간의 버퍼링 없이, spreading 블록까지 진행될 수 있도록 설계하였다.

Spreading이 모두 끝난 SHR, PHR 및 PSDU는 3-level 심볼로 바뀐 뒤 가우시안 필터를 통과하여 DAC로 전달되었다. 송신단은 I-채널만으로 구성하였다.

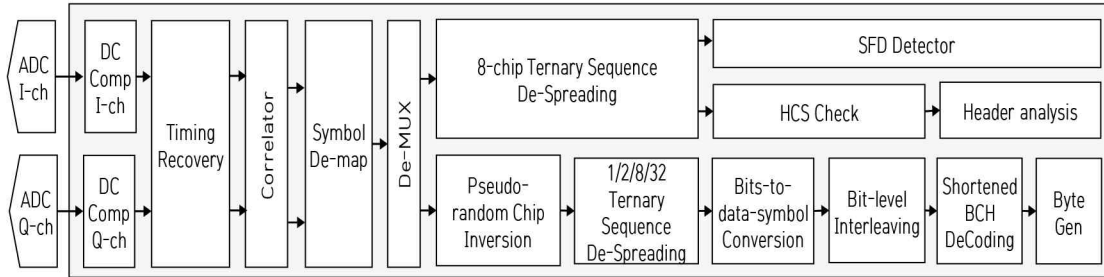
Bit-level interleaver는 <그림 5>에서 보는 바와 같이 비트 데이터를 저장하는 순서와 내보내는 순서가 일치하지 않으므로 데이터 버퍼링 과정이 필요하다. 따라서 2개의 인터리버 블록을 구성하여 하나의 블록에 데이터를 쓰는 동안 다른 블록에서 데이터를 읽어 가도록 구성하였다.

이제 비트 데이터를 심볼 데이터로 변환한 뒤, 주어진 MCS에 따라 ternary sequence로 spreading을 하고, 일정 패턴으로 바뀐 데이터에 대하여 random chip inversion 과정을 추가하였다. 그런데, PSDU는 MCS에 관계 없이 chip 속도는 1 Mchips/s로 일정한

3.2 수신부 설계

<그림 6>은 TASK 수신부의 블록도이다. 송신부와 달리 수신부에는 I-채널 및 Q-채널을 위한 ADC가 각각 존재한다. ADC에서는 chip 속도의 4배 속도로 신호를 샘플링 한다. 그리고, 각 채널별로 신호에서 DC 성분을 제거하였다.

심볼 동기를 찾는 과정은 SHR의 Preamble 구간 동안 이루어진다. Preamble은 32-chip sequence가 8번 반복되는 구조이므로, 128개의 샘플이 8번 반복되는 것과 동일하다. 하지만 correlator는 32-tap으로 구성하였으며, 4개의 샘플 간격으로 Preamble과의



<그림 6> TASK 수신부의 블록도

correlation 값을 구하였다. Timing recovery는 gardner 방식을 사용하였으며 별도의 interpolator 없이, correlator와 함께 최적의 샘플링 포인트를 찾아 심볼 동기를 맞추었다.

심볼 동기에 맞춰진 데이터는 심볼 데이터로 변형된 뒤 8-chip ternary sequence de-spreading 블록으로 보내진다. SFD는 Preamble과 correlation이 낮기 때문에 Preamble 동안 SFD로 혼동을 일으킬 가능성이 없다.

SFD 이후부터는 PHR이므로, 8-chip ternary sequence de-spreading 블록의 출력은 HCS 검사(check) 블록으로 보내진다. HCS 검사 블록은 HCS 생성기와 동일한 구조이며, 다만 입력되는 데이터가 PHR의 정보 부분뿐 아니라 HCS까지 포함하여, PHR 전부이다. HCS까지 모두 입력된 후 레지스터에 남아 있는 데이터가 모두 '0'이면 오류 없이 수신된 것으로 판단한다. HCS 검사 블록에서 오류 판단이 끝나면 시스템에 인터럽트를 발생시켜 HCS 검사 결과를 알려주고, 오류가 없으면, 수신 패킷에 대한 정보를 레지스터에 저장한다.

PHR에는 수신된 패킷에 대한 MCS 및 데이터 길이 정보가 담겨 있다. 따라서 PSDU는 random chip inversion 과정을 거친 뒤 MCS에 따라 ternary sequence de-spreading 및 비트 데이터로 전환된다.

bit 단위의 데이터는 de-interleaving 되어야 하는

데, chip inversion 블록과 마찬가지로 de-interleaving 블록도 송신부의 interleaving 회로와 동일한 구조를 갖는다.

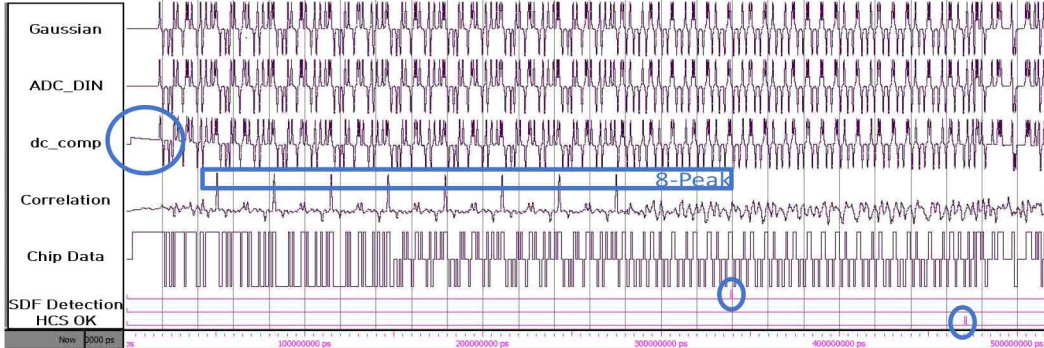
BCH 디코딩에서 오류 위치를 찾는 key equation은 Inversion-less Berlekamp Massey Algorithm [9, 10]을 이용하였고, 신드롬 계산을 통해 오류가 발생한 곳의 위치를 찾아 오류를 정정하였다.

데이터 길이만큼 PSDU를 처리하고 얻은 데이터를 메모리에 저장한 뒤에 다시 인터럽트를 발생시켜 패킷 수신이 완료되었음을 알려준다.

3.3 테스트 결과

TASK의 송신부 및 수신부를 Verilog-HDL로 설계하고 ModelSim을 이용해 기능 검증을 하였다. <그림 7>은 시뮬레이션 결과 파형이다. 위에서부터 차례대로 가우시안 필터 출력, I-채널 ADC 입력, I-채널 dc compensator 출력, correlation 크기, timing recovery 출력 (chip data), SFD detection 신호, 그리고 HCS OK 신호이다.

첫 번째 가우시안 신호는 송신부의 가우시안 필터의 출력 신호이다. Ternary sequence에 대하여 필터링을 하였으므로 3개의 레벨로 구분되어 있으며, 8배 오버 샘플링을 통하여 신호 변화가 완만하게 이루어지고 있음을 확인할 수 있다.



<그림 7> 송수신부 시뮬레이션 결과

가우시안 필터의 출력 신호에 화이트 노이즈 채널 모델 값과 DC를 추가하여 수신단의 ADC로 연결하였다. <그림 7>의 dc compensator의 출력 신호를 보면, 처음 시작할 때보다 신호 레벨이 낮아진 뒤에 신호 파형이 나오고 있음을 확인할 수 있다.

Correlator에서는 32-chip 간격으로 일정하게 총 8 번의 peak 신호가 출력되고 있으며, SFD 및 PHR, PSDU 부분에서는 correlation 값이 peak 값과 현저하게 차이가 발생함을 알 수 있다.

Timing recovery의 출력인 chip 데이터를 보면 초기에는 심볼 동기가 맞지 않아서 ternary 신호의 특징이 보이지 않지만 대략 Preamble sequence가 4번 수신된 후에 ternary 심볼 형태가 나타나고 있음을 알 수 있다.

SFD detector에는 chip data가 입력되어 8번의 correlation peak가 발생하였다. 그리고 64-chip 뒤에 SFD detection 신호가 발생하였다. 이후 PHR 및 PSDU에 대한 처리를 하여 그 결과를 레지스터 및 메모리에 저장하였다.

<그림 8>은 송수신부의 레지스터 및 메모리에 저장된 데이터를 비교하고 있다. 왼쪽은 송신부에서 송신 패킷에 대한 정보이다. MCS 모드는 0 모드이고, 패킷의 데이터 길이는 14 바이트로 정하고 있으며, 데이터는 0 번지부터 Dh (= 13d) 번지까지 차례대로

0h - Dh가 저장되어 있다. 오른쪽은 수신부에서 수신된 패킷에 대한 정보이다. PHR 분석을 통하여 MCS

TX		RX	
tx_mcs	0	rx_mcs	0
tx_psd_length	14	rx_psd_length	0e
tx_mem_re	0	rx_mem_we	0
tx_mem_addr	0e	rx_mem_addr	0d
tx_mem_rd	0d	rx_mem_wd	86
buf_00	00	buf_00	00
buf_01	01	buf_01	01
buf_02	02	buf_02	02
buf_03	03	buf_03	03
buf_04	04	buf_04	04
buf_05	05	buf_05	05
buf_06	06	buf_06	06
buf_07	07	buf_07	07
buf_08	08	buf_08	08
buf_09	09	buf_09	09
buf_0A	0a	buf_0A	0a
buf_0B	0b	buf_0B	0b
buf_0C	0c	buf_0C	0c
buf_0D	0d	buf_0D	0d

<그림 8> 송수신부의 레지스터 및 메모리 데이터 비교



<그림 9> 에뮬레이션 환경

0번 모드이며 패킷의 데이터 길이가 $E_h (=14_d)$ 임을 파악하였다. 그리고 수신부의 메모리 0번지로부터 차례대로 데이터 $0_h - D_h$ 가 저장됨을 확인하였다.

<그림 9>는 설계된 TASK의 에뮬레이션 환경을 보여준다. Altera Stratix IV에 구현하였으며 MAXIM 2.4 GHz RF IC 모듈을 이용하여 테스트하였다. 테스트 결과 PER은 SNR이 10 dB 일 때 거의 0%였으며, 그보다 낮아지면 Preamble을 놓치거나 HCS 오류가 발생하기 시작하였다.

TASK PHY는 3-level 심볼이므로 기존 QPSK보다 단순한 구조로 설계되었으며 spreading 및 BCH decoding 기법을 채택하여 통신의 안정성을 높였다. 또한, 상용 2.4 GHz 대역 WPAN RFIC 모듈에 적용 가능하므로 무선 네트워크를 구성하는 IoT에서 활용하기 쉽다.

IV. 결론

본 논문에서는 802.15.4q의 2.4 GHz 대역 TASK 물리 계층을 설계하였다. TASK 물리 계층의 PPDU는 SHR, PHR, 그리고 PSDU로 구성되며, 각 필드마다 고유의 ternary sequence에 의하여 spreading 된다. SHR과 PHR의 spreading factor는 고정이지만, PSDU는 네가지 spreading factors가 있어 통신 채널 상태에 따라 선택이 가능하다. 통신 중 발생하는 오류의 분산 및 정정을 위해서는 bit-level interleaving과 shortened BCH 인코딩을 지원하였다. TASK 물리 계층의 모델은 verilog-HDL을 이용하여 설계하였으며 ModelSim에서 시뮬레이션 하였다. 송수신부의 loop back 테스트를 통하여 송신한 데이터가 정상적으로 수신됨을 확인하였다. 설계된 TASK 모델은 소형 저전력 IoT 어플리케이션에서 활용될 수 있을 것으로 기대된다.

참고문헌

- [1] Svitla Team, Best 10 Examples of IoT applications, 2019, <https://svitla.com/blog/best-10-examples-of-iot-applications>. Written on July 4, 2019, Accessed on Feb. 10, 2020.
- [2] 차시호·류민우, “서비스 오케스트레이션 기반 사용자 맞춤형 IoT 서비스의 설계 및 구현,” 디지털산업정보학회 논문지, 제11권, 제3호, 2015, pp.21-29.
- [3] 김성림·권준희, “사물인터넷 환경에서 소셜 네트워크를 기반으로 한 정보 추천 기법,” 디지털산업정보학회 논문지, 제11권, 제1호, 2015, pp.47-57.
- [4] Isidro Calvo, José Miguel Gil-García, Igor Recio, Asier López and Jerónimo Quesada, “Building IoT Applications with Raspberry Pi and Low Power IQRF Communication Modules,” Electronics, Vol. 5, No. 3, 2016, pp.54.
- [5] Bomin Mao, Yuichi Kawamoto, Jiajia Liu and Nei Kato, “Harvesting and Threat Aware Security Configuration Strategy for IEEE 802.15.4 Based IoT Networks,” IEEE Communications Letters, Vol.23, No.11, 2019, pp.2130-2134
- [6] Xavier Vilajosana, Pere Tuset-Peiro, Francisco Vazquez-Gallego, Jesus Alonso-Zarate and Luis Alonso, “Standardized Low-Power Wireless Communication Technologies for Distributed Sensing Applications,” Sensors, Vol.14, No.2, 2014, pp.2663-2682.
- [7] 802.15.41-20116 - IEEE Standard for Low-Rate Wireless Networks -- Amendment 2: Ultra-Low Power Physical Layer, IEEE Computer Society, 2016.
- [8] IEEE Draft Standard for Low-Rate Wireless

Personal Area Networks (WPANs), in IEEE P802.15.4-REVc/D00, April 2015 (Revision of IEEE Std 802.15.4-2011), 2015. pp.1-684.

- [9] James L. Massey, "Step-by-step decoding of the Bose-Chaudhuri-Hocquenghem Codes," IEEE transactions on Information Theory, Vol.IT.II, No.4, 1965, pp. 580-585.
- [10] R.T Chien, "Cyclic Decoding Procedures for Bose-Chaudhuri-Hocquenghem Codes", IEEE transactions on Information Theory, Vol.10, No.4, 1964, pp.357-363.

■ 저자소개 ■



김 선 희
Kim, Sun Hee

2016년 9월-현재
상명대학교 시스템반도체공학과
조교수

2005년 3월-2012년 5월
KETI 선임연구원

2002년 2월-2005년 2월
ETRI 연구원

2016년 2월 이화여자대학교 전자공학과
(공학박사)

2002년 2월 이화여자대학교 정보통신학과
(공학석사)

2000년 2월 이화여자대학교 전자공학과
(공학사)

관심분야 : WPAN, Neuromorphic system
E-mail : happyshkim@smu.ac.kr

논문접수일 : 2020년 2월 12일
수 정 일 : 2020년 2월 21일
게재확정일 : 2020년 2월 26일