ISSN : 1226-7244 (Print)
ISSN : 2288-243X (Online)
논문번호 19-03-06

j.inst.Korean.electr.electron.eng.Vol.23,No.3,785~792,September 2019
http://dx.doi.org/10.7471/ikeee.2019.23.3.785
35

전류 분배 특성이 향상된 드룹 방법에 관한 연구

A Study on the Droop Method with Improved Current Distribution Characteristics

장 바 울*★

Paul Jang*

Abstract

In parallel operation of multiple power converter modules, equal power distribution among modules shall be made to improve the reliability of the system. In this paper, a novel droop method is proposed to present improved current distribution characteristics. In the proposed method, if the current in each module become greater than the current set-point value, the output voltage set-point is raised to improve the current distribution characteristics. Meanwhile, when the output voltage is to be managed within the tolerance range, the range of the usable control IC reference value (v_{ref}) will be reduced if the output voltage setting is always raised. Thus, in case the output voltage set-point among modules is reversed, the downward adjustment is introduced. The proposed method was experimentally validated with a 17.5V/500mA prototype of two boost converters operating in parallel.

요 약

다중 컨버터 모듈을 병렬 운전 시, 시스템의 신뢰성 향상을 위해 모듈 간 균등한 전력 분배가 이루어져야 한다. 본 논문에서는 기존의 드룹 제어 방법을 개선하여 전류 분배 특성이 향상된 개선된 드룹 제어 방법을 제시한다. 제안하는 방법에서는 각 모듈의 전류가 설정값보다 커질 경우, 출력 전압 설정값을 상향 조정하여 모듈 간 전류 분배 특성이 개선되도록 한다. 한편, 출력 전압을 공차 범위 안에서 관리하고자 할 때, 출력 전압 설정값이 항상 상향 조정된다면 이용 가능한 제어 IC 기준값(v_{ref})의 범위가 줄어들게 된다. 따라서 상향 조정으로 인해 모듈 간 출력 전압 설정값이 역전될 경우 하향 조정을 통해 이를 해결하고자 하였다. 제안하는 방법은 2개의 부스트 컨버터 모듈로 구성된 17.5V/500mA급 프로토타입을 통해 실험으로 검증하였다.

Key words : DC-DC, modular converter, parallel operation, droop, reliability

Ⅰ. 서론

컨버터 모듈의 병렬 운전은 높은 효율성, 설계 표준화 및 출력 확장성 등 많은 이점을 제공한다[1]-[3]. 그러나 모듈 간 균등한 전력이 분배되지 않으면 전체 시스템 신뢰성이 심각하게 저하될 수 있어, 결과적으로 병렬 운전에 따른 이점을 온전하게 취할 수 없게 된다. 이에 다중 컨버터 모듈의 병렬 운전

* Dept. of Energy & Electrical Engineering, Korea Polytechnic University
★ Corresponding author
E-mail : paul716@kpu.ac.kr, Tel : +82-31-8041-0692
※ Acknowledgment
This work was supported by the Academic Promotion System of Korea Polytechnic University.
Manuscript received Aug. 6, 2019; revised Sep. 7, 2019; accepted Sep. 16, 2019.
This is an Open-Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License (http://creativecommons.org/licenses/by-nc/3.0) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

시 모듈 간 균등한 전류의 분배는 주요 관심사이다.

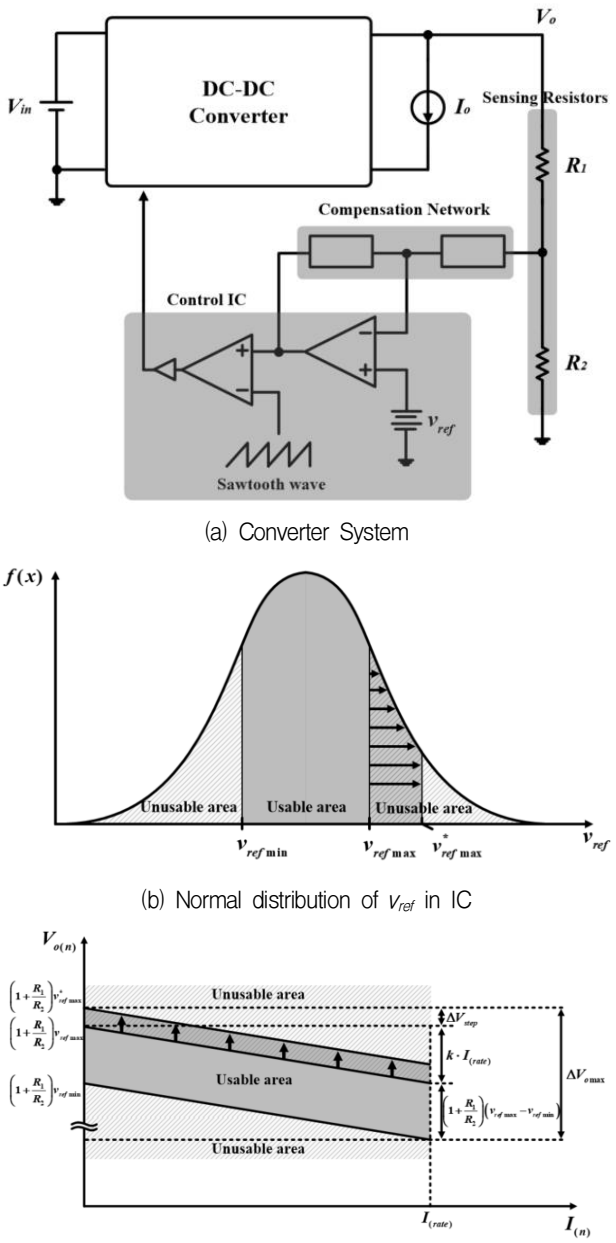
일반적으로 사용되는 전류 분배 방법 중 하나는 마스터-슬레이브 방법이다[4]-[6]. 이 방법은 중앙 제어기와 모듈 간 통신을 이용해 정확한 전류 공유 및 출력 전압 조절을 가능하게 한다. 그러나 모듈 간 통신은 전체 시스템을 복잡하게 만들고 시스템 구축 비용을 상승시킨다. 또한 단일 고장점이 전체 시스템 동작의 불능으로 이어질 수 있어 신뢰성이 높지 않다는 문제가 있다.

다음으로 드룹 방법을 들 수 있다[7]-[9]. 드룹 제어 방법은 모듈 간 비교적 균등한 전류 분배를 유지하기 위해 병렬 모듈의 내부/외부적으로 추가된 저항에 의존하는 방식으로, 통신 링크가 필요하지 않아 마스터-슬레이브 방식의 대안이 될 수 있다. 또한 중앙제어기가 없는 구조로 마스터-슬레이브 방식에 비해 높은 신뢰성을 갖는다. 반면 출력 전압 조절 특성을 희생하는 댓가로 전류 분배가 이루어지기 때문에 이들을 동시에 충족시키기 어렵다는 문제가 있다[7].

이러한 한계를 극복하기 위해, 본 논문에서는 각 모듈의 전류가 설정값보다 커질 경우 출력 전압 설정값을 상향 조정하여 모듈 간 전류 분배 특성이 개선되도록 하는 새로운 드룹 제어 방법을 제안하고자 한다. 제안하는 방법은 기본적으로 [10]의 방법을 기초로 한다. 하지만 출력 전압을 공차 범위 안에서 관리하고자 할 때, 출력 전압 설정값이 항상 상향 조정된다면 이용 가능한 제어 IC 기준값 (υ_{ref})의 범위가 줄어들게 되는 문제가 있다. 따라서 본 논문에서는 상향 조정으로 인해 모듈 간 출력 전압 설정값이 역전될 경우, 하향 조정을 통해 이용 가능한 제어 IC 기준값 범위를 넓힐 수 있도록 하였다. 이상을 통해 기존 드룹 방식의 출력 전압 조절 특성과 전류 분배 특성을 개선할 수 있다. 기존 드룹 방식과 달리 제안하는 방법에서 각 모듈은 신호선을 공유한다. 그럼에도 불구하고 공유되는 신호가 매우 간단하기 때문에, 구현 회로 역시 크게 복잡하지 않다. 제안하는 방법의 유효성은 2개의 부스트 컨버터 모듈로 구성된 17.5V/500mA급 프로토타입을 통해 실험으로 검증하도록 한다.

II. 제안하는 방법

다중 컨버터 모듈의 병렬 운전에서 각 출력은 서로 연결되어 있으므로 모든 모듈의 출력 전압은 동일하다. 각 모듈의 드룹 이득이 동일하다고 가정할 경우, 모듈 사이에서 전류 불균형은 출력 전압 설정값 차이 ΔV_{sp}에서 비롯된다. 본 논문에서는 출력 전압 조절 특성과 전류 분배 특성을 동시에 개선하기 위해 드룹 제어에 기초한 새로운 제어 방법을 제안한다. 제안하는 방법의 운영원리는 다음과 같이 요약된다.



(a) Converter System

(b) Normal distribution of v_{ref} in IC

(c) Effect of the downward adjustment

Fig. 1. Converter system and characteristics.
그림 1. 컨버터 시스템과 특성

1) 최대 출력 전압 설정값을 가지는 모듈의 전류

가 특정 전류 설정값에 도달하면, 다른 모듈들로 신호를 전송하여 신호를 받는 모듈들의 출력 전압 설정점이 상향 조정되도록 한다.

2) 작은 출력 전압 설정값을 갖는 모듈이 조정을 통하여 최대 출력 전압 설정값을 가지게 되면 다음 전류 설정값에서 한 단계 아래로 하향 조정한다.

3) 특정 전류 설정값에서 조정이 실행되면, 동일 지점에서 조정 프로세스는 다시 수행되지 않는다.

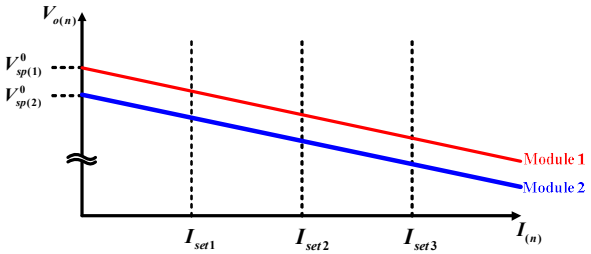
제안하는 방식은 다른 드룹 방식들[7], [8]과 달리 특정 전류 설정값을 미리 선정한다. 첫 번째 동작 원리에 의해 최대 전류를 갖는 모듈이 이들 설정 지점에 도달하면 다른 모듈들로 디지털 신호를 전송한다. 신호를 수신한 모듈들은 센싱 저항(sensing resistor)의 변경을 통해 출력 전압 설정값을 상향 조정한다. 결과적으로 모듈 간 출력 전압 설정값의 차이가 감소하고 전류 분배 특성이 개선된다.

조정을 거치는 중에 작은 출력 전압 설정값을 갖는 모듈이 조정을 통하여 최대 출력 전압 설정값을 가지게 될 수 있다. 이러한 상황이 발생하면 두 번째 동작 원리에 따라 그 모듈은 다음 전류 설정점에서 한 단계 하향 조정된다. 이는 이용 가능한 제어 IC 기준값 범위를 넓힐 수 있도록 하기 위함이다. 그림 1. (a)와 같이 컨버터 시스템의 출력 전압 설정값은 다음과 같이 결정할 수 있다.

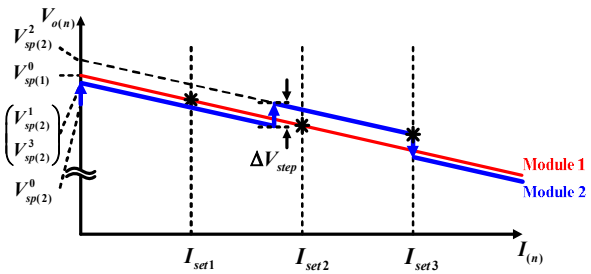
$$V_{sp}=\left(1+\frac{R_1}{R_2}\right)v_{ref} \tag{1}$$

제어 IC의 기준 전압, v_{ref}는 일반적으로 그림 1. (b)와 같이 제조 공정에서 공차를 가지기 때문에, 출력 전압 조절을 위해서 특정 영역의 IC만을 사용할 수 있다. 그러나 제안하는 방법에서는 모듈의 출력 전압 설정값이 위로 올라갈 수 있으므로, 상향 조정에 따라 이용 가능한 IC의 범위가 감소하게 된다. 이러한 관점에서, 한 단계 하향 조정을 하게 되면 이용 가능한 IC의 기준값이 $v_{ref\max}$에서 $v^{*}_{ref\max}$로 이동하기 때문에 더 많은 IC를 사용할 수 있다.

요약하면, 제안하는 방법의 드룹 특성은 다음과 같이 요약된다.



(a) Conventional method



(b) Proposed method

Fig. 2. Droop characteristic.
그림 2. 드룹 특성

$$V_{o(n)}=V^{i}_{sp(n)}-kI_{(n)} \tag{2}$$

여기서, $V_{o(n)}$, $V^{i}_{sp(n)}$ 및 $I_{(n)}$는 각각 출력 전압, i번째 조정 후의 출력 전압 설정값 및 n번째 모듈의 입력/출력 전류이다. 입력 전류와 출력 전류가 모두 드룹 방식에 사용될 수 있기 때문에 $I_{(n)}$는 두 가지 모두를 의미할 수 있다. k는 드룹 이득이다. 하향 조정의 발생 여부에 따라 $V^{i}_{sp(n)}$는 다음과 같이 표현할 수 있다.

$$\begin{cases} V^{i}_{sp(n)}=V^{0}_{sp(n)}+i\cdot\Delta V_{step} \\ \qquad \text{before downward adjustment occurs} \\ V^{i}_{sp(n)}=V^{0}_{sp(n)}+(i-2)\cdot\Delta V_{step} \\ \qquad \text{after downward adjustment occurs} \end{cases} \tag{3}$$

여기서, i는 발생된 조정 이벤트 수이며 ΔV_{step}은 하나의 조정 단계가 발생할 때 출력 전압 설정값의 변동폭이다.

그림 2는 2개 컨버터 모듈의 병렬운전 예시를 통해 제안하는 방법의 기본 동작 원리를 보여준다. 그림 2에서 모듈 1의 출력 전압 설정값, $V^{0}_{sp(1)}$은 $V^{0}_{sp(2)}$보다 높다. 따라서 모듈 1은 전류가 I_{set1}에 도달하기 전에 전체 부하 전류를 공급한다. 모듈 1의 전류, $I_{in(1)}$이 I_{set1}에 도달하면 모듈 1은 모듈 2에 디

지털 신호를 보내 모듈 2의 출력 전압 설정값을 ΔV_{step}만큼 상향 조정시킨다. 첫 번째 조정 후, 부하 전류는 모듈 1과 모듈 2에 의해 공급되기 시작하지만 여전히 $V_{sp(1)}^{1}$은 $V_{sp(2)}^{1}$보다 크다. 부하 전류가 더 증가하면 $I_{in(1)}$이 I_{set2}에 도달한다. 같은 방식으로 모듈 1은 모듈 2로 디지털 신호를 전송하고 $V_{sp(1)}^{1}$은 다시 상향 조정된다. 그러나 두 번째 조정 후 $V_{sp(2)}^{2}$는 $V_{sp(1)}^{2}$보다 커지게 된다. 따라서 모듈 2가 최대 전력을 다루는 모듈이 된다. 이에 $I_{in(2)}$이 I_{set3}에 도달하면 모듈 2가 한 단계 하향 조정되며, 모든 조정 과정이 종료된다.

III. 설계 고려 사항

이전에 기술된 바처럼 제안하는 방법은 최대 출력 전압 설정값을 가지는 모듈의 전류가 특정 전류 설정값에 도달하면, 다른 모듈들로 신호를 전송하여 모듈 간 전류 분배 특성이 개선되도록 한다. 따라서 전류 설정값을 더 많이 도입할수록, 더 정밀한 전류 분배가 가능해진다. 하지만, 전류 설정값 분해능이 올라갈수록, 추가 회로 구성이 복잡해지기 때문에, 요구 조건에 따른 최적 설계가 필요하다. 본 절에서는 그림 1. (a)의 컨버터 회로를 대상으로, 설계 변수별로 설계 고려 사항에 대하여 정리한다.

1. $\Delta V_{sp\max}$와 $\Delta I_{\max}$의 선정

하향 조정에 의해 $v_{ref\max}$가 $v_{ref\max}^{*}$로 이동하게 된다면 $\Delta V_{sp\max}$는 다음 식과 같이 표현될 수 있다.

$$\Delta V_{sp\max}=\left(1+\frac{R_1}{R_2}\right)\left(v_{ref\max}^{*}-v_{ref\min}\right) \tag{4}$$

한편, $\Delta V_{o\max}$는 일반적으로 컨버터의 설계 조건에 의해 주어지며, 그림 1. (c)에서 추론 가능한 바와 같이 아래 식처럼 결정된다.

$$\Delta V_{o\max}=kI_{(rate)}+\Delta V_{sp\max} \tag{5}$$

드룹 이득에 의해 전압 강하가 발생하는 것을 고려하였을 때, $\Delta V_{sp\max}$는 $\Delta V_{o\max}$의 1/3~1/2 범위에서 설계하는 것이 바람직하다. $\Delta V_{sp\max}$를 정한 후, 전류 분배 허용 범위를 선정해야 한다. 이는 설계 자유도에 따라 달라질 수 있지만, 일반적으로 $\Delta I_{\max}$를 정격 전류의 10% 내외로 설계하는 것을 추천하는 바이다.

2. 드룹 이득 k 선정

$\Delta V_{sp\max}$가 선정된 후, 드룹 이득을 선정하도록 한다. 식 (5)로부터 $\Delta V_{o\max}$는 $\Delta V_{sp\max}$와 k 값에 의해 결정된다는 사실을 알 수 있다. 따라서 바람직한 드룹 이득은 아래 조건처럼 표현될 수 있다.

$$k\le\frac{\Delta V_{o\max}-\Delta V_{sp\max}}{I_{(rate)}} \tag{6}$$

3. 조정 단계 수 m 선정

앞의 설계로부터 조정 단계 수를 선정할 수 있다. 앞서 기술했던 것처럼 조정 단계 수는 전류 분배의 정확도와 추가 회로의 복잡성 간의 트레이드-오프(trade off)를 고려하여 설계되어야 한다.

$\Delta V_{sp\max}$와 k 값이 결정되었을 때 전류 분배의 정확도는 조정 단계 수에 의존한다. 제안하는 방법에서 전류 분배 특성이 가장 좋지 않은 경우는 두 개의 드룹 곡선이 거의 일치하는 상황에서 하향 조정이 발생한 경우이다. 이 경우로부터 조정 단계 수에 대한 설계 원칙을 아래 식처럼 결정할 수 있다.

$$m\ge\frac{\Delta V_{sp\max}}{k\Delta I_{\max}} \tag{7}$$

조정 단계 수가 결정되게 됨에 따라 ΔV_{step}도 다음과 같이 얻을 수 있다.

$$\Delta V_{step}=\frac{\Delta V_{sp\max}}{m} \tag{8}$$

IV. 실험 결과

본 논문에서 제안하는 방법의 유효성을 2개의 부스트 컨버터 모듈로 구성된 17.5V/500mA급 프로토타입을 통해 실험으로 검증하도록 한다. 부스트 컨버터의 경우 입력 전류가 연속이기 때문에, 드룹 제어 방법에 입력 전류를 활용하였다. 실험을 위한 설계 조건과 설계 결과를 표 1에 보인다.

제안한 방법의 회로 구현을 그림 3에 보인다. 전류 센싱 저항 R_d가 드룹 이득 k를 구현하기 위해

Table 1. Specification and design results.
표 1. 설계 조건과 설계 결과

Input voltage (V_{in})	12 V
Output voltage (V_o)	17.5 V
Rated output current ($I_{o(rate)}$)	500mA
Output voltage regulation ($\triangle V_{o\ max}$)	±0.3 V
Switching frequency (f_s)	1.2 MHz
Maximum output voltage set-point difference ($\triangle V_{sp\ max}$)	0.2 V
Droop gain (k)	0.84
The number of adjusting steps (m)	4

입력 인덕터와 직렬로 연결되었다. 출력 전압과 입력 전류 정보를 이용한 드룹 방법을 구현하기 위하여 비반전 가산 증폭기가 사용되었다. 출력 전압 설정값을 조정하기 위하여 저항과 스위치 조합이 센싱 저항 R_2에 병렬 연결되었다. 신호 운용 블록(signal processing block)의 동작 원리는 실험 파형과 함께 자세히 기술하도록 하겠다.

실험은 하향 조정이 발생하지 않는 경우와 발생하는 경우 2가지에 대해 이루어졌다.

(1) 하향 조정이 발생하지 않는 경우

이 실험에서는 하향 조정이 발생하지 않고, 최대 전류 설정값을 지날 때까지 상향 조정이 이루어진다. $V_{sp(1)}^0$, $V_{sp(2)}^0$ 및 ΔV_{step}은 각각 17.70V, 17.50V, 0.05V로 설정되었다. 전류 설정값의 경우 I_{set1}은 140mA, I_{set2}는 210mA, I_{set3}는 280mA, I_{set4}는 350mA로 설계되었다. 부하 전류는 각 변화마다 상향 조정이 일어날 수 있도록 0mA에서 120mA, 120mA에서 200mA, 200mA에서 320mA, 320mA에서 500mA로 증가한 후, 역순으로 감소하도록 주어졌다.

그림 4. (a)는 실험에서 관측된 파형을 보여준다. $V_{sp(1)}^0$이 $V_{sp(2)}^0$보다 높기 때문에 $I_{in(1)}$이 I_{set2}에 도달하기 전까지는 모든 전류가 모듈 1로 흐른다. 두 번째 상향 조정이 일어난 후부터는 제안한 방법에 의해서 전류 설정값을 지날 때마다 두 모듈 간의 전류 차이가 감소한다. 그 결과 첫 번째 상향 조정이 일어난 후 평균 입력 전류 차이 ΔI_{in}은 182mA 이지만, 네 번째 상향 조정이 일어난 후 ΔI_{in}이 10mA까지 감소한다. 출력 전압 설정값 변화가 일어나면, 이는 다시 출력 전류가 감소한다고 해도 변하지 않는다. 따라서 부하 전류의 감소가 ΔI_{in}에 미치는 영향은 크지 않으며, 개선된 전류 분배 특성이 유지

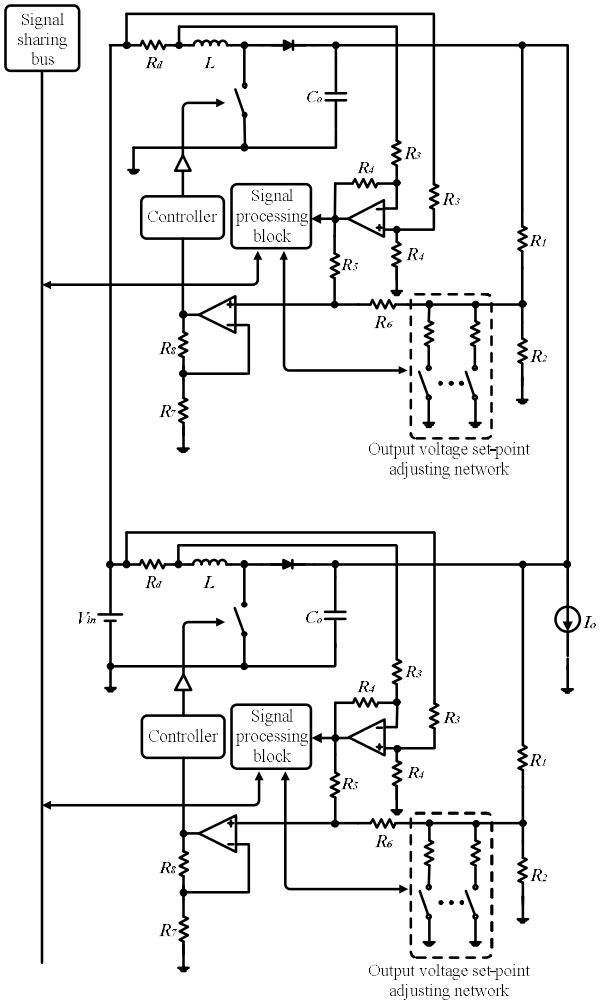
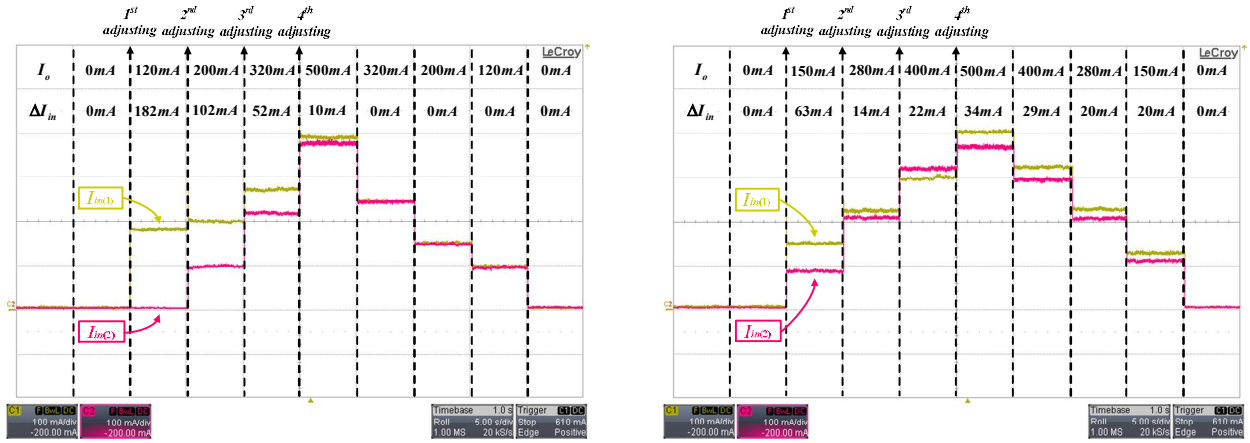


Fig. 3. Circuit implementation of the proposed method.
그림 3. 제안하는 방법의 회로 구현

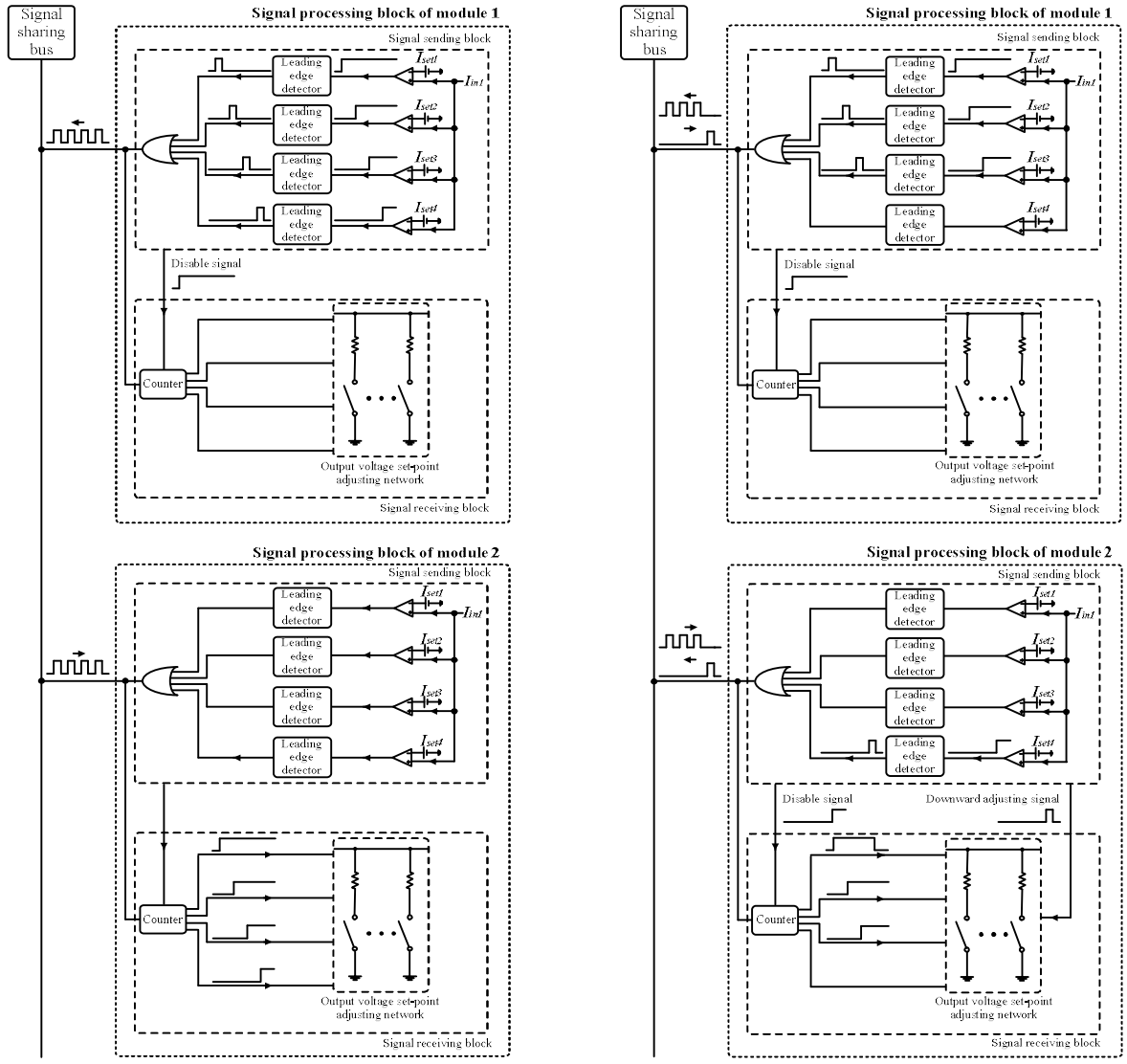
된다. 부하 전류 감소 시 발생하는 ΔI_{in}의 작은 변화는 두 모듈 간의 사소한 드룹 이득 차이로부터 발생한다.

그림 5. (a)는 신호 운용 블록의 동작을 보여준다. 측정된 모듈 1의 전류가 특정 전류 설정값 보다 커지게 되면 해당 비교기(comparator)가 계단 신호(step signal)를 발생시키고 이는 상승 엣지 검출기(leading edge detector)에 의해 단사 펄스 신호(one-shot pulse signal)로 바뀐다. 생성된 단사 펄스 신호는 OR 게이트를 통해 모듈 1의 송신부에서 모듈 2의 수신부로 보내진다. 모듈 1은 신호를 송신하였기 때문에, 다른 모듈로부터 신호를 받을 수 없도록 자신의 신호 수신부를 비활성화(disable)한다. 한편 모듈 2의 수신부는 카운터(counter)로 수신한 펄스의 수를 세어 그 수만큼의 상향 조정을 발생시킨다.



(a) When downward adjusting does not occur (b) When downward adjusting occurs

Fig. 4. Experimental waveforms of the average input currents of two modules.
그림 4. 두 모듈의 평균 입력 전류 실험 결과



(a) When downward adjusting does not occur (b) When downward adjusting occurs

Fig. 5. Signal processing among the modules.
그림 5. 모듈 간 신호 동작

해당 실험에서는 $I_{in(1)}$이 항상 $I_{in(2)}$보다 크기 때문에 모듈 1은 항상 신호를 발생시키며, 모듈 2는 항상 신호를 수신하게 된다.

(2) 하향 조정이 발생하는 경우

이 실험에서는 모듈 간 출력 전압 설정값이 역전되어, 하향 조정이 발생한다. $V_{sp(1)}^{0}$, $V_{sp(2)}^{0}$ 및 ΔV_{step}은 각각 17.70V, 17.58V, 0.05V로 설정되었다. 따라서 세 번째 조정 이후에는 모듈 2에 더 큰 전류가 흐르게 된다. 실험 방법은 $V_{sp(1)}^{0}$, $V_{sp(2)}^{0}$ 값이 바뀜에 따라 부하 전류 변동량을 바꾼 것을 제외하고는, 이전의 경우와 모두 동일하다. 부하 전류는 각 변화마다 상향 조정이 일어날 수 있도록 0mA에서 150mA, 150mA에서 280mA, 280mA에서 400mA, 400mA에서 500mA로 증가한 후, 역순으로 감소하도록 주어졌다.

그림 4. (b)는 실험에서 관측된 파형을 보여준다. ΔV_{sp}가 앞의 실험보다 작기 때문에 첫 번째 조정 후에 두 모듈에 전류가 흐른다. 두 번째 조정 후에는 ΔI_{in}이 63mA에서 14mA로 더욱 감소한다. 하지만 세 번째 조정 후에는 $V_{sp(2)}^{3}$이 $V_{sp(1)}^{3}$보다 커지게 되기 때문에, 모듈 2에 더 큰 전류가 흐르게 된다. 따라서 네 번째 조정에서는 모듈 2가 하향 조정을 거치게 되고 모든 조정 과정이 끝나게 된다.

그림 5. (b)는 신호 운용 블록의 동작을 보여준다. 세 번째 조정 전까지는 운용 동작이 이전의 실험과 모두 동일하다. 세 번째 조정에서 $V_{sp(2)}^{3}$이 $V_{sp(1)}^{3}$보다 커지게 되기 때문에, I_{set4}에서 모듈 2는 양 모듈에 펄스 신호를 전송한다. 이 펄스 신호에 의해 모듈 2의 출력 전압 설정값은 한 단계 하향 조정되고, 모듈 2의 신호 수신부가 비활성화된다. 모듈 1은 첫 번째 조정으로 인해 이미 신호 수신부가 비활성화 되었으므로 모듈 1은 모듈 2의 신호에 응답하지 않는다. 네 번의 조정으로 모든 모듈의 신호 수신부가 비활성화 되었으므로, 모든 조정 과정이 종료된다.

Ⅴ. 결론

본 논문에서는 전류 분배 특성을 효과적으로 개선할 수 있는 개선된 드룹 방법이 제안되었다. 제안하는 방법에서는 각 모듈의 전류가 설정값보다 커질 경우, 출력 전압 설정값을 상향 조정하여 모듈 간 전류 분배 특성이 개선되도록 한다. 한편, 출력 전압을 공차 범위 안에서 관리하고자 할 때, 출력 전압 설정값이 항상 상향 조정된다면 이용 가능한 제어 IC 기준값(v_{ref})의 범위가 줄어들게 된다. 따라서 상향 조정으로 인해 모듈 간 출력 전압 설정값이 역전될 경우 하향 조정을 통해 이를 해결하고자 하였다. 제안하는 방법은 기존의 드룹 방법과 달리 모듈 사이의 통신선이 존재한다. 하지만, 그 신호가 매우 단순하고 디지털 형태를 갖기 때문에, 구현이 간단하고 외란에 강인한 특성을 갖는다.

제안하는 방법의 유효성은 2개의 부스트 컨버터 모듈로 구성된 17.5V/500mA급 프로토타입을 통해 실험으로 검증하였다. 그 결과는 제안된 방법을 통해 모듈 사이의 입력 전류 차이가 성공적으로 감소했음을 확인하였다.

References

[1] Shiguo Luo, Zhihong Ye, Ray-Lee Lin, and Fred C. Lee, “A Classification and Evaluation of Paralleling Methods for Power Supply Modules,” in *Proc. IEEE PESC*, vol.2, pp.901-908, 1999.
DOI: 10.1109/PESC.1999.785618

[2] B. T. Irving and M. M. Jovanovic, “Analysis, design, and performance evaluation of droop current-sharing method,” in *Proc. IEEE APEC*, vol. no.1, pp. 235-241, 2000.
DOI: 10.1109/APEC.2000.826110

[3] V. J. Thottuvelil and G. C. Verghese, “Analysis and control design of paralleled DC/DC converters with current sharing,” *IEEE Transactions on Power Electronics*, vol.13, no.4, pp.635-644, 1998.
DOI: 10.1109/APEC.1997.575646

[4] S. K. Mazumder, and M. Tahir, and K. Acharya, “Master-Slave Current-Sharing Control of a Parallel DC-DC Converter System Over an RF Communication Interface,” *IEEE Trans. Ind. Electron.*, vol.55, no.1, pp.59-66, 2008.
DOI: 10.1109/TIE.2007.896138

[5] Y. M. Lai, S.-C. Tan, and Y. M. Tsang, “Wireless control of load current sharing information for parallel-connected DC/DC power converters,”

IET Power Electron., vol.2, iss.1, pp.14-21, 2009. DOI: 10.1049/iet-pel:20070311

[6] Jenn-Jong Shieh, "Peak-Current-Mode Based Single-Wire Current-Share Multimodule Paralleling DC Power Supplies," *IEEE Trans. Circuits Syst. I : Fundam. Theory Appl.*, vol.50, no.12, pp.1564-1568, 2003. DOI: 10.1109/TCSI.2003.819829

[7] S. Anand, and B. G. Fernandes, "Modified droop controller for paralleling of dc-dc converters in standalone dc system," *IET Power Electron.*, vol.5, iss.6, pp.782-789, 2012.
DOI: 10.1049/iet-pel.2011.0346

[8] A. D. Erdogan, and M. T. Aydemir, "Application of Adaptive Droop Method of Boost Converters Operating at the Output of Fuel Cells," in *Proc. IEEE ELECO'09*, pp.I-321-I-:325, 2009.
DOI: 10.1109/ELECO.2009.5355228

[9] Hsin-Hsin Ho, Ke-Horng Chen, and Wen-Tsao Chen, "Dynamic Droop Scaling for Improving Current Sharing Performance in a System with Multiple Supplies," in *Proc. IEEE ISCAS*, pp.545-548, 2007. DOI: 10.1109/ISCAS.2007.378691

[10] J. W. Kim and P. Jang, "Improved droop method for converterparallel operation in large-screen LCD TV applications," *Journal of Power Electronics*, vol.14, no.1, pp.22-29, 2014.
DOI: 10.6113/JPE.2014.14.1.22

BIOGRAPHY

Paul Jang (Member)

2010 : B.S. degree in Electrical Engineering, Seoul National University.
2017 : Ph.D. degree in Electrical Engineering, Seoul National University.
2017 : Senior Researcher, Samsung Electronics.
2018~Present : Assist. Professor, Korea Polytechnic University