

CPW와 Offset 결합 전송선로를 이용한 비대칭 다단 분배기

Unequal Multi-Section Power Divider using CPW and Offset Coupled Transmission Lines

최종운¹ · 윤영철¹ · 성규제² · 김영³

¹가톨릭관동대학교 전자공학과

²한경대학교 전자공학과

³금오공과대학교 전자공학부

Jong-Un Choi¹ · Young-Chul Yoon¹ · Gyu-Je Sung² · Young Kim³

¹Department of Electronics Engineering, Catholic Kwandong University, Gangwon-do, 25601, Korea

²Department of Electronics Engineering, Hankyong National University, Gyeonggi-do, 17579, Korea

³School of Electronic Engineering, Kumoh National Institute of Technology, Gyeongsangbuk-do, 39177, Korea

[요약]

본 논문은 1:3과 1:4 분배 비율을 갖는 비대칭 분배기를 CPW와 offset 결합 전송선로를 이용하여 다단 구조로 구현한 것이다. 이 분배기는 다단 구조의 전송선로와 캐패시터와 저항이 병렬로 연결된 회로로 구성되어 있다. 다단 전송선로는 임피던스의 종단된 $\lambda/4$ 단일 전송선로를 분해하여 그것을 90° 전기적 길이보다 짧은 다단 전송선로로 정합시키는 방법으로 구현하였고, RC 병렬회로는 출력 포트의 반사계수와 출력 포트 사이의 고립 특성을 얻기 위해서 전송선로 사이에 연결하였다. 이러한 방법으로 2 GHz에서 설계된 전력분배기는 각 단의 전송선로는 $\lambda/4$ 보다 짧게 구현되어 기존 것보다 최소 27% 작게 구현하였고, 광 대역 특성을 얻을 수 있음을 확인하였다.

[Abstract]

This paper proposes an implementation of unequal power divider with 1:3 and 1:4 splitting ratio in multi-section structure using CPW and offset coupled transmission line. The power divider consists of a multi-section transmission line and a circuit with parallel capacitors and resistors. A multi-section transmission line was implemented by decomposing a $\lambda/4$ single transmission line terminated by an arbitrary impedance and converging it with a multi-section transmission line shorter than 90° electrical length, and RC parallel circuits were connected between transmission lines to obtain reflection coefficient of output port and isolation characteristics between the output port. In this way, it was confirmed that the transmission lines at the unequal power divider designed at 2 GHz were shorter than $\lambda/4$ and implemented at least 27% less than the conventional ones, and that the broadband characteristics could be obtained.

Key word : CPW line, Multi-section transmission line, Offset coupled line, RC parallel circuit, Unequal divider.

<https://doi.org/10.12673/jant.2019.23.4.309>



This is an Open Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License (<http://creativecommons.org/licenses/by-nc/3.0/>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

Received 10 August 2019; Revised 11 August 2019

Accepted (Publication) 23 August 2019 (30 August 2019)

Corresponding Author; Young Kim

Tel: +82-54-478-7506

E-mail: youngk@kumoh.ac.kr

1. 서론

다양한 멀티미디어 서비스를 제공하는 5G 통신시대의 무선 부품은 작은 크기와 광대역의 특성을 갖고 있어야 한다. 고속으로 처리해야하는 데이터들이 많아지므로 광 대역에서 전기적 특성을 만족해야하는 회로들은 전력증폭기, 트랜시버 내에 존재하는 믹서 그리고 안테나에 공급되는 신호를 분배하는 피더 네트워크가 있다. 이러한 무선 회로를 구성하는 기본적인 소자인 전력 분배기는 광대역의 특성과 작은 크기로 구현이 가능해야 한다.

이러한 핵심적인 소자인 전력 분배기의 광대역 특성에 대한 연구는 전통적인 $\lambda/4$ 전송선로를 다단으로 연결 [1], 전송선로를 접어서 구현 [2], 결합 선로와 저항을 연결 [3] 그리고 다단 전송선로와 저항 값을 최적화 [4]하는 방법들이 연구되었다. 또한, 전력 분배기의 크기를 줄이는 방법은 전송선로와 집중소자를 함께 사용 [5], 결합 선로 사용 [6] 그리고 고립 회로로 저항과 캐패시터를 이용하여 짧은 전송선로 길이를 이용 [7]등이 연구되었다. 이러한 방법들로 구현된 비대칭 분배기는 출력 측 정합을 위하여 $\lambda/4$ 임피던스 변환기를 사용해야만 하므로 작은 크기로 구현과 광 대역을 확보하는데 제한을 갖고 있다. 최근에 다단 전송선로 방법을 이용하여 작은 크기와 광 대역 특성을 만족하는 대칭 분배기가 연구되었다 [8].

본 논문에서는 광 대역의 특성과 작은 크기로 비대칭 전력 분배기를 구현하기 위하여 임의의 임피던스로 종단된 $\lambda/4$ 단일 전송선로를 원하는 비대칭 분배비율에 맞도록 전송선로를 분해하고 [9], 그 분해된 전송선로를 $\lambda/4$ 전송선로보다 짧은 다단 전송선로로 변환시키는 설계 방법을 사용하였다 [10]. 또한, 구성된 분배기의 전송선로 사이에 캐패시터와 저항의 병렬 회로를 삽입하여 출력 포트의 정합과 고립 특성을 얻었다. 이러한 구조로 설계된 비대칭 분배기는 높은 임피던스 전송선로를 구현하는데 유용한 전송선로인 CPW (Coplanar Waveguide) 전송선로와 offset 결합 전송선로를 사용하였다. 이렇게 설계된 전력 분배기는 비대칭으로 전력이 분배가 되어도 출력 포트가 50 Ω 로 설계 되어 있기 때문에 출력 포트에 별도의 $\lambda/4$ 임피던스 변환기가 필요가 없는 구조이다.

II. 다단 전력 분배기의 구성

2-1 다단 전력분배기 구성도

그림 1은 두 개의 전송선로로 구성된 비대칭 전력 분배기 구성도를 나타낸 것으로, 보면 위와 아래 브랜치의 전송선로 임피던스 값이 다르고, 중앙에 병렬 연결된 저항과 캐패시터가 연결된 구조이다.

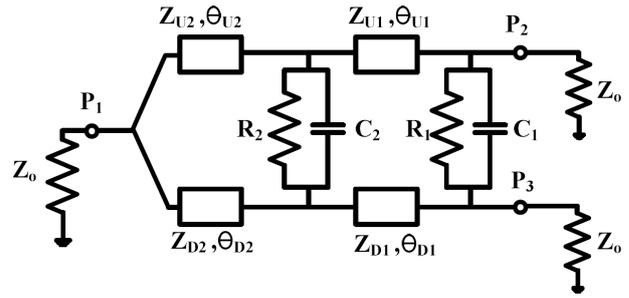


그림 1. 비대칭 2-단 전력 분배기 구성도
Fig. 1. Block-diagram of unequal two-section power divider.

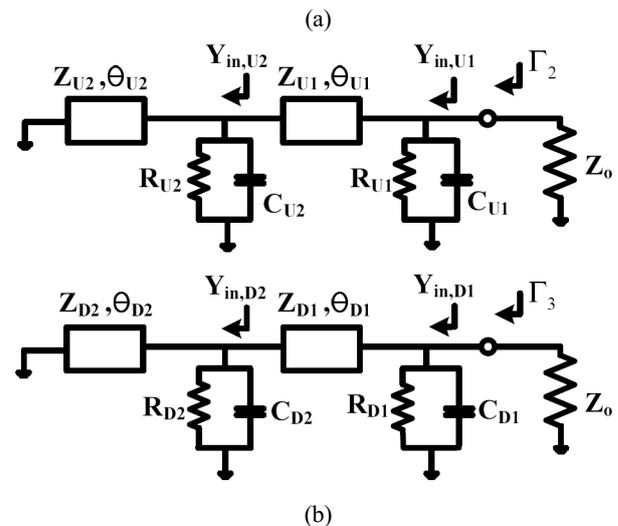
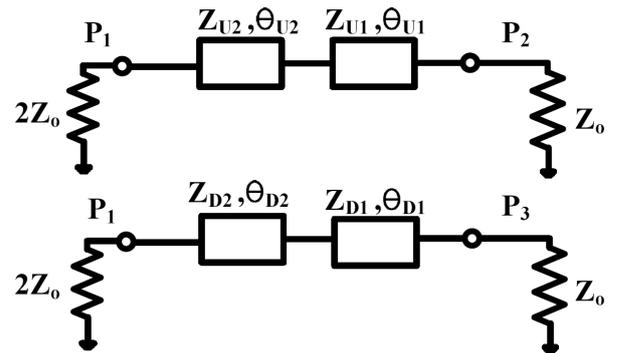


그림 2. 비대칭 2-단 전력 분배기의 (a) 우수 모드 (b) 기수 모드 등가회로
Fig. 2. Equivalent circuits of unequal two-section power divider (a) even-mode (b) odd-mode.

그림 2는 2-단 비대칭 전력 분배기를 해석하기 위해서 우수 모드와 기수 모드의 등가회로를 나타낸 것이다. 여기에서 $R_2 = R_{U2} + R_{D2}$, $R_1 = R_{U1} + R_{D1}$, $C_2 = (C_{U2} \cdot C_{D2}) / (C_{U2} + C_{D2})$ 그리고 $C_1 = (C_{U1} \cdot C_{D1}) / (C_{U1} + C_{D1})$ 을 의미한다.

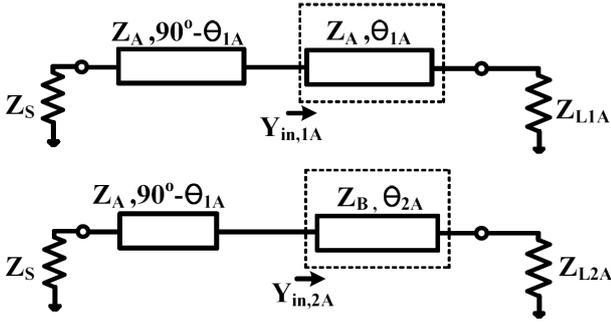


그림 3. 전송선로를 다단 전송선로로 정합시키는 방법
Fig. 3. Matching method of multi-section transmission lines from single transmission line.

먼저 그림 2(a)의 우수 모드 등가회로의 임피던스 값 (Z_{U2} , Z_{U1} , Z_{D2} , Z_{D1})과 전기적 길이 (θ_{U2} , θ_{U1} , θ_{D2} , θ_{D1})를 구하기 위해서 그림 3의 임의의 종단 임피던스를 갖고 있는 $\lambda/4$ 단일 전송선로를 90° 보다 짧은 다단 전송선로로 정합시키는 방법을 사용하였다. 그림 3에서 부하 임피던스 Z_{L1A} , 임피던스 Z_A 그리고 전기적 길이 θ_{1A} 를 갖고 있는 전송선로를 부하 임피던스 Z_{L2A} , 임피던스 Z_B 그리고 전기적 길이 θ_{2A} 를 갖고 있는 전송선로로 정합시키기 위해서는 그림에 표시된 입력 어드미턴스 값 $Y_{in,1A}$ 와 $Y_{in,2A}$ 의 값을 동일하게 만들어주면 된다. 이 관계식을 θ_{2A} 를 변수로 두고, 두 어드미턴스 값의 실수부와 허수부가 같게 놓고 수식을 전개하면 다음과 같은 식을 찾아낼 수 있다.

$$Z_B = \frac{Z_{L2A}(B-C)}{2(Z_A/Z_{L1A})} \quad (1)$$

$$Z_{L2A} = \frac{Z_{L1A}(1 + \tan^2 \theta_{2A})[1 + (Z_A^2/Z_{L1A}^2)\tan^2 \theta_{1A}]}{(1 + \tan^2 \theta_{1A})[1 + (Z_B^2/Z_{L2A}^2)\tan^2 \theta_{2A}]} \quad (2)$$

여기서 $A = \frac{\tan \theta_{1A}(1 + \tan^2 \theta_{2A})}{\tan \theta_{2A}(1 + \tan^2 \theta_{1A})}$,
 $B = \sqrt{[A - A(Z_A^2/Z_{L1A}^2)]^2 + 4(Z_A^2/Z_{L1A}^2)}$,
 $C = A[1 - (Z_A^2/Z_{L1A}^2)]$ 를 나타낸다.

여기서 $\theta_{1A} < \theta_{2A} < 90^\circ$ 와 $Z_{L1A} < Z_S$ 조건을 만족할 때, Z_B 와 Z_{L2A} 는 $Z_B < Z_A$ 와 $Z_{L2A} < Z_{L1A}$ 를 만족해야 함을 참고문헌 [11]에서 확인하였다.

또한, 그림 2(b)의 기수 모드 등가회로에서는 각 출력포트 2와 3에서 반사계수가 영이 되도록 저항 값과 캐패시터 값을 구할 수 있다. 여기서 나타낸 식은 포트 2에서의 결과로 다음 수식으로 나타낼 수 있다.

$$Y_{in,U2} = G_{U2} + j\omega C_{U2} - jY_{U2} \cot \theta_{U2} \quad (3)$$

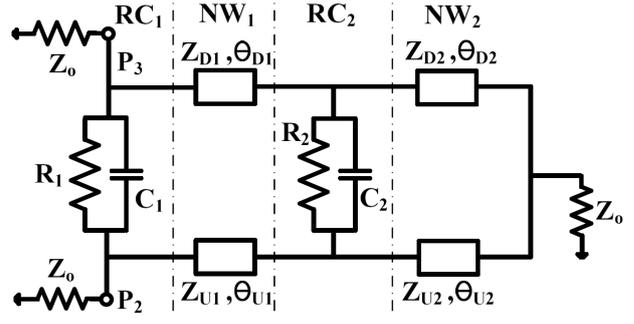


그림 4. 출력포트 사이의 고립특성을 얻기 위한 등가회로
Fig. 4. Equivalent circuit to obtain the isolation characteristics between output ports.

$$Y_{in,U1} = G_{U1} + j\omega C_{U1} + Y_{U1} \frac{Y_{in,U2} + jY_{U1} \tan \theta_{U1}}{Y_{U1} + jY_{in,U2} \tan \theta_{U1}} \quad (4)$$

$$\Gamma_2 = \frac{Y_o - Y_{in,U1}}{Y_o + Y_{in,U1}} \quad (5)$$

여기서 $G_{U2} = 1/R_{U2}$, $G_{U1} = 1/R_{U1}$, $Y_{U2} = 1/Z_{U2}$, $Y_{U1} = 1/Z_{U1}$, $Y_o = 1/Z_o$ 를 나타낸다.

또한, 그림 4는 출력 포트 2와 3 사이의 고립특성을 얻기 위해서 나타낸 등가회로로 고립특성을 나타내는 S-파라미터 S_{32} 를 얻는 방법은 다음과 같다. 먼저, 네트워크 NW_2 의 ABCD 파라미터를 다음과 같이 구한다.

$$\begin{pmatrix} A & B \\ C & D \end{pmatrix}_{NW_2} = \begin{pmatrix} A & B \\ C & D \end{pmatrix}_{TL-Z_{D2}} \begin{pmatrix} 1 & 0 \\ Y_o & 1 \end{pmatrix} \begin{pmatrix} A & B \\ C & D \end{pmatrix}_{TL-Z_{U2}} \quad (6)$$

$$\begin{pmatrix} A & B \\ C & D \end{pmatrix}_{TL-Z_{D2}} = \begin{pmatrix} \cos \theta_{D2} & jZ_{D2} \sin \theta_{D2} \\ jY_{D2} \sin \theta_{D2} & \cos \theta_{D2} \end{pmatrix} \quad (7)$$

$$\begin{pmatrix} A & B \\ C & D \end{pmatrix}_{TL-Z_{U2}} = \begin{pmatrix} \cos \theta_{U2} & jZ_{U2} \sin \theta_{U2} \\ jY_{U2} \sin \theta_{U2} & \cos \theta_{U2} \end{pmatrix} \quad (8)$$

또, 네트워크 RC_2 의 어드미턴스 파라미터를 구하면 다음과 같이 표현할 수 있다.

$$\begin{pmatrix} Y_{11} & Y_{12} \\ Y_{21} & Y_{22} \end{pmatrix}_{RC_2} = \begin{pmatrix} G_2 & -G_2 \\ -G_2 & G_2 \end{pmatrix} + \begin{pmatrix} j\omega C_2 & -j\omega C_2 \\ -j\omega C_2 & j\omega C_2 \end{pmatrix} \quad (9)$$

네트워크 NW_2 와 RC_2 는 병렬로 연결되어 있으므로 식 (6)의 ABCD 파라미터를 파라미터 변환에 의하여 어드미턴스 파라미터로 나타낼 수 있으며, 이것을 이용하여 네트워크 NW_2 와 RC_2 의 전체 어드미턴스 파라미터를 다음과 같이 구할 수 있다.

$$\begin{pmatrix} Y_{11} & Y_{12} \\ Y_{21} & Y_{22} \end{pmatrix}_{NW_2+RC_2} = \begin{pmatrix} Y_{11} & Y_{12} \\ Y_{21} & Y_{22} \end{pmatrix}_{NW_2} + \begin{pmatrix} Y_{11} & Y_{12} \\ Y_{21} & Y_{22} \end{pmatrix}_{RC_2} \quad (10)$$

이렇게 구한 어드미턴스 파라미터는 다시 ABCD 파라미터로 변환하여 네트워크 NW₁에서 전체 ABCD 파라미터를 구할 수 있다. 앞에서 구한 네트워크 NW₂와 RC₂의 전체 어드미턴스 구하는 방법으로 NW₁과 RC₁을 포함하는 전체 어드미턴스 파라미터를 구할 수 있다. 이렇게 계산된 전체 어드미턴스 파라미터를 S-파라미터로 변환하면 고립특성을 나타내는 S-파라미터 S₃₂를 구할 수 있다. 식 (5)를 만족하는 저항과 캐패시터 값을 바탕으로 고립 특성을 만족하는 저항과 캐패시터 값을 찾아 낼 수 있다.

여기에서는 수치 해석을 위해서 Matlab R2015b를 사용하여 $|S_{22}| \leq -25 \text{ dB}$, $|S_{33}| \leq -25 \text{ dB}$, $|S_{32}| \leq -25 \text{ dB}$ 를 만족하는 저항과 캐패시터 소자 값을 찾아 적용하였다.

2-2 CPW와 offset 결합 전송선로

이 논문에서 사용한 높은 임피던스 전송선로를 구현한 방법으로 그림 5(a)의 CPW 전송선로와 그림 5(b)의 offset 결합 전송선로를 나타내었다. 그림 5(a)의 CPW 전송선로는 마이크로스트립 구조에서 밑면의 그라운드가 없는 구조를 갖고 있으며, 이 선로의 임피던스는 다음과 같은 식을 이용하여 구할 수 있다 [12].

$$Z_o = \frac{30.0\pi}{\sqrt{\epsilon_{eff,t}}} \frac{K(k'_t)}{K(k_t)} \tag{11}$$

여기서 $\epsilon_{eff,t}$ 는 유효 유전율을 나타낸 것이고, $K(k)$ 는 일차 엘립틱 함수를 나타낸 것이다.

또한, 그림 5(b)의 offset 결합 전송선로는 마주보는 결합된 전송선로가 offset이 존재하는 형태로 구현되는 것으로 다음과 같은 식을 이용하여 구할 수 있다 [13].

$$Z_o = \sqrt{\frac{L}{C}} \tag{12}$$

여기서 L 과 C 는 분포 직렬 인덕턴스와 병렬 캐패시턴스를 나타낸 것이다.

III. 2단 전력분배기 실험결과

본 논문에서 제시한 설계 방법의 타당성을 확인하기 위하여 중심주파수 2 GHz에서 offset 결합 선로를 이용하여 1:3 분배비율과 CPW 선로를 이용하여 1:4 분배비율을 갖는 2종류의 비대칭 2단 전력분배기를 설계하였다.

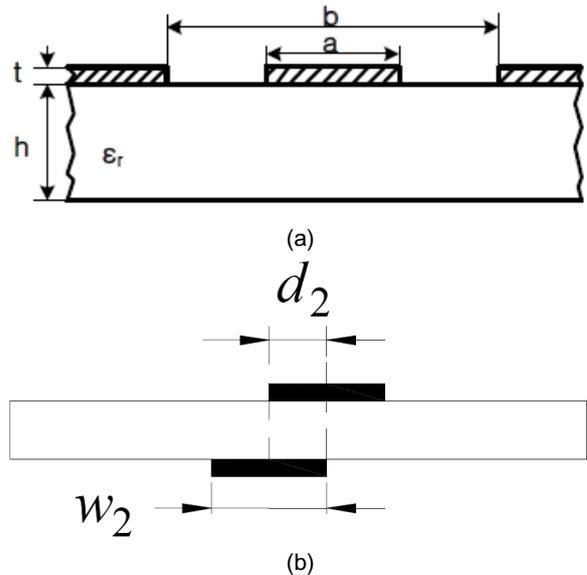


그림 5. (a) CPW 전송선로 구조, (b) offset 결합 전송선로 구조
Fig. 5. Structure of (a) CPW transmission line (b) offset coupled line.

이 실험에 사용된 PCB는 로저스사의 RO4350B (유전율 상수 $\epsilon_r = 3.48$, 유전체 두께 $h = 0.762 \text{ mm}$, 동박 두께 $t = 0.035 \text{ mm}$)를 사용하였다. 또한, 동작 확인을 위하여 실시한 시뮬레이션은 NI사의 Microwave Office ver13을 사용하였다.

먼저 1:3 분배비율의 다단 분배기를 설계하기 위해서 $Z_o = 50 \Omega$, $Z_L = 40 \Omega$ 인 $N/4$ 전송선로를 1:3 분배비율을 갖는 전송선로로 분해하면 $Z_S = 66.67 \Omega$, $Z_{LIA} = 53.33 \Omega$ 과 $Z_S = 200 \Omega$, $Z_{LIA} = 160 \Omega$ 을 갖는 두 개의 전송선로로 분해할 수 있다. 여기서 $Z_S = 66.67 \Omega$, $Z_{LIA} = 53.33 \Omega$ 인 전송선로를 식 (1)과 (2)를 이용하여 2단 전송선로로 구현하면 $Z_A = 59.63 \Omega$, $\theta_{IA} = 60^\circ$ 그리고 $Z_B = 57.44 \Omega$, $\theta_{2A} = 57.1^\circ$ 그리고 $Z_{L2A} = 50 \Omega$ 으로 바꿀 수 있다. 또 다른 $Z_S = 200 \Omega$, $Z_{LIA} = 160 \Omega$ 인 전송선로를 식 (1)과 (2)를 이용하여 2단 전송선로로 구현하면 $Z_A = 178.88 \Omega$, $\theta_{IA} = 31^\circ$ 그리고 $Z_B = 98.21 \Omega$, $\theta_{2A} = 86^\circ$ 그리고 $Z_{L2A} = 50 \Omega$ 으로 바꿀 수 있다. 여기서 계산된 특성 임피던스 $Z_A = 178.88 \Omega$ 은 마이크로스트립으로 구현이 불가능하여 offset 결합 선로를 이용하여 구현하였다. 또한, Matlab을 이용하여 출력 포트의 반사조건과 고립특성을 만족하는 저항과 캐패시터 값은 $R_1 = 420 \Omega$, $R_2 = 370 \Omega$, $C_1 = 0.6 \text{ pF}$ 그리고 $C_2 = 0.03 \text{ pF}$ 값을 구하였다.

두 번째의 1:4 분배비율의 다단 분배기를 설계하기 위해서 $Z_o = 50 \Omega$, $Z_L = 42 \Omega$ 인 $N/4$ 전송선로를 1:4 분배비율을 갖는 전송선로로 분해하면 $Z_S = 62.5 \Omega$, $Z_{LIA} = 52.5 \Omega$ 과 $Z_S = 250 \Omega$, $Z_{LIA} = 210 \Omega$ 을 갖는 두 개의 전송선로로 분해할 수 있다. 여기서 $Z_S = 62.5 \Omega$, $Z_{LIA} =$

52.5 Ω인 전송선로를 식 (1)과 (2)를 이용하여 2단 전송선로로 구현하면 $Z_A = 57.29 \Omega$, $\theta_{1A} = 60^\circ$ 그리고 $Z_B = 55.63 \Omega$, $\theta_{2A} = 55.34^\circ$ 그리고 $Z_{L2A} = 50.1 \Omega$ 으로 바꿀 수 있다. 또 다른 $Z_S = 250 \Omega$, $Z_{L1A} = 210 \Omega$ 인 전송선로를 식 (1)과 (2)를 이용하여 2단 전송선로로 구현하면 $Z_A = 229.15 \Omega$, $\theta_{1A} = 45^\circ$ 그리고 $Z_B = 107.81 \Omega$, $\theta_{2A} = 87^\circ$ 그리고 $Z_{L2A} = 50.4 \Omega$ 으로 바꿀 수 있다. 여기서 나타난 특성 임피던스 $Z_A = 229.15 \Omega$ 은 마이크로 스트립으로 구현이 불가능하여 CPW 선로를 이용하여 구현하였다. 또한, Matlab을 이용하여 출력 포트의 반사조건과 고립특성을 만족하는 저항과 캐패시터 값은 $R_1 = 240 \Omega$, $R_2 = 300 \Omega$, $C_1 = 0.31 \text{ pF}$ 그리고 $C_2 = 0.03 \text{ pF}$ 값을 구하였다.

그림 6 (a)와 (b)는 1:3 분배 비율을 갖고 offset 결합 선로를 이용하여 구현한 2단 전력 분배기의 전면과 후면 사진을 나타낸 것이다. 여기서 사용된 저항 값은 $R_1 = 430 \Omega$, $R_2 = 390 \Omega$ 그리고 캐패시터 값은 $C_1 = 0.25 \text{ pF}$ 그리고 $C_2 = 0 \text{ pF}$ 값을 사용하였다. 실제 사용한 값이 Matlab에서 구한 값과 차이가 나는 것은 저항과 캐패시터가 갖고 있는 파라스틱 성분과 PCB 제작에 따른 에러 때문에 소자 값이 변화된 것으로 판단된다.

그림 7은 1:3 비대칭 전력분배기의 S-파라미터를 나타낸 것으로 중심주파수 2 GHz에서 출력포트의 삽입 손실은 $|S_{21}| = -2.1 \text{ dB}$, $|S_{31}| = -6.5 \text{ dB}$ 이며, 반사계수 $|S_{11}| = -16.5 \text{ dB}$, $|S_{22}| = -20.6 \text{ dB}$ 그리고 $|S_{33}| = -28.1 \text{ dB}$ 를 얻었으며 고립도 $|S_{32}| = -19.5 \text{ dB}$ 를 얻었다.

그림 8 (a)와 (b)는 1:4 분배 비율을 갖고 CPW 선로를 이용하여 구현한 2단 전력 분배기의 전면과 후면 사진을 나타낸 것이다. 여기서 사용된 저항 값은 $R_1 = 270 \Omega$, $R_2 = 220 \Omega$ 그리고 캐패시터 값은 $C_1 = 0 \text{ pF}$ 그리고 $C_2 = 0 \text{ pF}$ 값을 사용하였다. 실제 사용한 값이 Matlab에서 구한 값과 차이가 나는 것은 저항과 캐패시터가 갖고 있는 파라스틱 성분과 PCB 제작에 따른 에러 때문에 소자 값이 변화된 것으로 판단된다.

그림 9는 1:4 비대칭 전력분배기의 S-파라미터를 나타낸 것으로 중심주파수 2 GHz에서 출력포트의 삽입 손실은 $|S_{21}| = -2.3 \text{ dB}$, $|S_{31}| = -7.3 \text{ dB}$ 이며, 반사계수 $|S_{11}| = -17.9 \text{ dB}$, $|S_{22}| = -21.7 \text{ dB}$ 그리고 $|S_{33}| = -36.4 \text{ dB}$ 를 얻었으며 고립도 $|S_{32}| = -17.3 \text{ dB}$ 를 얻었다.

측정된 결과로부터 1:3과 1:4 2단 전력분배기의 전체 전기적인 길이는 최대 117° 와 132° 가 됨을 알 수 있으며 이 길이는 기존의 2단 분배기 180° 와 비교하여 65 ~ 73% 크기로 비대칭 분배기의 크기가 작게 구현될 수 있음을 보여주고 있다.

또한, 15 dB를 기준으로 반사계수와 고립도의 대역 폭은 표1에 나타내었다. 참고문헌의 비대칭 분배기 보다 광대역 특성을 얻을 수 있었다.

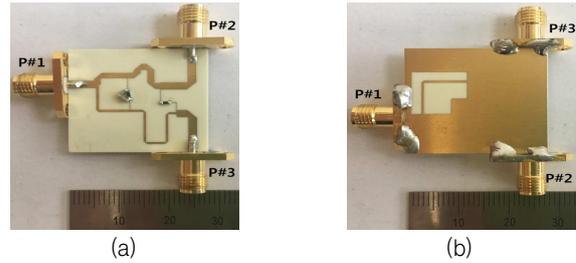


그림 6. 1:3 비대칭 2-단 전력 분배기 사진 (a) 전면, (b) 후면
Fig. 6. Photographs of 1:3 2-section power divider of (a) front, (b) rear.

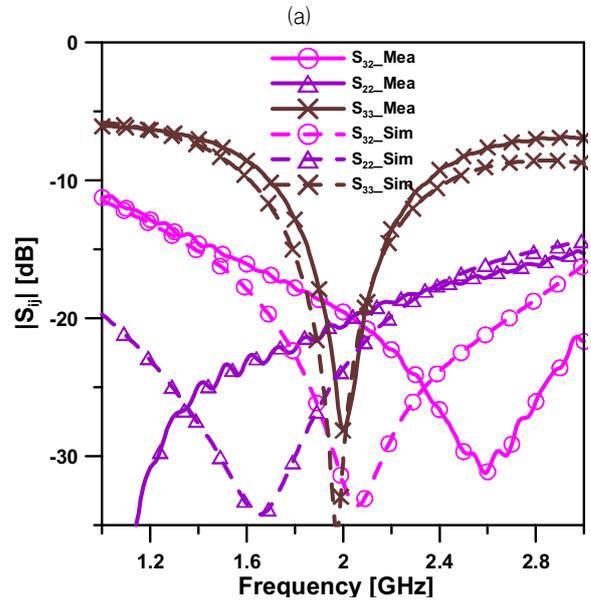
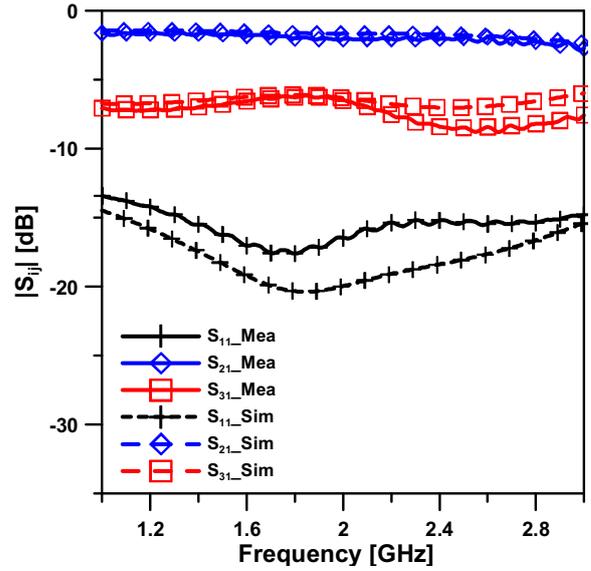


그림 7. 1:3 비대칭 2-단 전력 분배기의 시뮬레이션과 측정 결과 (a) $|S_{11}|$, $|S_{21}|$, $|S_{31}|$ (b) $|S_{22}|$, $|S_{33}|$, $|S_{32}|$
Fig. 7. Measured and simulated results of 1:3 2-section unequal power divider (a) $|S_{11}|$, $|S_{21}|$, $|S_{31}|$ (b) $|S_{22}|$, $|S_{33}|$, $|S_{32}|$.

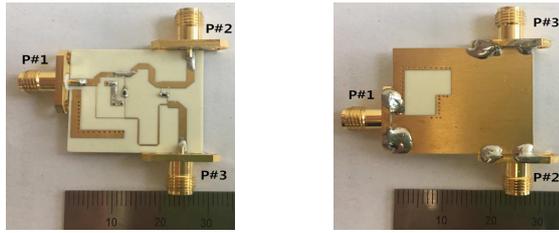


그림 8. 1:4 비대칭 2-단 전력 분배기 사진 (a) 전면, (b) 후면
 Fig. 8. Photographs of 1:4 2-section power divider of (a) front, (b) rear.

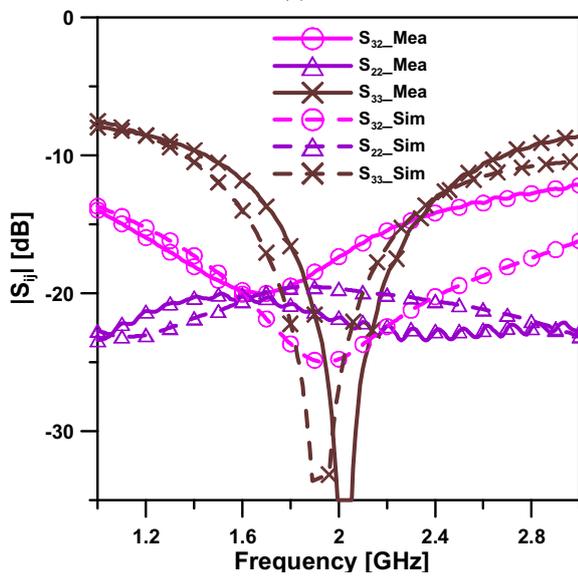
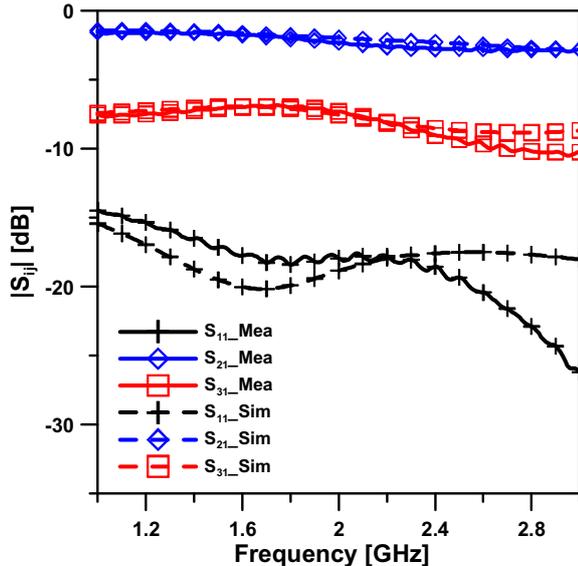


그림 9. 1:4 비대칭 2-단 전력 분배기의 시뮬레이션과 측정 결과
 (a) $|S_{11}|$, $|S_{21}|$, $|S_{31}|$ (b) $|S_{22}|$, $|S_{33}|$, $|S_{32}|$
 Fig. 9. Measured and simulated results of 1:4 2-section unequal power divider (a) $|S_{11}|$, $|S_{21}|$, $|S_{31}|$ (b) $|S_{22}|$, $|S_{33}|$, $|S_{32}|$.

표 1. 반사계수와 고립도의 대역폭 (@ 15 dB 기준)

Table 1. Bandwidth of reflection coefficient and isolation (@ 15 dB reference).

	S_{11} BW	S_{22} BW	S_{33} BW	S_{32} BW
1:3 Unequal Power Divider	78.5 %	above 100%	15 %	76 %
1:4 Unequal Power Divider	94 %	above 100%	27.5 %	57.5 %

IV. 결론

본 논문에서 각 단의 길이가 $\lambda/4$ 전기적길이 보다 짧은 전송선로를 이용하여 1:3과 1:4 분배비율을 갖는 2단 비대칭 전력분배기 설계에 대해서 설명하였다. 200 Ω 이상의 높은 임피던스 전송선로를 CPW와 offset 결합 전송선로를 이용하여 1:3과 1:4의 비대칭 분배기를 구현하였으며 기존 다단 전력분배기보다 최소 27% 작게 구현하였으며, 광대역의 특성을 얻을 수 있음을 확인하였다.

Acknowledgments

이 연구는 금오공과대학교 학술연구비로 지원되었음 (2018-104-071)

References

- [1] M. M. Honari, L. Mirzavand, R. Mirzavand, A. Abdipour, and P. Mousavi, "Theoretical design of broadband multisection Wilkinson power dividers with arbitrary power split ratio," *IEEE Transaction on Components, Packaging and Manufacturing Technology*, Vol. 6, No. 4, pp. 605-612, Apr. 2016.
- [2] Y. Sun and A. P. Freundorfer, "Broadband folded Wilkinson power combiner/splitter," *IEEE Microwave Wireless Components Letters*, Vol. 14, No. 6, pp. 295-297, Jun. 2004.
- [3] Z. X. Du, X. Y. Zhang, K. X. Wang, H. L. Kao, X. L. Zhao, and X. H. Li, "Unequal Wilkinson power divider with reduced arm length for size miniaturization," *IEEE Transaction on Components, Packaging and Manufacturing Technology*, Vol. 6, No. 2, pp. 282-289, Feb. 2016.
- [4] H. Oraizi and A.R. Sharifi, "Design and optimization of broadband asymmetrical multisection Wilkinson power divider," *IEEE Transaction on Microwave Theory and Techniques*, Vol. 54, No. 5, pp. 2220-2231, May 2006.

[5] M. M. Honari, R. Mizavand, P. Mousavi, and A. Abdipour, "Class of miniaturized/ arbitrary power division ratio couplers with improved design flexibility," *IET Microwaves, Antennas & Propagation*, Vol. 9, Iss. 10, pp. 1066-1073, 2015.

[6] I. Sakagami, X. Wang, K. Takahashi, and S. Okamura, "Generalized two-way two-section dual-band Wilkinson power divider with two absorption resistors and its miniaturization," *IEEE Transaction on Microwave Theory and Techniques*, Vol. 59, No. 11, pp. 2833-2847, Nov. 2011.

[7] P.H. Deng and Y.T. Chen, "New Wilkinson power dividers and their integration applications to four-way and filtering dividers," *IEEE Transaction on Components, Packaging and Manufacturing Technology*, Vol. 4, No. 11, pp. 1828-1837, Nov. 2014.

[8] Y. C. Yoon, Y. Kim, "Miniaturized Multi-section Power Divider with Parallel RC Isolation Circuit," *Journal of Electromagnetic Engineering and Science*, Vol. 19, No. 3, pp. 147-152, Jul. 2019.

[9] C. Li and D. S. Ricketts, "A low-loss, impedance matched $\lambda/4$ compact T-junction power combiner," *Proceeding of the 7th European Microwave Integrated Circuit Conference*, Amsterdam, Netherlands, pp.147-150, Oct. 2012.

[10] T. Zhang, W. Che, and H. Chen, "Miniaturized multiway unequal power divider with controllable characteristic impedances," *IEEE Microwave Wireless Components Letters*, Vol. 27, No. 12, pp. 1062-1064, Dec. 2017.

[11] H. R. Ahn, "Complex impedance transformers consisting of only transmission-line sections," *IEEE Transaction on Microwave Theory and Techniques*, Vol. 60, No. 7, pp. 2073-2084, Jul. 2012.

[12] B. C. Wadell, *Transmission Line Design Handbook*, 1st ed. Norwood, MA: Artech House, 1991.

[13] C. Jianxin, Double-sided parallel-strip line circuit analysis and applications to microwave component designs, Ph. D. dissertation, City University of Hong Kong, 2008.

최 종 운 (Jong-Un Choi)



2001년 2월 : 관동대학교 전자공학과 (공학사)
 2017년 9월 ~ : 가톨릭관동대학교 전자공학과 석박사통합과정
 2000년 9월 ~2004년 1월 : 텔웨이브 연구소 선임연구원
 2004년 4월 ~2007년 1월 : RFHIC 연구소 선임연구원
 2007년 2월 ~2008년 12월 : BcNE Global
 2009년 1월 ~ 현재 : 하이테크 대표
 ※ 관심분야 : RF 및 Microwave 회로설계, IoT

윤 영 철 (Young-Chul Yoon)



1978년 2월 : 서강대학교 전자공학과 (공학사)
 1982년 2월 : 서강대학교 대학원 전자공학과 (공학석사)
 1989년 2월 : 서강대학교 대학원 전자공학과 (공학박사)
 1987년 9월 ~ 현재 : 가톨릭관동대학교 전자공학과 교수
 ※ 관심분야 : RF 및 Microwave 회로설계

성 규 제 (Gyuje Sung)



1986년 2월 : 서강대학교 전자공학과 (공학사),
 1988년 2월 : 서강대학교 전자공학과 (공학석사)
 1998년 2월 : 서강대학교 전자공학과 (공학박사)
 1988년 2월 ~ 1993년 7월 : 국방과학연구소 연구원,
 1998년 3월 ~ 현재 : 한경대학교 전자공학과 교수
 [주 관심분야] RF 및 Microwave 필드해석 및 회로 설계

김 영 (Young Kim)



1988년 2월 : 서강대학교 전자공학과 (공학석사),
 2002년 8월 : 서강대학교 대학원 전자공학과 (공학박사)
 1988년 1월 ~ 1993년 5월 : 이즈텔 시스템즈(주) 연구소 선임연구원
 1993년 6월 ~ 1998년 2월 : 삼성전자(주) 정보통신사업본부 선임연구원
 1998년 3월 ~ 2003년 2월 : 두원공과대학 정보통신과 조교수
 2003년 3월 ~ 현재 : 금오공과대학교 전자공학부 교수
 ※ 관심분야 : RF 및 Microwave 회로해석 및 설계, 전력 증폭기 및 선형화기 설계