

# 이산 시간 영역 해석에 기반한 벡 AC/DC LED 구동기의 슬로프 보상 설계

김만고<sup>†</sup>

## Slope Compensation Design of Buck AC/DC LED Driver Based on Discrete-Time Domain Analysis

Marn-Go Kim<sup>†</sup>

### Abstract

In this study, discrete-time domain analysis is proposed to investigate the input current of a buck AC/DC light-emitting diode (LED) driver. The buck power factor correction converter can operate in both discontinuous conduction mode (DCM) and continuous conduction mode (CCM). Two discontinuous and two continuous conduction operating modes are possible depending on which event terminates the conduction of the main switch in a switching cycle. All four operating modes are considered in the discrete-time domain analysis. The peak current-mode control with slope compensation is used to design a low-cost AC/DC LED driver. A slope compensation design of the buck AC/DC LED driver is described on the basis of a discrete-time domain analysis. Experimental results are presented to confirm the usefulness of the proposed analysis.

**Key Words:** Power factor correction, Buck AC/DC LED driver, Slope compensation design, Discrete time domain analysis, Current mode control

### 1. 서 론

LED(Lighting-emitting diode) 기술은 여러 가지 광 응용 분야에서 최근에 유망한 광원으로 등장하고 있다. 이것은 고효율, 다양한 색상, 긴 수명, 그리고 친환경성 등의 LED가 가진 특성에 기인한다<sup>[1]</sup>. LED의 광속은 대부분 LED의 순방향 전류에 의해 결정된다. LED의 순방향 전압이 큰 허용오차를 갖는 점을 고려하면 출력 전압 제어를 통해 LED 조명의 밝기를 정확하게 제어할 수 없다. 따라서, LED의 순방향 전류를 정확하게 제어하는 것은 일정한 밝기를 갖는 LED 출력을 얻기 위해 중요하다<sup>[2]</sup>.

최근에 전력 LED 응용을 위해 역률 개선 방법<sup>[3]-[6]</sup> 및 LED 끈(String)에 대한 전류 분담<sup>[7]-[9]</sup> 등에 관한

많은 연구가 진행되고 있다. 입력 전원이 교류일 때, AC/DC 구동기가 LED와 교류 전원 사이에 필요하다. AC/DC 변환과정에서 입력의 고조파 성분을 줄이기 위해 역률개선이 요구된다.

정현파 입력 파형을 얻기 위하여 역률개선의 전통적인 방법에서는 입력 전류 신호, 출력 피드백 신호, 그리고 곱셈기(Multiplier)가 필요하였다. 그러나, 저가의 LED 구동기를 구현하기 위하여 복잡한 제어회로는 바람직하지 않다. 저가의 LED 응용을 증대시키기 위해 역률개선을 수행하기 위한 저렴한 제어 기법들이 제안되고 있다.<sup>[10]-[12]</sup>.

일반적으로 역률 개선을 위해 부스트 컨버터가 사용되어 왔다. 역률 개선을 수행하는 부스트 컨버터의 출력 전압은 대개 380-400 V 범위의 고전압의 직류 전압이다. 그러나, LED 구동기에서 요구하는 전압은 전형적으로 100 V 이하의 저전압의 직류 전압을 필요로 한다. 실제로 AC/DC LED 구동기 회로용으로 부스트 컨버터보다 벡 컨버터가 널리 사용되고 있다.

본 논문에서는 Slope 보상을 갖는 피크 전류 모드 제어기를 사용한 벡 AC/DC LED 구동기의 입력 전류를

Paper number: TKPE-2019-24-3-9

Print ISSN: 1229-2214 Online ISSN: 2288-6281

<sup>†</sup> Corresponding author: mgkim@pknu.ac.kr, Dept. of Control & Instrumentation Engineering, Pukyong National University  
Tel: +82-51-629-6330 Fax: +82-51-629-6309

Manuscript received Oct. 3, 2018; revised Oct. 29, 2018;  
accepted Dec. 26, 2018

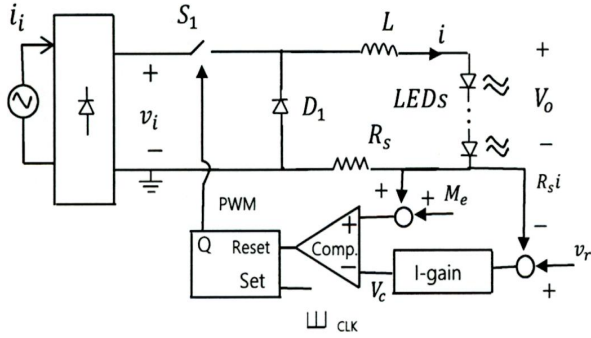


Fig. 1. Constant-frequency buck derived AC/DC LED driver.

분석하기 위하여 이산 시간 영역 해석이 제안되고, 제안된 이산 시간 영역 해석에 기반하여 고역률을 얻기 위한 내부 전류 피드백 루프의 슬로프 보상 설계가 기술된다. 사용된 역률 개선 방법은 곱셈기가 필요 없기 때문에 제어회로가 간단하여 저가의 고성능 LED 구동기의 응용에 적합할 것이다.

### 2. 이산 시간 영역 해석

그림 1의 벽 AC/DC LED 구동기의 인덕터 전류 동작 모드는 그림 3에서 보인 바와 같이 총 4가지로 분류할 수 있다. 제어 법칙(Control law)에 의해 턴-오프 스위칭 순간이 결정되는 연속 동작모드(CCM2) 및 불연속 동작 모드(DCM2) 그리고 최대 시비율  $D_{max}$ 에 의해 턴-오프 스위칭 순간이 결정되는 CCM1 및 DCM1 등의 경우가 있다<sup>[11]</sup>. 다시 말하면, 턴-오프 스위칭 순간에 CCM1과 DCM1에서  $R_s i + Ramp$  신호가  $V_c$ 에 도달하지 못한다. 참고문헌 [11]에서 사용한 기존의 해석법은 컨버터의 동작이 준-정상상태(Quasi-steady-state)라는 가정 하에 연속시간 영역(Continuous-time domain)에서 접근하여 가능한 4가지 동작 모드 중 CCM1 동작을 입력 전류 파형 해석에 포함할 수 없었다. 더구나 해석 과정을 살펴보면, 3가지의 테스트를 거쳐 동작 모드 순서(Mode sequence)가 결정되고, 동작 모드 순서 사이의 경계 각(Boundary angle)을 구하여 수치 적분(Numerical integration)을 통해 역률을 계산하므로 5가지 동작 모드 순서마다 각각의 다른 수식 사용이 요구되어 복잡한 계산식과 반복적인 과정(Iterative procedure)의 계산량이 많아 접근하기에 어려운 점이 있다.

본 논문에서는 컨버터의 동작이 입력 전압 주파수의 반주기 동안 항상 과도상태(Transient-state)에 있는 것으로 가정하여 이산 시간 영역(Discrete-time domain)에서 접근하여 가능한 동작 4가지 모두를 입력 파형 해석에 포함할 수 있었다. 제안된 해석법은 과도 상태 시뮬레이션과 같이 해석이 진행되므로 동작 모드

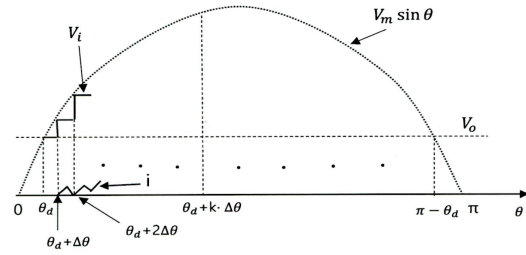


Fig. 2. Input voltage and inductor current waveforms of Fig. 1.

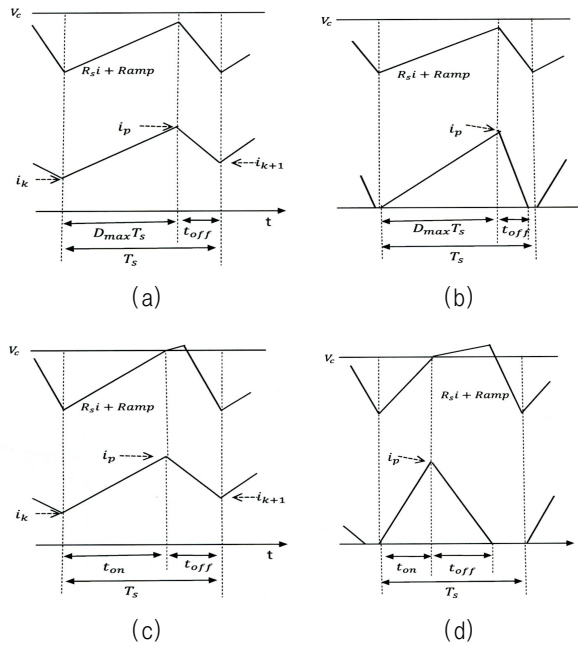


Fig. 3. Operating modes of inductor current. (a) CCM1, (b) DCM1, (c) CCM2, (d) DCM2.

순서에 대한 정보가 요구되지 않고, 주어진 시스템 파라미터를 이용하여 직접적으로 계산하므로 필요한 계산식이 적고 접근이 용이하다.

그림 1의 벽형 AC/DC LED 구동기에 대한 해석은 다음과 같은 가정 하에 수행하였다.

- 1) 입력전압은 전파 정류된 정현파이고,  $v_i = V_m |\sin \omega_L t| = V_m |\sin \theta|$ 로 나타낸다. 여기서,  $V_m$ 은 진폭이고  $\omega_L = 2\pi f_L$ 은 전원 주파수이다.
- 2) 출력 전압  $V_o$ , 입력 전압  $v_i$ , 그리고 제어 입력  $V_c$ 는 각 스위칭 주기 동안 일정한 값이다.
- 3) 입력 필터에 의한 위상 변이는 무시할 수 있다.

그림 2에서 입력 전압  $v_i$ 가 출력 전압  $V_o$ 보다 클 때 스위치의 도통이 일어나므로 도통 각의 범위는  $\theta_d < \theta < \pi - \theta_d$ 이다. 여기서,  $\theta_d = \sin^{-1}(V_o/V_m)$ 이

다. 도통 구간 동안에 입력 전압은 각 스위칭 주기  $T_s$ 의 시작 순간 전압의 값  $V_i$ 로 두고 한 주기 동안 해석을 수행할 수 있다. 도통이 일어나는  $\theta_d < \theta < \pi - \theta_d$  구간 동안에 각 스위칭 주기의 시작 순간 입력 전압은 다음과 같이 쓸 수 있다:

$$V_i(k) = V_m \sin(\theta_d + k\Delta\theta) \quad (1)$$

여기서,  $\Delta\theta$ 는 스위칭 주기  $T_s$  동안 입력 전압의 각 변동분으로  $\Delta\theta = 2\pi f_L T_s$  이다.  $k$ 는 스위칭 주기의 순서를 나타내는 자연수이다.

그림 1에서 클럭 주파수가 Set 입력에 일정 주파수  $f_s = 1/T_s$ 로 인가되면 스위치 ON 상태가 시작된다. 스위치 ON 상태는 전류 검출된 신호와 기율기  $M_e$ 를 가진 외부 신호의 합이 제어 신호  $V_c$ 와 만나는 순간 끝난다. 미리 설정된 스위치의 최대 시비율이 될 때까지 비교기 입력의 두 신호가 만나지 못할 경우 최대 시비율  $D_{\max}$ 에서 스위치는 턴-오프된다. 입력 전압이 출력 전압보다 커지는 최초의 입력 전압은  $V_m \sin(\theta_d + \Delta\theta)$  이고, 인덕터 전류  $i$ 의 초기값은  $i_1 = 0$ 이다.

클럭 신호가 Set 입력에 인가되어 스위치가 ON 된다.  $k$ 번째 주기의 스위치 도통 시간  $t_{on}$ 은 다음 조건의 제어 법칙에 의해 결정된다<sup>[13]</sup>.

$$R_s [i_k + m_1(k)t_{on}(k)] + M_e t_{on}(k) = V_c \quad (2)$$

여기서,  $i_k$ 는  $k$ 번째 주기의 인덕터 전류 초기값이며, ON 기간동안 양의 인덕터 전류 기율기  $m_1(k) = [V_i(k) - V_o]/L$ ,  $V_c$ 는 제어 입력이다. 만약 미리 설정된 최대 시비율이 될 때까지 식 (2)의 조건이 만족되지 않으면, 최대 시비율에 의해 도통 시간  $t_{on}$ 이 결정된다.

$$t_{on}(k) = D_{\max} T_s \quad (3)$$

따라서, 스위치 도통 시간은 두 식 (2)와 (3)의 조건 중 먼저 도달하는 순간 스위치가 턴-오프 되어 결정되므로  $t_{on}$ 은 다음과 같이 기술할 수 있다.

$$t_{on}(k) = \min\left(\frac{V_c - R_s i_k}{m_1(k)R_s + M_e}, D_{\max} T_s\right) \quad (4)$$

참고 문헌 [11] 및 [13]에 따르면 벡 컨버터의 동적 특성은 턴-오프 기간의 인덕터 전류 신호 기율기  $R_s V_o/L$ 에 대한 외부 램프 신호의 기율기  $M_e$ 의 비에 영향을 받는다. 기율기의 비가  $S_{ro} = (LM_e)/(R_s V_o)$ 로 표현되므로 외부 램프 신호 기율기는  $M_e = R_s S_{ro} V_o/L$

로 계산된다. 결국, 식 (4)의 스위치의 스위칭 순간은 기율기의 비  $S_{ro}$ 에 영향을 받는다. [13]에서 CCM으로 동작하는 벡 DC/DC 컨버터의 모든 동작 범위에서 안정하고 우수한 동적 특성을 얻기 위하여  $S_{ro}$ 가 1보다 약간 큰 값을 요구한다. 그러나, 본 연구는 설계의 목적이 역률 개선이므로 [13]의 결과를 그대로 사용할 수 없다. 스위치 ON 시간의 말기의 인덕터 피크 전류는 다음과 같이 표현된다.

$$i_p(k) = i_k + m_1(k)t_{on}(k) \quad (5)$$

식 (4)의 조건에 의해 스위치가 턴-오프되면 인덕터 전류는 선형적으로 감소한다. 인덕터 전류가 흐르는 상태에서 스위치가 OFF되는 시간  $t_{off}$ 는 연속 도통 모드와 불연속 도통 모드( $i_k = 0$ )에서 다음처럼 다르게 기술할 수 있다.

$$\begin{aligned} t_{off}(k) &= T_s - t_{on}(k) && \text{for CCM} \\ \text{그리고 } t_{off}(k) &= i_p(k)/m_2 && \text{for DCM} \end{aligned} \quad (6)$$

여기서, OFF 기간 동안 감소하는 인덕터 전류 기율기  $m_2 = V_o/L$ .

도통 시간이 같을 경우, DCM 동안  $t_{off}$ 시간은 CCM의  $t_{off}$ 시간보다 항상 작으므로 위의 식 (6)을 다시 쓰면 다음과 같다.

$$t_{off}(k) = \min(T_s - t_{on}(k), i_p(k)/m_2) \quad (7)$$

$k$ 번째 스위칭 주기의 인덕터 전류 말기값은 다음과 같이 기술된다.

$$i_{k+1} = i_p(k) - m_2 t_{off}(k) \quad (8)$$

DCM에서  $i_{k+1} = 0$ 이 된다.

식 (8)의  $k$ 번째 주기의 인덕터 전류 말기값은  $(k+1)$ 번째 주기의 인덕터 전류 초기값으로 사용된다.

다음 스위칭 주기의 벡 컨버터 동작 해석은 같은 방법으로 반복하여 수행된다. 입력 전압의 양의 반주기 동안 과도 상태 해석을 실행하면  $k=1,2,3,\dots,N$ 까지  $N$ 스위칭 주기 갯수만큼 계산된다.  $k$ 번째 스위칭 주기에서 초기값  $i_k$ 가 주어지면 식 (4)-(5), (7)-(8)을 사용하여  $t_{on}(k)$ ,  $i_p(k)$ ,  $t_{off}(k)$ ,  $i_{k+1}$ 를 계산할 수 있고, 구해진 값들을 이용하여 입력 전류 파형을 분석할 수 있다.

그림 3으로부터  $k$ 번째 주기동안 인덕터 전류의 평균 전류는 다음과 같다.

$$I_{avg}(k) = f_s [0.5(i_k + i_p(k))t_{on}(k) + 0.5(i_p(k) + i_{k+1})t_{off}(k)] \quad (9)$$

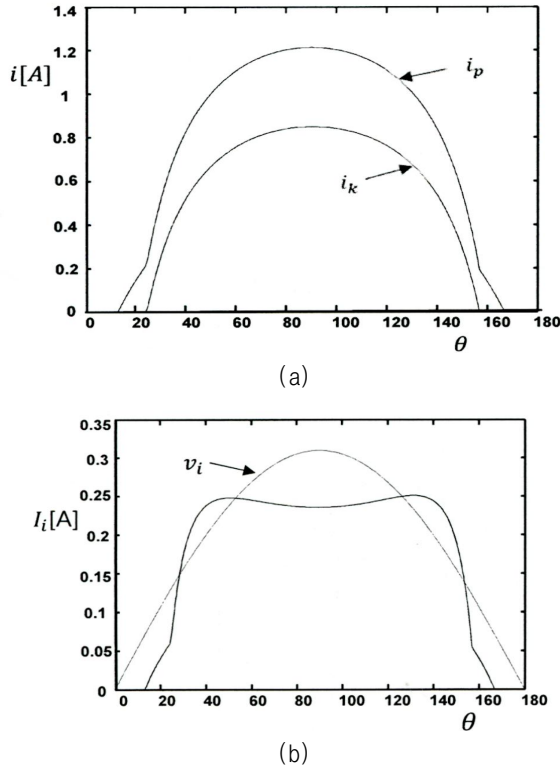


Fig. 4. Analytical current waveforms when  $V_m = 310$  V,  $f_L = 60$  Hz,  $V_o = 70$  V, LED current = 0.6 A,  $S_{ro} = 7$ ,  $L = 1.5$  mH, and  $f_s = 100$  kHz. (a) inductor current, (b) input current.

k번째 주기  $\Delta\theta$  동안 입력 전류  $i$ 의 스위칭 주기 당 평균 전류  $I_i$ 는 전력 균형(Power balance)을 이용하여 다음과 같이 기술할 수 있다.

$$I_i(k) = \frac{I_{avg}(k) V_o}{V_i(k)} \quad (10)$$

실제 입력 전류 파형에는 스위칭에 의한 전류 리플이 포함되어 있으나, 식 (10)의 입력전류는 스위칭 리플이 포함되지 않은 파형임을 주의해야 한다.

입력 전류의 실효값(rms value)은 입력 정현파 전압의 반주기 동안 이산 시간 영역에서 수치 해석한 결과를 이용해 다음과 같이 계산된다.

$$I_s = \sqrt{\frac{1}{\pi} \int_{\theta_d}^{\pi-\theta_d} i_i^2 d\theta} \approx \left[ \frac{1}{\pi} \sum_{k=1}^N I_i^2(k) \cdot \Delta\theta \right]^{\frac{1}{2}} \quad (11)$$

여기서, N은 입력 전압이  $[\theta_d, \pi-\theta_d]$  구간 동안에 발생하는 스위칭 주기의 갯수로 가우스 함수  $N = \left[ \frac{\pi - 2\theta_d}{\Delta\theta} \right]$ 로 표시된다.

마찬가지로, 기본파 입력 전류의 실효값은 푸리에 해석을 이용하여 다음과 같이 계산할 수 있다.

$$I_1 = \frac{1}{\sqrt{2}} \frac{2}{\pi} \int_{\theta_d}^{\pi-\theta_d} i_i \sin \theta d\theta$$

$$\approx \frac{\sqrt{2}}{\pi} \sum_{k=1}^N I_i(k) \sin(\theta_d + k\Delta\theta) \cdot \Delta\theta \quad (12)$$

LED를 통해 흐르는 평균 전류는 다음과 같이 표현된다.

$$I_o = \frac{1}{\pi} \int_{\theta_d}^{\pi-\theta_d} i d\theta \approx \frac{\Delta\theta}{\pi} \sum_{k=1}^N I_{avg}(k) \quad (13)$$

결국, 식 (11)-(13)을 사용하여 역률 PF(Power factor)은 다음과 같이 얻을 수 있다.

$$PF = \frac{\sqrt{2} V_o I_o}{V_m I_s} = \frac{I_1}{I_s} \cos \phi \quad (14)$$

여기서,  $\phi$ 는 기본파 입력 전류와 입력 전압의 위상차로  $\phi \approx 0$ 이다.

식 (14)로부터, 전고조파 왜곡 THD(Total harmonic distortion)는 다음과 같이 유도된다.

$$THD = \frac{\sqrt{I_s^2 - I_1^2}}{I_1} = \sqrt{\frac{\cos^2 \phi}{PF^2} - 1} \approx \sqrt{\frac{1}{PF^2} - 1} \quad (15)$$

계산 프로그램 흐름에서 반복 과정 계산을 통해 출력 평균 전류  $I_o$ 를 제공할 수 있는 제어입력  $V_c$ 를 구하는 작업이 먼저 수행된다. 그 다음에 과도 상태를 해석을 통해 입력 파형 분석을 수행하는 작업이 이어진다. 그림 4는 이산 시간 영역에서 지금까지 서술한 식을 이용하여 MATLAB으로 구한 인덕터 전류  $i$ 와 입력 전류  $I_i$ 를 제시하였다. 주어진 조건을 이용하여 해석된 입력 역률은 0.982 이고 THD는 19.2 % 이다.

### 3. 설계 및 실험

벽 DC/DC LED 구동기의 출력 전류 피드백 루프의 오차 증폭기(Error amplifier)로 비례적분 보상기(Proportional-Integral compensator)를 사용할 수 있다<sup>[14]</sup>. [13]의 연구 결과에 따르면, 오차 증폭기에 비례 이득(P-gain)을 사용하면 램프 슬로프 보상을 사용할 때 시비율 D가 0.5 이상일 때 불안정할 수 있고, 적분 이득(I-gain)만을 오차 증폭기로 사용할 때 가장 넓은 범위의 시비율에 대해 안정함을 보였다. 그리하여 본 실험에서는 오차 증폭기로 적분 이득만 사용하였다. 또 다른 [13]의 연구 결과는 적분 이득을 오차 증폭기로 사용할 경우, 시비율 D가 0에서 1까지 변할 때  $S_{ro}$ 가 0.6 이상일 때 전체 시스템이 안정한 동작(Stable

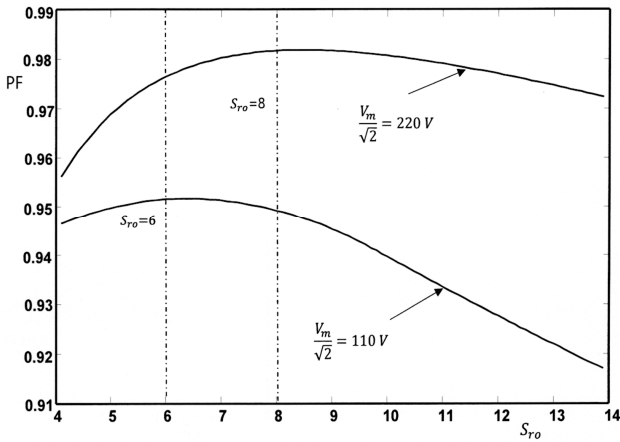


Fig. 5. Slope ratio  $S_{ro}$  versus PF when  $f_L = 60 \text{ Hz}$ ,  $V_o = 70 \text{ V}$ , LED current = 0.6 A,  $L = 1.5 \text{ mH}$ , and  $f_s = 100 \text{ kHz}$ .

operation)이 가능하고  $S_{ro}$ 가 1보다 약간 클 때 동적 특성(Dynamic characteristics)이 가장 우수하다. 그러나  $S_{ro}$ 가 1 미만일 때 전체 시스템의 안정도(Stability)는 적분 이득을 갖는 오차 증폭기에 의해 영향을 받기 쉽다. 소신호 선형화 모델(Small-signal linearized model)을 이용한 안정도 해석과 동적 특성은 DC/DC 컨버터에서 특정 시비율을 갖는 하나의 동작점(Operating point)에 대해 고찰한 연구이고, 동작점을 변화시키면서 해석을 수행하면 동작 범위의 안정도 분석도 가능하였다.

벽 AC/DC 컨버터에서 입력 전압이 0에서  $V_m$  까지 변하고 연속 동작모드로 동작시킬 때, 시비율은 전압 이득에 따라  $V_o/V_m$  이상  $D_{max}$  이하의 범위에서 변한다. 다시 말하면, 시비율의 변화에 따라 시스템의 동작점이 변하는 것이다. 스위칭 주파수의 속도에 비해 전원 주파수의 속도가 매우 작기 때문에 변하는 시비율의 범위에서 전체 시스템의 안정도는 만족되어야 한다.  $0 < \text{시비율} < 1$ 에 대해, 출력 피이드백 루프에 존재 가능한 어떠한 적분기 이득에 대해서도 안정하려면  $S_{ro}$ 는 1보다 큰 것이 바람직하다<sup>[13]</sup>. 왜냐하면  $S_{ro}$ 가 1 미만일 때 오차 증폭기의 적분 이득이 클 경우 시비율이 1에 가까워지면 전체 시스템이 불안정해 질 수 있기 때문이다. 벽 AC/DC 컨버터에서는 변하는 동작점의 범위에서 전체 시스템의 안정을 제공하면서 역률을 최대로 얻을 수 있는 요소 설계가 요구된다.

본 논문의 벽 AC/DC LED 구동기의 입력 역률은 스위치가 턴-오프되는 순간의 식 (4)에 의해 지배받는다. 그러므로 역률에 영향을 주는 요소는 입력 전압  $V_m$ , 출력 전압  $V_o$ , 출력 평균 전류와 관계되는  $V_c$ , 인덕터 L, 램프 슬로프 보상  $S_{ro}$ , 최대 시비율  $D_{max}$  로 다양하다. 다양한 요소들이 상호작용하여 역률의 크기에 영

향을 주므로 모든 요소를 고려하여 설계하는 것이 필요하나 각 요소가 독립적으로 영향을 주는 것 같지 않다. 즉, 역률에 영향을 주는 어떤 요소의 변화는 다른 요소의 최적값에 영향을 준다. 본 논문에서는 입력 전압  $V_m$ 과 슬로프 보상  $S_{ro}$ 를 주요 설계 변수로 고려하였다.

벽 AC/DC LED 구동기의 입력 역률은 턴-오프 기간의 인덕터 전류 신호 기울기에 대한 외부 램프 신호의 기울기의 비  $S_{ro}$ 에 의해 크게 영향을 받는다. 우수한 역률을 얻기 위하여 적합한 기울기 비  $S_{ro}$ 를 설계하는 것은 매우 중요하다. 실험에 사용된 LED는 Z5-M0-W0-00 White LED를 직렬로 24개를 연결하였다. 전형적인 LED의 개당 순방향 전압 강하는 2.91 V 이므로 부하 전압은  $24 \times 2.91 \approx 70 \text{ V}$ 이다<sup>[15]</sup>. 입력전압 실효값 범위는 110 V-220 V이다. 해석에 사용된 식은 (1), (4), (5), (7)-(14) 이다. 주어진 컨버터의 동작 조건은  $f_L = 60 \text{ Hz}$ ,  $V_o \approx 70 \text{ V}$ , LED current = 0.6 A,  $L = 1.5 \text{ mH}$ ,  $R_s = 0.35 \Omega$ , 그리고  $f_s = 100 \text{ kHz}$ 이다.

$S_{ro}$ 의 변화에 대한 역률의 그래프를 그림 5에 나타내었다. 실효 입력 전압 110 V초과 220 V 미만에 대한 역률은 두 그래프의 사이에 있을 것이므로 두 그래프만을 이용하여 설계하고자 한다. 입력 전압의 실효값이 220 V일 때 피크 역률은  $S_{ro} \approx 8$ 일 때 98 %보다 약간 크다. 입력 전압 실효값이 110 V일 때의 피크 역률은  $S_{ro} \approx 6$ 일 때 95 % 보다 약간 크다. 두 전압의 역률 곡선에서 역률이 최대가 되는  $S_{ro}$ 는 다르기 때문에 적절한 타협이 필요하다.  $S_{ro} \approx 7$ 을 선택하면 220 V에서 약 98 % 역률을 제공하고 110 V에서 약 95 % 역률을 제공하므로 설계값으로 정하였다.

그림 6은 성능 평가를 위해 제작된 실험 회로이다. 저항  $R_{11}$ 과  $R_{12}$ 의 값을 반영한 기울기 비  $S_{ro}$ 는  $\frac{LM_e}{R_s V_o} \frac{R_{12}}{R_{11}}$ 이다. 외부 램프 신호 기울기  $M_e$ 는 CS3842의 OSC신호를 이용할 수 있고 그림 7과 같다. 그림 7로부터  $M_e = \frac{\Delta V}{D_{max} T_s}$ 이다. 따라서, 기울기 비는

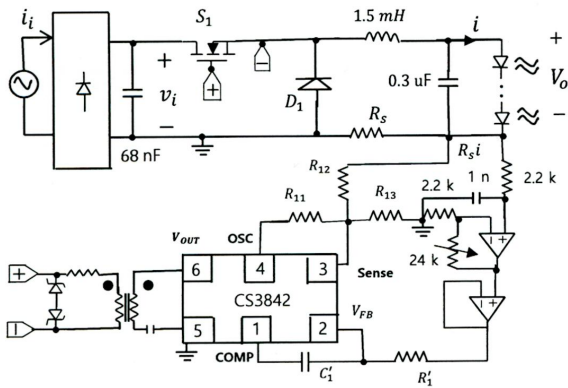
$$S_{ro} = \frac{f_s L \cdot \Delta V}{R_s V_o D_{max}} \frac{R_{12}}{R_{11}}$$

이다. 실험에서,  $\Delta V = 1.8 \text{ V}$ ,  $D_{max} \approx 0.78$  이다. 사용된 파라메타를 대입하면,

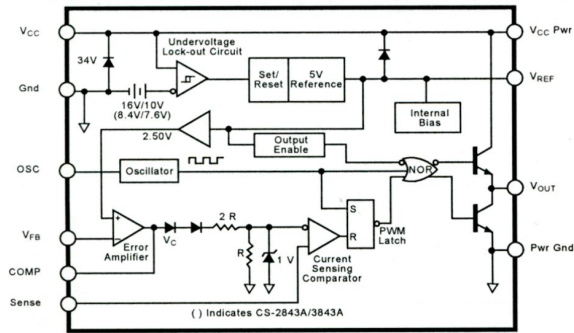
$$S_{ro} = \frac{10^5 \times 1.5 \times 10^{-3} \times 1.8}{0.35 \times 70 \times 0.78} \frac{R_{12}}{R_{11}} = 14.1 \times \frac{R_{12}}{R_{11}} = 7$$

이므로  $R_{11} = 50 \text{ k}$ ,  $R_{12} = 25 \text{ k}$ 로 설계하였다.  $R_{13} = 33 \text{ k}$ 로 설정하여 CS3842의 비교기 입력 값이 1 V 이하로 제한하였다.

출력 전류 피이드백 회로의 Opamp 출력 신호는  $0.35 \times 0.6 \times (24 + 2.2) / 2.2 \approx 2.5 \text{ V}$ 가 되어 CS3842의 기준 전압과 같다. 오차 증폭기는 적분 제어기만을 사용하였고,  $R'_1 = 4.7 \text{ M}\Omega$  및  $C'_1 = 33 \text{ nF}$ 로 설정하였다. 적



(a)



(b) CS3842 Block diagram

Fig. 6. Experimental circuit (a) and Control IC (b).

TABLE I  
COMPONENTS AND PARAMETERS OF PROTOTYPE CONVERTER

$f_s$	100 kHz	$V_o$	70 V
$D_{max}$	0.78	L	1.5 mH
Control IC	CS3842	$R_s$	0.35 $\Omega$
$S_1$	IRF840	$R'_1$	4.7 M
$D_1$	DSE112-06A	$C'_1$	33 n
bridge diode	W06M	$R_{11}$	50 k
LEDs	SZ5-M0-W0-00 X 24 connected in series	$R_{12}$	25 k
		$R_{13}$	33 k
LED current	600 mA	PF	greater than 93 %

분기 시정수 155 ms로 느리게 설계하여 입력 전압 주파수에 해당하는 인덕터 전류 리플이 피드백 신호에 영향이 없도록 하였다.

그림 8은 입력 전압을 변화시키면서 측정한 입력 전류 파형을 나타내었다. 입력 전압을 100 V에서 240V 범위로 변화를 시켰을 때, YOKOGAWA WT1800 전력분석기로 관측한 역률은 최소 0.933에서 최대 0.981의 변화를 보였다. 이론적으로 해석한 역률과 실험적으로 측정한 역률을 비교하는 그래프를 그림 9에 제시하였다.

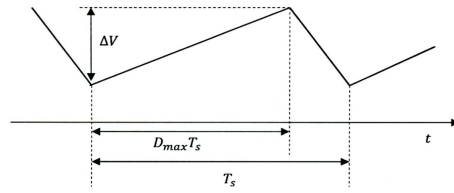


Fig. 7. External ramp signal OSC of CS3842 in the experiment.

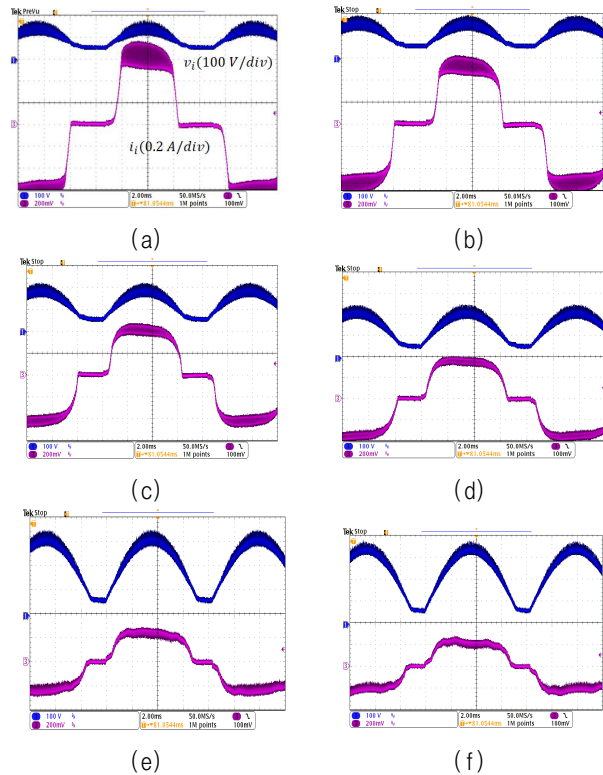


Fig. 8. Experimental input current waveforms as a function of the input voltage, (a)  $V_m/\sqrt{2}=100$  V (PF=0.933), (b)  $V_m/\sqrt{2}=110$  V (PF=0.952), (c)  $V_m/\sqrt{2}=130$  V (PF=0.970), (d)  $V_m/\sqrt{2}=150$  V (PF=0.977), (e)  $V_m/\sqrt{2}=220$  V (PF=0.981), (f)  $V_m/\sqrt{2}=240$  V (PF=0.976). Horizontal scale: 2 ms/div.

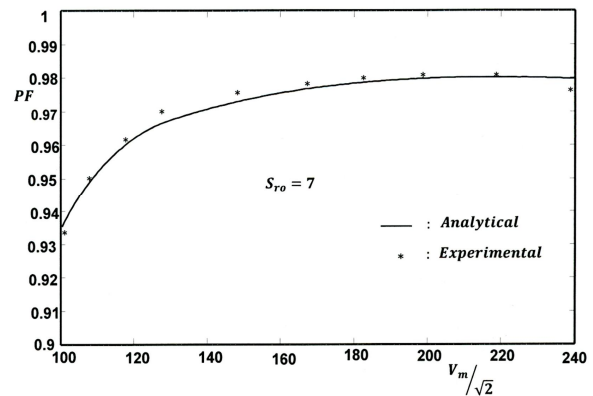


Fig. 9. Input voltage versus PF for  $S_{ro} = 7$ .



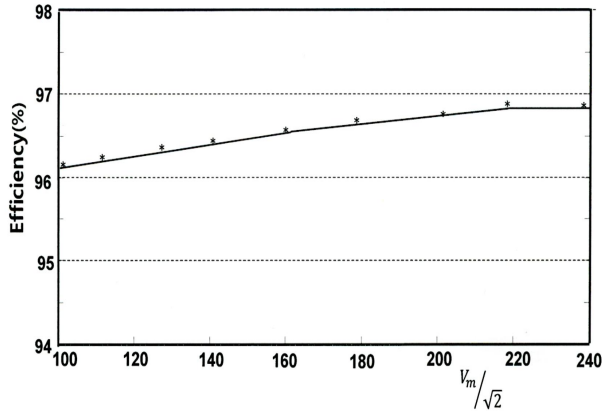


Fig. 10. Input voltage versus measured efficiency ( $V_o \approx 70 \text{ V}$ ,  $P_o \approx 42 \text{ W}$ ).

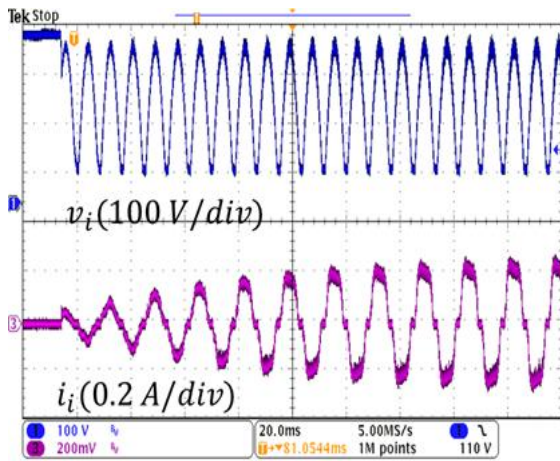


Fig. 11. Start-up transient response.

그림 9로부터 입력 전압 100-240 V의 범위에 대해, 이산 시간 영역 해석으로 구한 효율과 실험 관측은 매우 유사한 결과를 보여준다. 그림 10은 입력 전압의 변화에 따른 측정 효율을 나타낸다. 넓은 범위의 입력 전압의 변화에 대해 96 % 이상의 높은 효율 특성을 보였다. 그림 11은 기동시 과도상태의 응답을 측정한 파형이다. 입력 전류 파형의 오버 슈트가 없는 우수한 기동 특성을 보이고 있다.

빛의 밝기에서 시간에 따른 반복적인 빠른 변화인 플리커는 관측자에게 빛 공해를 발생시켜 두통이나 메스꺼움을 유발시키기도 하기 때문에 중요한 요소로 최근에 대두되고 있다<sup>[17]</sup>. 가로등이나 야외 주차장 등과 같이 플리커가 중요하지 않은 경우 전해 커패시터가 없는 LED 구동기가 가능할 것이다. 그러나, 공부방이나 회의실 등 작업공간에서는 플리커를 적정 수준 이하로 줄일 필요가 있다. IEEE 표준 1789에 따르면 120 Hz의 % 플리커는 10 % 이하로 요구하고 있다. 플리커의 감소는 LED에 병렬로 연결되는 출력 커패시터의 용량을 크게 함으로써 얻을 수 있다.

## 4. 결 론

벽형 AC/DC LED 구동기의 동작 모드는 총 4가지로 분류할 수 있다. 제어 법칙(Control law)에 의해 스위칭 순간이 결정되는 CCM 및 DCM 그리고 최대 시비율  $D_{max}$ 에 의해 스위칭 순간이 결정되는 CCM 및 DCM 등의 경우가 있다. 기존의 해석법은 컨버터의 동작이 준-정상상태라는 가정 하에 연속 시간 영역에서 접근하여 가능한 4가지 동작 모드를 입력 파형 해석에 포함할 수 없었다. 본 논문에서는 컨버터의 동작이 입력 전원 주파수의 반주기 동안 항상 과도상태에 있는 것으로 가정하여 이산 시간 영역에서 접근하여 가능한 동작 4가지 모두를 입력 전류 파형 해석에 포함할 수 있었다.

벽 AC/DC LED 구동기의 입력 역률은 턴-오프 기간의 인덕터 전류 신호 기울기에 대한 외부 램프 신호의 기울기의 비  $S_{ro}$ 에 의해 크게 영향을 받는다. 우수한 역률을 얻기 위하여 적합한 기울기 비  $S_{ro}$ 를 설계하는 방법을 제안하였다. 역률 개선 기능을 갖는 벽 AC/DC LED 구동기에 최적 설계된  $S_{ro}$ 는 [13]에서 제시한 벽 DC/DC 컨버터에서의  $S_{ro}$ 와 다른 값이다.

설계된  $S_{ro}$ 의 타당성을 검증하기 위하여 실험 회로를 구성하였다. 입력 전압을 100 V에서 240V 범위로 변화를 시켰을 때, 전력분석기로 관측한 역률은 최소 0.933에서 최대 0.981의 변화를 보였다. 이론적으로 해석한 역률과 실험적으로 측정된 역률을 비교하는 그래프는 설계 방법의 유용성을 보여준다. 제안한 역률 개선 방법은 곱셈기가 필요없기 때문에 저가의 고성능 LED 구동기의 확대에 유용할 것이다.

이 논문은 부경대학교 자물창의학술연구비(2017년)에 의하여 연구되었음.

## References

- [1] H. van der Broeck, G. Sauerlander, and M. Wendt, "Power drivers and control schemes for LEDs," in *Proc. IEEE Appl. Power Electron. Conf.*, pp. 1319-1325, 2007.
- [2] M. G. Kim, "Error amplifier design of peak current controlled (PCC) buck LED driver," *IEEE Trans. Power Electron.*, Vol. 29, No. 12, pp. 6789-6795, Dec. 2014.
- [3] Q. Hu and R. Zane, "Minizing required energy storage in off-line LED drivers based on series-input converter modules," *IEEE Trans. Power Electron.*, Vol. 26, No. 10, pp. 2887-2895, Oct. 2011.
- [4] W. Chen and S. Y. R. Hui, "Elimination of an

- electrolytic capacitor in AC/DC light-emitting diode(LED) driver with high input power factor and constant output current," *IEEE Trans. Power Electron.*, Vol. 27, No. 27, pp. 1598-1607, Mar. 2012.
- [5] J. M. Alonso, J. Vina, D. G. Vaquero, G. Martinez, and R. Osorio, "Analysis and design of the integrated double buck-boost converter as a high-power-factor driver for power-LED lamps," *IEEE Trans. Ind. Electron.*, Vol. 59, No. 4, pp. 1689-1697, Apr. 2012.
- [6] F. Zhang, J. Ni, and Y. Yu, "High power factor AC-DC LED driver with film capacitors," *IEEE Trans. Power Electron.*, Vol. 28, No. 10, pp. 4831- 4840, Oct. 2013.
- [7] W. Chen and S. Y. R. Hui, "A dimmable lighting-emitting diode(LED) driver with mag-amp postregulators for multistring applications," *IEEE Trans. Power Electron.*, Vol. 26, No. 6, pp. 1714- 1722, Jun. 2011.
- [8] X. Wu, Z. Wang, and J. Zhang, "Design considerations for dual-output quasi-resonant flyback LED driver with current-sharing transformer," *IEEE Trans. Power Electron.*, Vol. 28, No. 10, pp. 4820- 4830, Oct. 2013.
- [9] K. H. Loo, Y. M. Lai, and C. K. Tse, "Design and analysis of LCC resonant network for quasi-lossless current balancing in multistring AC-LED array," *IEEE Trans. Power Electron.*, Vol. 28, No. 2, pp. 1047-1059, Feb. 2013.
- [10] D. Maximovic, "Design of the clamped-current high-power-factor boost rectifier," *IEEE Trans. Ind. Appl.*, Vol. 31, No. 5, pp. 986-992, Sep. 1995.
- [11] L. Huber and M. Jovanovic, "Design-oriented analysis and performance evaluation of buck PFC front end," *IEEE Trans. Power Electron.*, Vol. 25, No. 1, pp. 85-94, Jan. 2010.
- [12] D. G. Lamar, M. Arias, A. Rodrigues, A. Fernandez, M. Hernando, and J. Sebastian, "Design-oriented analysis and performance evaluation of a low-cost high-brightness LED driver based on flyback power factor corrector," *IEEE Trans. Power Electron.*, Vol. 60, No. 7, pp. 2614-2626, Jul. 2013.
- [13] M. G. Kim, "High-performance current-mode-controller design of buck LED driver with slope compensation," *IEEE Trans. Power Electron.*, Vol. 33, No. 1, pp. 641-649, Jan. 2018.
- [14] M. G. Kim, "Proportional-Integral (PI) compensator design of duty-cycle-controlled buck LED driver," *IEEE Trans. Power Electron.*, Vol. 30, No. 7, pp. 3852-3859, Jul. 2015.
- [15] Seoul Semiconductor Co., LTD., "Z-power LED - technical datasheet for Z5-M0-W0-00," 2019, Retrieved from <http://www.seoulsemicon.com/kr/>.
- [16] Cherry Semiconductor Corp, "Off-line current mode P WM control circuit with undervoltage lockout," CS3842B, 2001, Retrieved from <http://www.onsemi.com/pub/Collateral/CS3842B-D.PDF>.
- [17] N. J. Miller and B. Lehman, "Flicker: Understanding the new IEEE recommended practice," *LightFair 2015*, May 2015.



### 김만고(金萬高)

1986년 경북대 전기공학과 졸업. 1988년 한국과학기술원 졸업(석사). 1991년 동 대학원 졸업(공학박). 1991년 ~ 1994년 한국통신 연구개발원 통신전원연구팀(팀장). 2003년 ~ 2004년 버지니아텍 CPES Visiting Scholar. 1995년 ~ 현재 부경대 제어계측공학과 교수.