

결합 인덕터를 이용한 효율적인 단상 듀얼-벅 인버터

양민권¹, 김유진¹, 최우영[†]

High-Efficiency Dual-Buck Inverter Using Coupled Inductor

Min-Kwon Yang¹, Yu-Jin Kim¹, and Woo-Young Choi[†]

Abstract

Single-phase full-bridge inverters have shoot-through problems. Dead time is an essential way of solving these issues, but it distorts the output voltage and current. Dual-buck inverters are designed to eliminate the abovementioned problems. However, these inverters result in switching power loss and electromagnetic interference due to the diode reverse-recovery problem. Previous studies have suggested reducing the switching power loss from diode reverse-recovery, but their proposed methods have complex circuit configurations and high system costs. To alleviate the switching power loss from diode reverse-recovery, the current work proposes a dual-buck inverter with a coupled inductor. In the structure of the proposed inverter, the current flowing into the original diode is divided into a new diode. Therefore, the switching power loss is reduced, and the efficiency of the proposed inverter is improved. Simulation waveforms and experimental results for a 1.0 kW prototype inverter are discussed to verify the performance of the proposed inverter.

Key words: Single-phase, Dual-buck inverter, Reverse-recovery problem, Power efficiency

1. 서 론

최근 화석 연료로 인한 환경 문제가 크게 대두되면서 재생에너지에 대한 관심이 증가하고 있다. 그 중 특히 태양광 에너지는 사람들이 쉽게 접근하여 많이 사용하고, 개발 또한 빠르게 이루어지고 있다^{[1],[2]}. 태양광 에너지는 태양광 모듈을 통해 직류로 저장된다. 하지만, 일장에서 사용하기 위해서는 교류 형태로 변환시켜야 한다. 이때, 직류에서 교류로 전력 변환을 위해 풀-브리지 인버터(Full-Bridge Inverter)를 활용하고 있다^{[3],[4]}.

풀-브리지 인버터는 암-단락 문제(Shoot-Through Problem)를 겪어 스위치의 전력 손실이 크다. 암 단락 문제를 해결하기 위해, 흔히 데드-타임(Dead-Time)을 사용한다. 하지만 데드-타임을 사용할 경우 출력 전류와 전압 왜곡 문제가 발생한다^{[5],[6]}. 그림 1은 듀얼-벅 인버

터(Dual-Buck Inverter)로 벅 토폴로지를 이용하여 데드-타임 없이 암-단락 문제를 해결할 수 있다. 그러나 듀얼-벅 인버터는 여전히 스위칭 전력 손실을 겪고 있다. 다이오드 역-회복 손실은 다이오드가 도통과 소거를 반복하며 일어나는 문제로 스위칭 전력 손실과 전자 방해 잡음(Electro Magnetic Interference)이 일어난다. 따라서 듀얼-벅 인버터에서 역-회복 손실을 해결하기 위해 다양한 방법이 연구되고 있다^{[7]-[13]}. 하나의 인덕터와 두 개의 스위치를 추가적으로 이용하는 방법은 인덕터를 하나만 사용하기 때문에 무게를 줄일 수 있다는 장점이 있다. 하지만 두 개의 추가적인 스위치에서 또 다른 스위칭 전력 손실이 발생하는 단점이 있다^[7]. 그리고 다른 방법으로는 듀얼-벅 하프-브리지 인버터로 문제를 해결하는 것이다. 이러한 방법은 듀얼-벅 풀-브리지 인버터가 가진 문제와 역-회복 손실 문제로 야기되는 스위칭 전력 손실을 모두 해결할 수 있다는 장점이 있다. 하지만 추가적인 스위치와 다이오드, 인덕터 등으로 인한 복잡한 회로구성과 스위칭 전력 손실을 발생시킬 수 있다는 단점이 있다^{[8],[9]}. 듀얼-벅 인버터의 스위칭 전력 손실을 완화시키기 위한 다른 방법으로는 추가적인 스너버(Snubber)를 이용하는 것이다. 수동 소자만을 이용해 회로를 구성하는 수동 스너버는 스위치가 턴-온에서 턴-오프되는 순간, 전류의 di/dt 를 조절하여 스위칭 손실

Paper number: TKPE-2019-24-6-2

Print ISSN: 1229-2214 Online ISSN: 2288-6281

[†] Corresponding author: wychoi@jbnu.ac.kr, Division of Electronic Engineering, Chonbuk Nat'l University
Tel: +82-63-270-2409 Fax: +82-63-270-2394

¹ Division of Electronic Engineering, Chonbuk Nat'l University

Manuscript received Sep. 11, 2019; revised Sep. 23, 2019; accepted Oct. 7, 2019

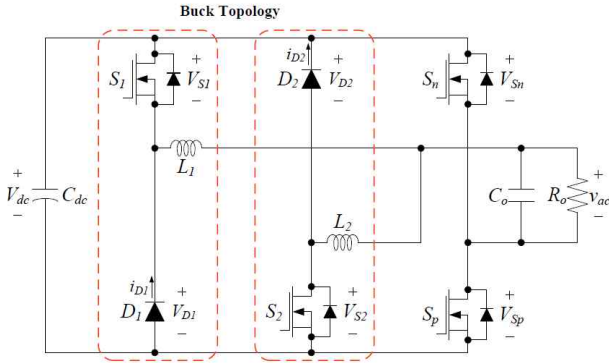


Fig. 1. Circuit diagram of the conventional inverter.

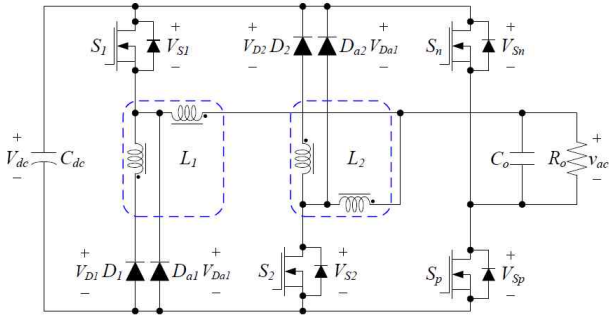


Fig. 2. Circuit diagram of the proposed inverter.

을 감소시킨다. 하지만 수동 스너버를 구성하는 수동 소자들의 추가로 회로는 복잡해지고, 비용이 증가한다^{[10],[11]}. 스위치를 포함하는 능동 스너버는 영-전압 스위칭(Zero-Voltage Switching)을 이용해 스위칭 전력 손실을 감소시킨다. 그러나 이 경우에는 추가적인 스위치에서 손실 문제가 존재한다^{[12],[13]}.

그림 2는 제안하는 듀얼-벽 인버터이다. 제안하는 듀얼-벽 인버터는 기존 듀얼-벽 인버터에서 소자와 스위칭 방식이 같다. 하지만 제안하는 듀얼-벽 인버터는 보조 다이오드를 추가하고, 인덕터를 결합 인덕터로 대체하여 기존 듀얼-벽 인버터의 스위칭 전력 손실을 감소시킬 수 있다. 또한, 누설 인덕턴스 값을 조절하면 다이오드 전류의 di/dt 값을 감소시킬 수 있다. 본 논문에서는 제안하는 듀얼-벽 인버터의 동작 원리와 제어 방법에 대해 설명한다. 또한 기존 듀얼-벽 인버터와 제안하는 듀얼-벽 인버터의 성능 비교를 위해 시뮬레이션과 1.0kW 시제품 제작을 통해 제안하는 컨버터의 성능을 검증한다.

2. 제안하는 인버터

2.1 회로 구조

그림 2는 결합 인덕터와 두 개의 추가적인 다이오드를 이용한 제안하는 인버터의 회로도이다. 제안하는 인버터는 입력 커패시터 C_{dc} , 스위치 S_1, S_2, S_3, S_4 , 다이오드 D_1, D_{a1}, D_2, D_{a2} , 결합 인덕터 L_1, L_2 , 출력 커패시터 C_o , 그리고 출력 부하 R_o 로 구성되어 있다. 입력 전압은

V_{dc} 이고, 출력 전압은 v_{ac} 이다. 입력 전류는 i_{dc} 이고, 출력 전류는 i_{ac} 이다. 다이오드의 전류는 각각 $i_{D1}, i_{Da1}, i_{D2}, i_{Da2}$ 이다. 결합 인덕터는 이상적인 결합 인덕터로 1차 측 인덕턴스(Primary Inductance) L_{1p}, L_{2p} 와 2차 측 인덕턴스(Secondary Inductance) L_{1s}, L_{2s} , 그리고 누설 인덕턴스(Leakage Inductance) L_{1k}, L_{2k} 가 있다. 결합 인덕터의 1차 측 턴-비를 $1T$ 기준으로 2차 측 턴-비를 NT ($N \ll 1$)으로 한다.

2.2 회로 동작

그림 3은 출력 전압의 양의 주기 동안 제안하는 인버터의 스위칭 다이어그램을 나타낸다. 그림 4는 출력 전압의 양의 주기 동안 제안하는 인버터의 스위칭 다이어그램에 해당하는 스위칭 파형을 나타낸다.

스위치 S_p 와 S_n 은 출력 전압의 극성에 따라서 상보적으로 동작한다. 스위치 S_p 와 S_n 은 계통 주파수로 동작하고, 스위치 S_1 과 S_2 는 스위칭 주파수로 동작한다. 스위치는 듀티 비 D 로 제어된다.

Stage 1: 스위치 S_p 와 S_1 은 턴-온 상태이며, 스위치 S_n 과 S_2 는 턴-오프 상태이다. 결합 인덕터 L_1 의 1차 측을 따라 흐르는 전류 i_{L1p} 의 수식은 다음과 같다.

$$V_{dc} - L_{1p} \frac{di_{L1p}}{dt} - v_{ac} = 0 \quad (1)$$

Stage 2 스위치 S_p 는 턴-온 상태이며, 스위치 S_n 과 S_1, S_2 는 턴-오프 상태이다. 결합 인덕터 L_1 의 2차 측에 전류 i_{L1k} 가 흐르며, 다이오드 D_1 과 D_{a1} 이 도통된다. 이때, 결합 인덕터 L_1 의 1차 측을 따라 흐르는 전류 i_{L1p} 의 수식은 다음과 같다.

$$L_{1p} \frac{di_{L1p}}{dt} + v_{ac} + L_{1k} \frac{di_{L1k}}{dt} + L_{1s} \frac{di_{L1k}}{dt} = 0 \quad (2)$$

간단히 표현하면 다음과 같다.

$$L_{1p} \frac{di_{L1p}}{dt} + v_{ac} = 0 \quad (3)$$

이때, 식 (2)와 (3), 결합 인덕터의 턴 비에 따라 정리하면, 결합 인덕터 L_1 의 2차 측을 따라 흐르는 전류 i_{L1k} 는 다음과 같이 감소한다.

$$\frac{di_{L1k}}{dt} = \frac{-N \cdot v_{ac}}{L_{1s}} \quad (4)$$

Stage 3 스위치 S_p 는 턴-온 상태이며, 스위치 S_n, S_1, S_2 는 턴-오프 상태이다. 다이오드 D_1 은 턴-오프 상태이

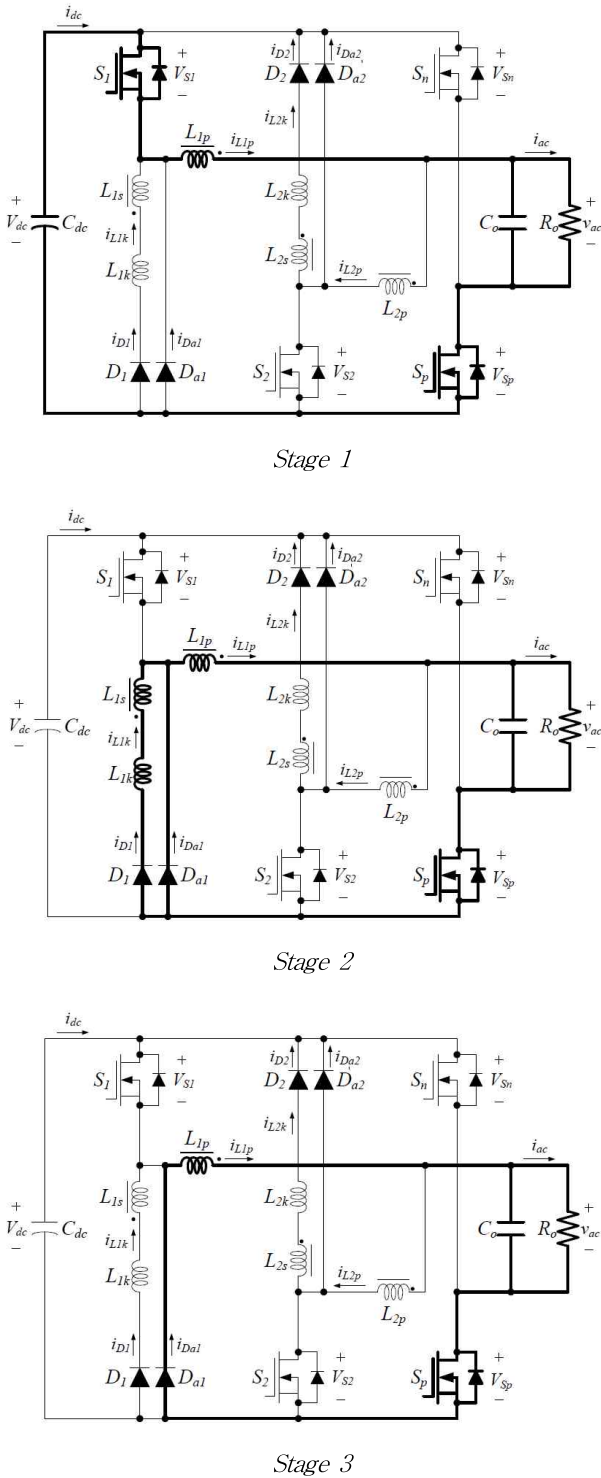


Fig. 3. Switching diagrams of the proposed inverter during T_s for the positive cycle of the output voltage.

고, 다이오드 D_{a1} 은 턴-온 상태이다. 결합 인덕터 L_1 의 1차 측을 따라 흐르는 전류 i_{L1p} 의 수식은 다음과 같다.

$$L_{1p} \frac{di_{L1p}}{dt} + v_{ac} = 0 \quad (5)$$

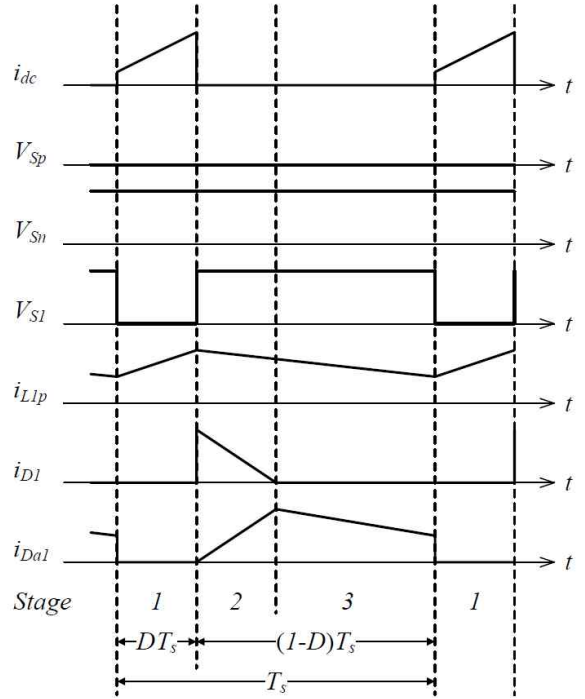


Fig. 4. Switching waveforms corresponding to the switching diagrams of the proposed inverter during T_s for the positive cycle of the output voltage.

그림 5은 출력 전압의 음의 주기 동안 제안하는 인버터의 스위칭 다이어그램을 나타낸다. 그림 6은 출력 전압의 음의 주기 동안 제안하는 인버터의 스위칭 다이어그램에 해당하는 스위칭 과정을 나타낸다.

Stage 4 스위치 S_n 과 S_2 는 턴-온 상태이며, 스위치 S_p 와 S_1 는 턴-오프 상태이다. 결합 인덕터 L_2 의 1차 측을 따라 흐르는 전류 i_{L2p} 의 수식은 다음과 같다.

$$V_{dc} + v_{ac} - L_{2p} \frac{di_{L2p}}{dt} = 0 \quad (6)$$

Stage 5 스위치 S_n 은 턴-온 상태이며, 스위치 S_p 와 S_1 , S_2 는 턴-오프 상태이다. 결합 인덕터 L_2 의 2차 측에 전류 i_{L2k} 가 흐르며, 다이오드 D_2 와 D_{a2} 가 도통된다. 결합 인덕터 L_2 의 1차 측을 따라 흐르는 전류 i_{L2p} 의 수식은 다음과 같다.

$$L_{2p} \frac{di_{L2p}}{dt} + L_{2s} \frac{di_{L2k}}{dt} + L_{2k} \frac{di_{L2k}}{dt} - v_{ac} = 0 \quad (7)$$

간단히 표현하면 다음과 같다.

$$L_{2p} \frac{di_{L2p}}{dt} - v_{ac} = 0 \quad (8)$$

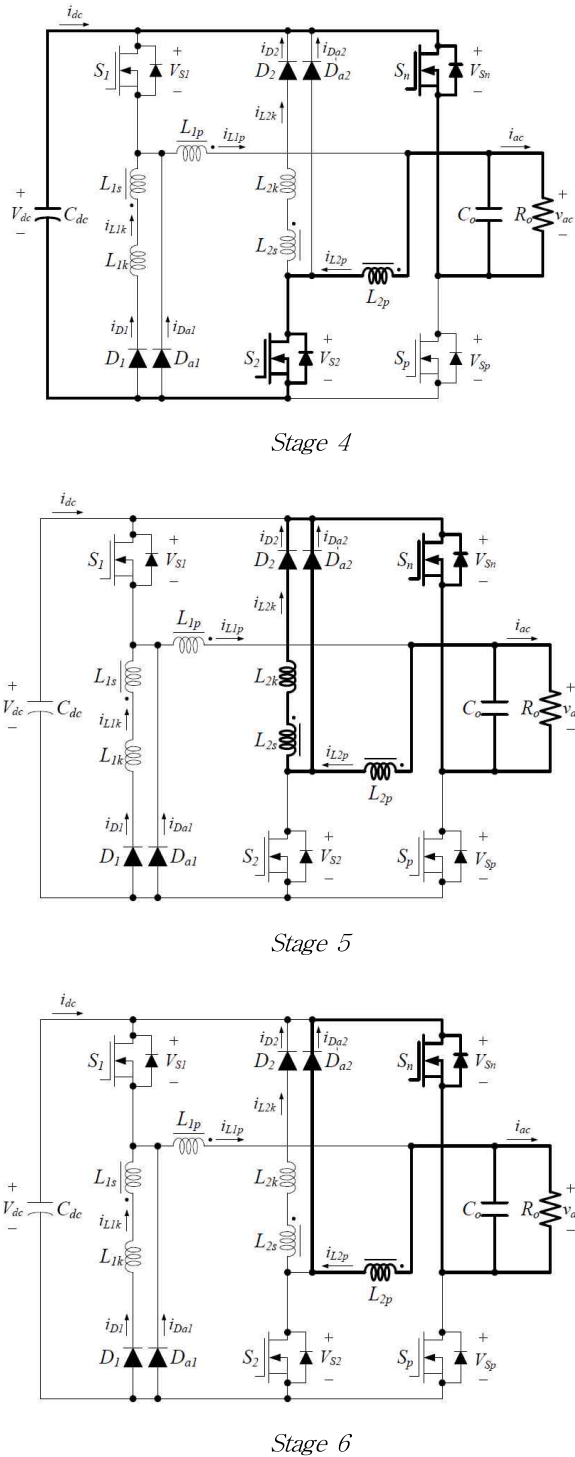


Fig. 5. Switching diagrams of the proposed inverter during T_s for the negative cycle of the output voltage.

이때, 식 (7)과 식 (8), 결합 인덕터의 턴-비에 따라 정리하면, 결합 인덕터 L_2 의 2차 측을 따라 흐르는 전류 i_{L2k} 는 다음과 같이 감소한다.

$$\frac{di_{L2k}}{dt} = \frac{N \cdot v_{ac}}{L_{2s}} \quad (9)$$

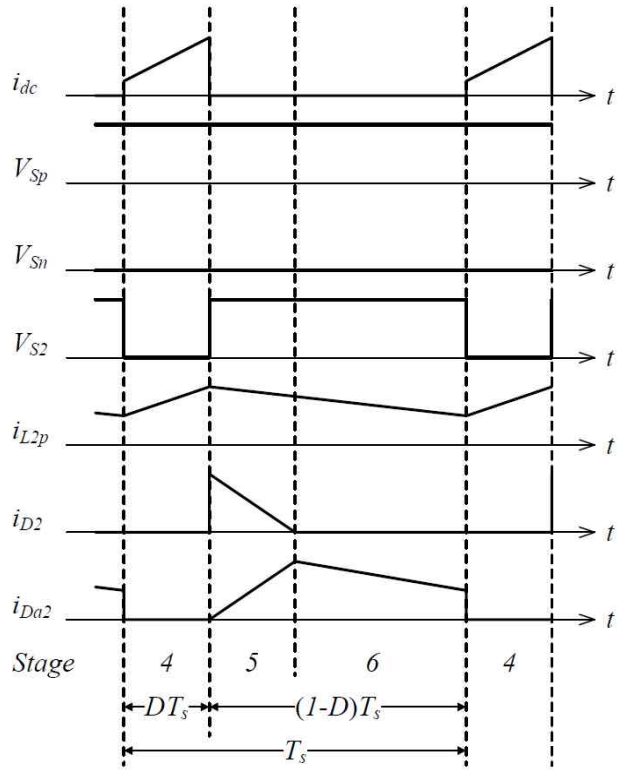


Fig. 6. Switching waveforms corresponding to the switching diagrams of the proposed inverter during T_s for the negative cycle of the output voltage.

Stage 6 스위치 S_r 은 턴-온 상태이며, 스위치 S_p 과 S_i , S_2 는 턴-오프 상태이다. 다이오드 D_2 는 턴-오프 상태이고, 다이오드 D_{a2} 는 턴-온 상태이다. 결합 인덕터 L_2 의 1차 측을 따라 흐르는 전류 i_{L2p} 의 수식은 다음과 같다.

$$L_{2p} \frac{di_{L2p}}{dt} - v_{ac} = 0 \quad (10)$$

2.3 회로 제어

그림 7은 제안하는 인버터 회로를 포함하는 전체 제어 블록 다이어그램을 나타낸다. 스위치 S_1 의 듀티 비 D 는 공칭 듀티(Nominal Duty) D_n 와 제어 듀티(Control Duty) D_c 로 이루어진다. 이러한 듀티 비 D 는 입력 전압과 출력 전압을 센싱하여 공칭 듀티 D_n 를 계산하고, 비례-적분 제어기(Proportional-Integral Controller)를 이용하여 제어 듀티 D_c 를 계산한다. 비례-적분 제어기는 비례 제어기에서 발생한 편차를 적분 제어기를 통해 편차를 제거하는 특징을 가진다. 그림 7에서 $V_{ac,rms}^*$ 와 $V_{ac,rms}$ 는 각각 기준 출력 전압 v_{ac}^* 와 출력 전압 v_{ac} 의 실효값(Root Mean Square)이다. 출력 전압의 극성에 따라서 스위치 S_p 와 S_r 의 턴-온과 턴-오프를 결정하고, 계산된 듀티 비 D 에 따라서 스위치 S_1 과 S_2 의 D 와 $1-D$ 를 결정한다.

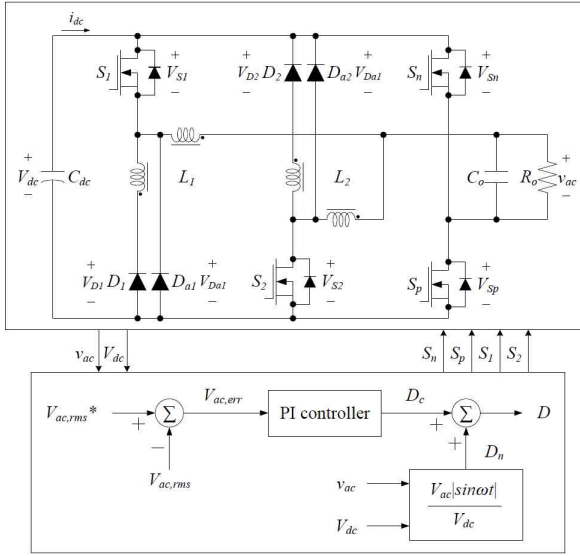


Fig. 7. Control block diagram of the proposed inverter.

식 (1)과 식 (5)를 통해, 스위칭 주기 T_s 에 대하여 양의 주기에서 결합 인덕터 L_1 의 전류 변화는 다음 수식으로 표현된다.

$$(V_{dc} - v_{ac})D - v_{ac}(1 - D) = L_{1p} \frac{\Delta i_{L1p}}{T_s} \quad (11)$$

여기서 스위치 S_j 의 듀티 비는 D 이고, 식 (11)을 정리하면 다음과 같다.

$$D = \frac{v_{ac}}{V_{dc}} + \frac{L_{1p} \Delta i_{L1p}}{T_s}, \quad v_{ac} \geq 0 \quad (12)$$

식 (6)과 식 (10)를 통해, 스위칭 주기 T_s 에 대하여 음의 주기에서 결합 인덕터 L_2 의 전류 변화는 다음 수식으로 표현된다.

$$(V_{dc} + v_{ac})D - v_{ac}(D - 1) = L_{2p} \frac{\Delta i_{L2p}}{T_s} \quad (13)$$

여기서 스위치 S_j 의 듀티 비는 D 이고, 식 (13)을 정리하면 다음과 같다.

$$D = -\frac{v_{ac}}{V_{dc}} + \frac{L_{2p} \Delta i_{L2p}}{T_s}, \quad v_{ac} < 0 \quad (14)$$

식 (12)와 식 (14)를 정리하면 결합 인덕터의 1차 측 인덕턴스 L_p 에 따라 듀티 비 D 는 다음과 같이 결정된다.

$$D = \frac{|v_{ac}|}{V_{dc}} + \frac{L_p \Delta i_{Lp}}{T_s} \quad (15)$$

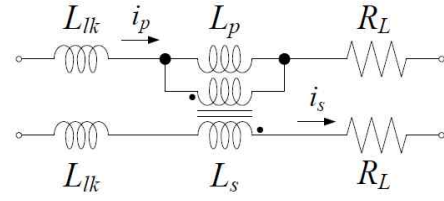


Fig. 8. Equivalent circuit of the coupled inductor and photograph of the coupled inductor.

이때, 듀티 비 D 는 다음 수식으로 표현된다.

$$D = D_n + D_c \quad (16)$$

공칭 듀티 D_n 는 다음 수식으로 표현된다.

$$D_n = \frac{V_{ac} |\sin \omega t|}{V_{dc}} \quad (17)$$

제어 듀티 D_c 는 다음 수식으로 표현된다.

$$D_c = L_p \frac{\Delta i_{Lp}}{T_s} = k_p V_{ac, err} + k_i \int V_{ac, err} dt \quad (18)$$

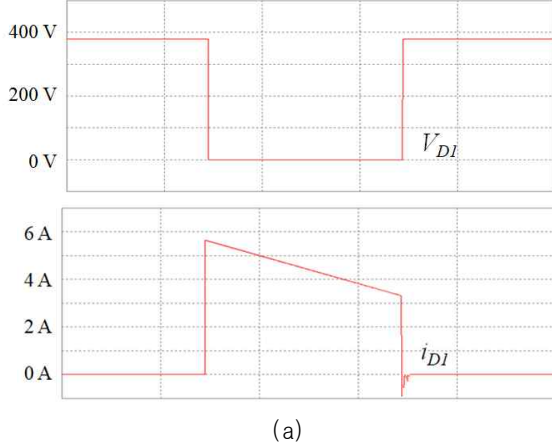
여기서 $V_{ac, err}$ 은 $V_{ac, rms}^* - V_{ac, rms}$ 이고, k_p 와 k_i 는 각각 비례 제어기와 적분 제어기의 이득 값을 의미한다.

2.4 결합 인덕터 설계

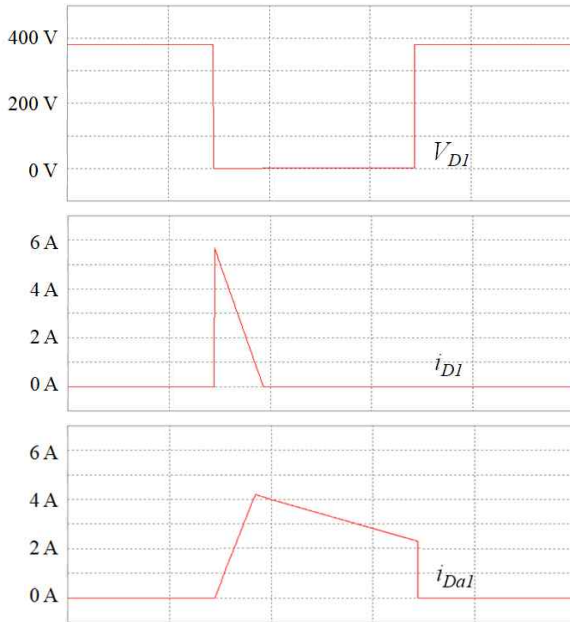
제안하는 인버터에서 결합 인덕터 설계시 자화 인덕턴스, 누설 인덕턴스, 턴-비, 스위칭 주파수에 의해 결정된다. 그림 8은 결합 인덕터의 등가회로와 실제 사용한 결합 인덕터 사진을 나타낸다. 회로 동작 Stage 2에서 스위치 S_j 이 턴-오프되는 순간, L_p 에 저장되어있던 에너지는 다이오드 D_j 과 D_{al} 을 통해 방출된다. 결합 인덕터의 1차 측과 2차 측은 감쇄 방향이기 때문에, D_j 의 전류 i_{Dj} 은 점점 감소하고, D_{al} 의 전류 i_{Dal} 는 점점 증가한다. 즉, 결합 인덕터의 1차 측 턴-비 $1T$ 기준으로 2차 측 턴-비가 NT 일 때, 턴-비 N 값을 변화시키면 인덕턴스 값이 큰 영향을 받는다. 결합 인덕터의 인덕턴스 L 은 다음 수식으로 표현된다.

TABLE I
ELECTRICAL SPECIFICATIONS OF THE INVERTERS

Electrical specification	Value
Input voltage V_{dc}	380[V]
Output voltage V_{ac}	220[Vrms]
Switching period f_s	50[μsec]
Output power P_o	1.0[kW]



(a)



(b)

Fig. 9. Simulation waveforms of the inverter for diode current: (a) Conventional inverter, (b) Proposed inverter.

$$L = \frac{N^2}{R_e} = \frac{V_p - R_L I_p}{\Delta i_p (1+k)} DT_s \quad (19)$$

이때 R_e 는 코어의 릴럭턴스(Reluctance)이고 k 는 결합 계수(Coupling Coefficient)를 나타낸다. 따라서 결합 인덕터의 인덕턴스 L 은 턴-비 N 값의 제곱에 비례하고,

TABLE II
COMPONENT PARAMETERS OF THE PROTOTYPE INVERTERS

Conventional Inverter	
Component	Value
Inductor L_1, L_2	1.0[mH]
Output capacitor C_o	4.7[μF]
Switch S_b, S_p, S_1, S_2	K75T60 (600V/75A)
Diode D_1, D_2	C4D40120 (1200V/54A)
Proposed Inverter	
Component	Value
Coupled inductor L_1, L_2	CM508125
Primary Inductance L_{1p}, L_{2p}	1.0[mH]
Secondary Inductance L_{1s}, L_{2s}	10[μH]
Leakage Inductance L_{1k}, L_{2k}	5.0[μH]
Output capacitor C_o	4.7[μF]
Switch S_b, S_p, S_1, S_2	K75T60 (600V/75A)
Diode D_1, D_{a1}, D_2, D_{a2}	C4D40120 (1200V/54A)

결합 계수에 의해 결정 된다. 제안하는 인버터의 결합 인덕터는 1차 측 인덕턴스가 1.0mH, 2차 측 인덕턴스가 10μH로 턴-비 N 값은 0.1이다. 1차 측 인덕턴스 값을 기준으로 0.1의 N 값을 0.05로 변경하면 2차 측 인덕턴스 값은 2.5μH이다. 이 값은 회로 동작 Stage 3의 시간이 짧아 역-회복 손실 증가한다. 0.1의 N 값을 0.2로 변경하면 2차 측 인덕턴스 값은 40μH이다. 이 값은 결합 인덕터의 도통 손실이 증가한다. 따라서 N 값에 따라 인버터의 효율 변동이 발생 한다. 제안하는 인버터는 N 값이 0.1일 때 최고 효율을 달성할 수 있으며, 측정된 효율은 4. 실험 결과 파트에서 검증한다.

3. 시뮬레이션

제안하는 결합 인덕터를 이용한 듀얼-벽 인버터의 성능을 검증하기 위해 시뮬레이션을 진행하였다. 표 1은 기존 인버터와 제안하는 인버터의 전기적 사양을 나타낸다. 입력 전압은 380V, 출력 전압은 220Vrms이다. 스위칭 주파수는 20kHz이고, 계통 주파수는 60Hz이다. 시뮬레이션은 PSIM 9.0 환경에서 이루어졌다.

그림 9(a)는 기존 인버터의 다이오드 전압 V_{D1} 과 다이오드 전류 i_{D1} 파형을 나타낸다. 그림 9(b)는 제안하는 인버터의 다이오드 전압 V_{D1} , 다이오드 전류 i_{D1} 및 보조 다이오드 전류 i_{Da1} 파형을 나타낸다. 스위치 S_1 이 턴-온 되기 전에 제안하는 인버터의 다이오드 전류 i_{D1} 은 이미 0A가되고, 기존 인버터의 다이오드 D_1 의 턴-오프 전류 값보다 제안하는 인버터의 보조 다이오드 D_{a1} 의

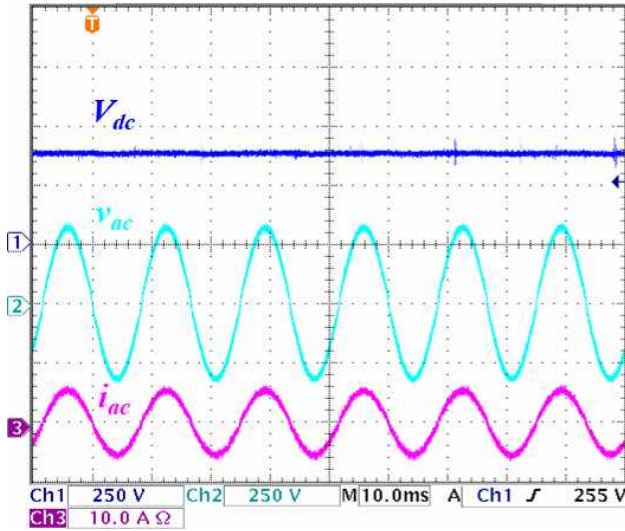


Fig. 10. Experimental waveforms of the proposed inverter about output current and voltage.

턴-오프 전류 값이 낮아지기 때문에 제안하는 인버터의 역-회복 손실이 완화될 수 있다.

4. 실험 결과

본 논문에서는 제안하는 인버터의 성능을 검증하기 위해 기존 인버터와 제안하는 인버터의 1.0kW 시제품 회로를 제작하였다. 기존 인버터와 제안하는 인버터의 시제품은 표 1에 따라 제작되었다. 표 2는 기존 인버터와 제안하는 인버터 시제품의 구성 파라미터를 나타낸다. 스위치 S_a 와 S_b 는 계통 주파수 60Hz로 동작한다. 스위치 S_1 과 S_2 는 스위칭 주파수 20kHz로 동작한다. 기존 인버터와 제안하는 인버터의 출력 커패시터, 스위칭 소자는 모두 동일하다. 기존 인버터의 인덕터는 각각 1.0mH이다. 제안하는 인버터의 결합 인덕터에서 1차 측 인덕터스 L_{1p} 와 L_{2p} 는 각각 1.0mH이고, 2차 측 인덕터스 L_{1s} 와 L_{2s} 는 각각 10uH이다. 결합 인덕터의 누설 인덕터스는 각각 5.0uH값을 가진다.

그림 10는 제안하는 인버터의 실험 결과 파형이다. 입력 전압은 380V이고, 출력 전압은 220Vrms이다. 출력 전류는 4Arms이다. 이는 기존 인버터에서도 같은 값을 가진다. 그림 11은 기존 인버터의 실험 파형을 나타낸다. 그림 11(a)는 다이오드 전압 V_{DI} 과 다이오드 전류 i_{DI} 파형을 나타낸다. 그림 11(b)는 스위치 전압 V_{SI} 과 스위치 전류 i_{SI} 파형을 나타낸다. 다이오드 D_1 이 턴-오프 될 때, 다이오드의 전류에서 다이오드 역-회복 손실이 일어난다. 스위치 S_1 이 턴 온 될 때, 스위칭 레그에서 스위칭 S_1 의 기생 커패시턴스와 인버터 회로 내의 스트레이(Stray) 인덕터를 포함하는 다이오드 D_1 의 기생 성분들이 함께 공진하면서 상당한 역-회복 손실이 발생한다. 그림 12은 제안하는 인버터의 실험 파형을 나타낸다.



(a)



(b)

Fig. 11. Experimental waveforms of the conventional inverter: (a) V_{DI} and i_{DI} , (b) V_{SI} and i_{SI} .

그림 12(a)는 다이오드 전압 V_{DI} 과 다이오드 전류 i_{DI} 파형을 나타낸다. 다이오드 D_1 이 턴-오프 될 때, 다이오드 전류는 다이오드 역-회복 손실이 완화되었다. 그림 12(b)는 다이오드 전압 V_{DI} 과 다이오드 전류 i_{DI} 파형을 나타낸다. 다이오드 D_{al} 이 턴-오프 될 때, 다이오드 전류는 다이오드 역-회복 손실이 완화되었다. 그림 12(c)는 스위치 전압 V_{SI} 과 스위치 전류 i_{SI} 파형을 나타낸다. 스위치 S_1 이 턴 온 되기 전에, 다이오드 D_1 으로 흐르던 전류를 보조 다이오드 D_{al} 으로 분산시킴으로써 주 다이오드 D_1 에 흐르던 전류는 이미 0A가되고, 보조 다이오드 D_{al} 으로 나머지 전류가 흐른다. 이때, 누설 인덕터스 값을 조절하면 주 다이오드 D_1 과 보조 다이오드 D_{al} 의 전류의 di/dt 값을 조절할 수 있다. 그러므로 스위치 S_1 이 턴 온 될 때, 스위치 S_1 의 전류 상승비가 기존의 인버터보다 훨씬 낮아졌기 때문에 제안하는 인버터의 역-회복 손실이 줄어들었다.

그림 13는 기존 인버터와 제안하는 인버터의 전력 변환 효율을 나타낸다. 그림 13(a)는 저항 부하일 때의 효율을 나타낸다. 1.0kW 출력 전력에서 기존 인버터의 효율은 96.6%로 측정되었다. 제안하는 인버터는 N 이 0.05, 0.1, 0.2일 때 효율이 96.8%, 97.0%, 96.8%로 0.1일 때 최고 효율이 측정되었다. 결합 인덕터의 N 이 0.1보다 크면 결합 인덕터의 도통 손실이 증가하고, 0.1보다 작으면



(a)



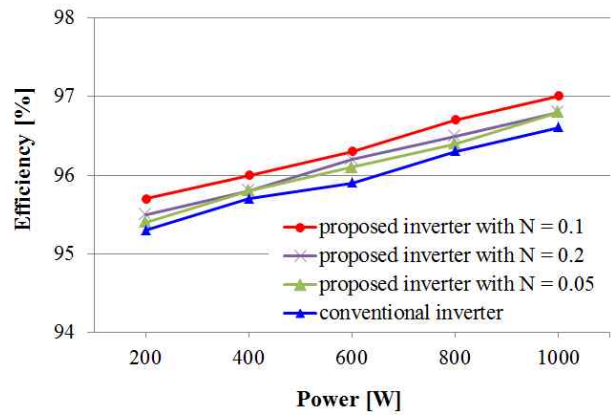
(b)



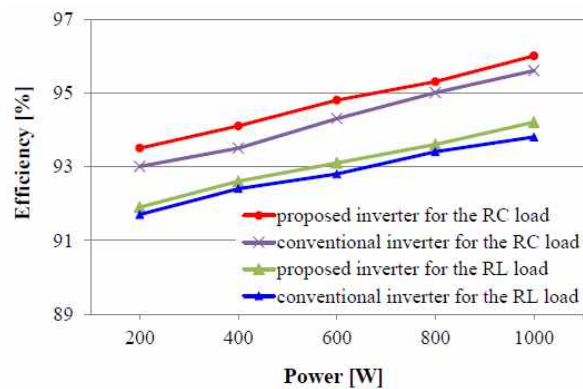
(c)

Fig. 12. Experimental waveforms of the proposed inverter: (a) V_{DI} and i_{DI} , (b) V_{Da1} and i_{Da1} , (c) V_{SI} and i_{SI} .

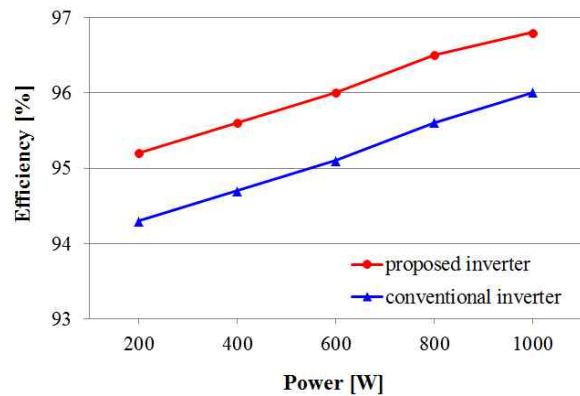
다이오드 역-회복 손실이 증가한다. 그림 13(b)는 저항-인덕터 부하와 저항-커패시터 부하일 때 효율을 나타낸다. 기존 인버터와 제안하는 인버터 모두 저항 부하 경우보다 저항-인덕터 부하와 저항-커패시터 부하일 때 효율이 더 낮지만, 동일한 조건에서 제안하는 인버터는 기존 인버터의 다이오드 역-회복 손실을 완화시킴으로써 전력 변환 효율을 개선하였다. 그림 13(c)는 다이오드 소자를 실리콘 카바이드 쇼트키 다이오드 C4D40120에서 FES8JT(600V/8A)로 변경하여 측정된 효율을 나타낸다. 실리콘 카바이드 쇼트키 다이오드보다 역-회복 손실이 큰 소자를 사용했을 경우, 전체적으로 전력 변환



(a)



(b)



(c)

Fig. 13. Power efficiency curves of the conventional converter and the proposed converter: (a) R load, (b) RL load and RC load, (c) FES8JT.

효율은 낮아짐에도 불구하고 제안하는 인버터는 기존 인버터의 다이오드 역-회복 손실을 완화시킴으로써 전력 변환 효율을 개선하였다.

표 3은 1.0kW 출력 전력에 대한 기존 인버터와 제안하는 인버터의 전력 손실 비교를 나타낸다. 기존 인버터는 1.0kW 출력 전력에서 96.6%의 효율을 달성하였으며, 34W의 전력 손실이 발생하였다. 반면에, 제안하는 인버터는 1.0kW 출력 전력에서 97.0%의 효율을 달성하였으며, 30W의 전력 손실이 발생하였다. P_{switch} 는 스위치 소

TABLE III
POWER LOSS DISTRIBUTIONS OF THE PROTOTYPE
INVERTERS

	Conventional Inverter	Proposed Inverter
P_{switch}	6.4W	3.8W
P_{diode}	10.6W	6.2W
P_{ind}	4.8W	7.0W
P_{cond}	8.2W	9.0W
P_{other}	4.0W	4.0W
P_{total}	34.0W	30.0W

자의 스위칭 손실, P_{diode} 는 다이오드 소자의 역-회복 손실, P_{ind} 는 인덕터의 손실, P_{cond} 는 도통 손실, P_{other} 은 기타 손실, P_{total} 은 총 전력 손실을 나타낸다. 결합 인덕터로 인하여 제안하는 인버터의 인덕터 손실과 도통 손실이 기존 인버터에 비하여 높지만, 스위치 소자의 스위칭 손실과 다이오드 역-회복 손실은 현저하게 감소하여 총 전력 손실은 기존 인버터에 비하여 제안하는 인버터가 더 적다.

5. 결 론

본 논문에서는 결합 인덕터를 이용한 듀얼-벅 인버터를 제안한다. 기존 듀얼-벅 인버터에 비해 제안하는 인버터는 역-회복 손실 문제를 해결하여 효율을 상승시킬 수 있다. 제안하는 인버터의 정상 상태 동작은 스위치의 동작 모드에 따라 설명하였다. 제안하는 인버터의 검증은 위해 시뮬레이션을 진행하였다. 또한, 1.0kW 시제품을 설계하여 기존 인버터보다 다이오드 전력 손실이 감소하는 것을 검증하였다. 전력 변환 효율을 200W 단위로 비교하였다. 기존 인버터는 1.0kW에서 효율이 96.6%이다. 이에 비해 제안하는 인버터는 1.0kW에서 97.0%로 상승하였다. 제안하는 인버터는 기존 인버터에 비해 다이오드 역-회복 손실을 완화시킴으로써 전력 변환 효율을 향상시킬 수 있다. 제안하는 인버터는 태양광 에너지 발전 사업 등에서 응용될 수 있다.

이 논문은 2016년도 정부(교육부)의 재원으로 한국연구재단의 지원을 받아 수행된 기초연구사업임 (과제번호 : NRF-2016R1D1A3B03932350)

References

[1] M. Lee, "Economic feasibility analysis and policy implication for photovoltaic system at cohousing in KOREA," *Elsevier Renewable Energy*, Vol. 144, pp.

30-40, Dec. 2019.

[2] G. Martinopoulos and G. Tsalikis, "Diffusion and adoption of solar energy conversion system," *Elsevier Energy*, Vol. 144, pp. 800-807, Feb. 2018.

[3] Y. Chen, D. Xu, G. Hu, C. Du, Y. Li, and M. Chen, "A ZVS grid-connected full-bridge inverter with a novel ZVS SPWM scheme," *IEEE Transactions on Power Electronics*, Vol. 31, No. 5, pp. 3626-3638, May 2016.

[4] Y. R. Kafle, G. E. Town, X. Guochun, and S. Gautam, "Performance comparison of single-phase transformerless PV inverter system," in *2017 IEEE Applied Power Electronics Conference and Exposition (APEC)*, pp. 3589-3593, Mar. 2017.

[5] S. Han, J. Park, H. Kim, H. Cha, T. Chun, and E. Nho, "Dead time compensation of grid-connected inverter using resonant controller," in *8th International Conference on Power Electronics - ECCE Asia*, pp. 876-881, Jul. 2011.

[6] D. Lee and J. Ahn, "A simple and direct dead-time effect compensation scheme in PWM-VSI," *IEEE Transactions on Industry Application*, Vol. 50, No. 5, pp. 3017-3025, Sep./Oct. 2014.

[7] F. Hong, J. Liu, B. Ji, and Y. Zhou, "Single inductor dual-buck full-bridge inverter," *IEEE Transactions on Industrial Electronics*, Vol. 62, No. 8, pp. 4869-4877, Aug. 2015.

[8] J. Wei, B. Kou, and M. Wang, "A novel zero-voltage-transition snubber cell for dual buck half bridge inverter," in *2018 21st International Conference on Electrical Machines and Systems (ICEMS)*, pp. 2451-2455, Nov. 2018.

[9] Z. Yao, "Two-switch dual-buck grid-connected inverter," in *2009 IEEE 6th International Power Electronics and Motion Control Conference*, pp. 2182-2187, Jul. 2009.

[10] F. Z. Peng, G. Su, and L. M. Tolbert, "A passive soft-switching snubber for PWM inverters," *IEEE Transactions on Power Electronics*, Vol. 19, No. 2, pp. 363-370, Mar. 2004.

[11] H. Zhang, Q. Wang, E. Chu, X. Liu, and L. Hou, "Analysis and implementation of a passive lossless soft-switching snubber for PWM inverters," *IEEE Transactions on Power Electronics*, Vol. 26, No. 2, pp. 411-426, Feb. 2011.

[12] N. S. Ting, I. Askoy, and Y. Sahin, "ZVT-PWM DC-DC boost converter with active cell," *IET Power Electronics*, Vol. 10, No. 2, pp. 251-260, Feb. 2017.

[13] J. D. Sperb, I. X. Zanatta, L. Michels, C. Rech, and M. Mezaroba, "Regenerative undeland snubber using a ZVS PWM DC-DC auxiliary converter applied to three-phase voltage-fed inverters," *IEEE Transactions on Industrial Electronics*, Vol. 58, No. 8, pp. 3298-3307, Jul. 2011.

- [14] N. He, Y. Zhu, A. Zhao, and D. Xu, "Zero-voltage-switching sinusoidal pulsewidth modulation method for three-phase four-wire inverter," *IEEE Transactions on Power Electronics*, Vol. 34, No. 8, pp. 7192-7205, Aug. 2019.



김유진(金侑眞)

1994년 3월 30일생. 2017년 전북대 전자공학과 졸업. 2019년 동 대학원 전자공학과 졸업(석사).



양민권(梁民權)

1987년 6월 11일생. 2012년 전북대 전자공학과 졸업. 2012년~현재 동 대학원 전자공학과 박사과정.



최우영(崔祐榮)

1979년 8월 30일생. 2004년 전남대 공대 전기공학과 졸업. 2009년 포항공과대 전자전기공학과 졸업(공학박). 2009년~2010년 Virginia Tech(Post Doc.). 2010년~현재 전북대 전자공학부 교수.