

IH-Jar에 적합한 ZVS를 이용한 고주파 공진 인버터에 관한 연구

A Study on the High Frequency Resonant Inverter using ZVS suitable for IH-Jar

박 동 한*, 이 중 현**, 오 지 용**, 김 구 용**, 김 해 준***, 원 재 선****, 김 중 해**★

Dong-Han Park*, Jong-Hyeon Lee**, Ji-Yong Oh**, Gu-Yong Kim**, Hae-Jun Kim***,
Jae-Sun Won****, Jong-Hae Kim**★

Abstract

This paper presents the high frequency resonant inverter using ZVS(Zero Voltage Switching) known as the soft switching technology, which can reduce the turn-on and turn-off switching losses. Also, the analysis of the proposed resonant inverter is described by adopting normalized parameters, and its operating characteristics are evaluated according to the switching frequency and parameters. An example of 1.3[kW] IH-Jar design technique is presented based on the characteristic values obtained from the theoretical analysis. To prove the validity of the theoretical analysis, the experimental results using IGBT as the switching devices are additionally presented. In the future, it can be practically used in various power systems such as induction heating cooking, IH-Jar etc.

요 약

본 논문에서는 IH-Jar에 적합한 스위칭 시 턴 온 및 턴 오프 손실을 줄일 수 있는 소프트 스위칭 기법인 ZVS를 이용한 고주파 공진 인버터에 대해서 나타내고 있다. 또한 제안 회로의 해석은 정규화 파라미터를 도입하여 범용성 있게 기술하였고, 제안 인버터의 운전 특성은 스위칭 주파수와 제 파라미터에 따라 특성 평가를 하였다. 이론 해석을 통해 얻은 특성값을 토대로 1.3[kW] IH-Jar 설계 기법의 일례를 제시하였다. 스위칭 소자 IGBT를 이용한 실험을 통해 이론 해석의 정당성을 입증하였으며, 향후 유도 가열 조리기, IH-Jar 등과 같은 다양한 전원시스템 응용되리라 사료된다.

Key words : ZVS, IH-Jar, High frequency resonant inverter, Normalized parameter, Induction heating

* Ph.D. candidate, Dept. of Electrical Engineering,
Yeungnam University
** School of Electronic and Electrical Engineering, Daegu
Catholic University
*** SL Electronic Development Center, SL corporation
**** WS Product Development Team, Samsung
Electro-Mechanics, Co. Ltd.

★ Corresponding author
E-mail : kjhassk@cu.ac.kr, Tel : +82-53-850-2781
Manuscript received Sep. 7, 2018; revised Sep. 15, 2018;
accepted Sep. 18, 2018

This is an Open-Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License (<http://creativecommons.org/licenses/by-nc/3.0>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

1. 서론

최근 고내압, 저발열 및 고속 스위칭으로 각광받고 있는 IGBT, Power-MOSFET, SIT 등의 전력용 스위칭 반도체 소자의 집적화 기술의 발달로 소형, 경량화, 저가격, 고신뢰성 및 고효율을 요구하는 SMPS, 유도 가열 전원 장치, 정보 통신용 전원 장치 등과 같은 고주파 전력변환 회로 기술들이 속속 연구 개발되고 있다[1].

전력용 반도체 스위칭 소자를 고속 스위칭 함에 따라 스위칭 하는 매 순간 마다 발생하는 스위칭 손실은 증가하게 되며, 또한 주 전력용 반도체 스위치의 턴-온, 턴-오프 시 발생하는 전압 및 전류

의 교차점에서 dv/dt , di/dt 와 같은 스위칭 스트레스, Noise, EMI문제 등의 문제가 추가적으로 발생하게 된다. 이를 해결할 수 있는 방안으로 주 전력 변환회로를 공진형으로 구성함과 동시에 주 전력 스위칭 소자가 스위칭 할 때 발생하는 과전압 및 과전류의 Surge나 Spike같은 스위칭 스트레스를 제거 또는 감소시킬 수 있는 소프트 스위칭 기법인 ZVS 및 ZCS 등이 제안되고 있다[2]. 본 연구에서는 상기에서 기술한 기술적인 배경을 토대로 전압형 고주파 공진 인버터에 소프트 스위칭 기법인 ZVS 도입 및 유도가열 부하계로 IH-Jar를 선정하였다. 회로 해석의 범용성을 주기 위해 고주파 공진 인버터 해석 및 설계법 등을 정규화 파라미터를 도입해 회로의 동작 특성을 행하였으며, 특성평가에서 얻은 특성값을 기초로 한 회로 설계 기법을 통해 IH-Jar 회로에 사용되는 파라미터를 제시하였다. 더욱이, IGBT를 연구대상회로의 스위칭 소자로 적용해 이론해석의 정당성을 입증하였다.

II. 본론

1. IH-Jar에 적합한 고주파 공진 인버터 회로

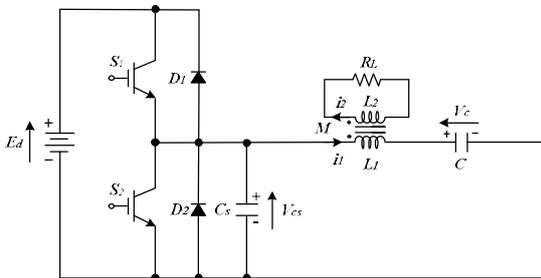


Fig. 1. Voltage fed high frequency resonant inverter using ZVS suitable for IH-Jar.

그림 1. IH-Jar에 적합한 ZVS를 이용한 전압형 고주파 공진 인버터

그림 1은 IH-Jar에 적합한 ZVS를 이용한 전압형 고주파 공진 인버터의 주회로 구성을 나타내고 있다. 그림 1에서 알 수 있듯이, ZVS용 무손실 커패시터를 Low side 스위치(S_2)에 병렬로 커패시터 C_s 를 연결함으로써 턴-온 및 턴-오프 시에 커패시터 C_s 의 충·방전을 통하여 스위치 양단간의 전압 상승 시간을 조절하여 스위칭 손실을 최소화 할 수 있다. 부하로는 유도가열부하를 모델로 하고 있으며, 회로 구성은 위킹코일의 1차측 인덕턴스 L_1 과 공진용 커패시터 C 가 연결되어 있고, 스위칭 소자(S_1 , S_2), 다이오드(D_1 , D_2)와 Low side 스위치(S_2)양단에 ZVS용 무손실 커패시터 C_s 가 연결된 회로로 구

성되어 있다. 또한, 위킹코일 L_1 과 부하의 인덕턴스 L_2 와의 상호유도에 의한 누설인덕턴스 분을 공진용 인덕턴스로 사용하고 있다.

2. 회로 해석

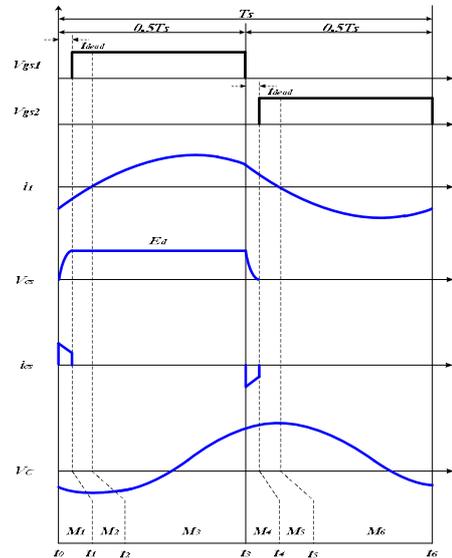


Fig. 2. Switching signal pattern and theoretical waveforms satisfying ZVS condition with an inductive load ($f_{sw} > f_r$).

그림 2. 스위칭 신호 패턴 및 ZVS 조건을 만족하는 유도성 부하의 이론 파형($f_{sw} > f_r$)

그림 2는 본 논문에서 제안한 IH-Jar에 적합한 전압형 고주파 공진 인버터 회로의 스위칭 신호 패턴과 유도성 부하에서 ZVS조건을 만족하는 이론 파형에서 각각의 동작 모드를 나타내고 있다. 한주기에 대해 스위칭 소자(S_1 , S_2), 다이오드(D_1 , D_2)와 Low side 스위치(S_2)양단에 ZVS용 무손실 커패시터 C_s 의 충·방전에 따라 6개의 모드로 분류된다. 각 모드의 동작은 표 1과 같다. 그림 3은 그림 2에서 나타난 이론 파형을 토대로 ZVS조건을 만족하는 6개의 동작 모드의 등가회로를 나타내고 있다.

Table 1. Operating Mode.

표 1. 동작 모드

Mode \ Devices	S_1	S_2	D_1	D_2	Remark
M1	off	off	off	off	C_s = Charging period
M2	off	off	on	off	
M3	on	off	off	off	
M4	off	off	off	off	C_s = Discharging period
M5	off	off	off	on	
M6	off	on	off	off	

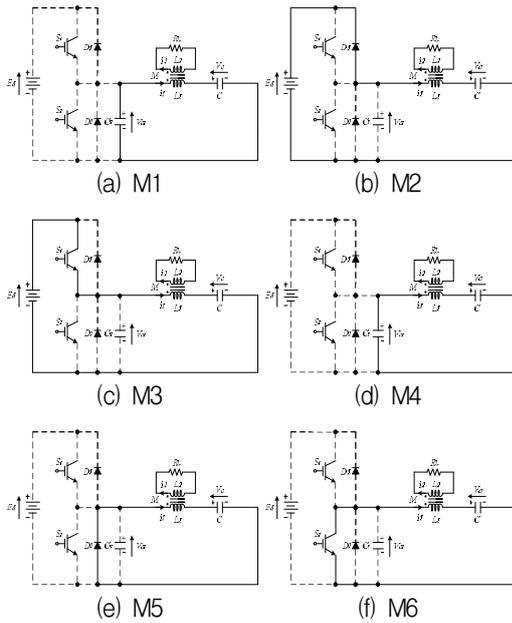


Fig. 3. Six equivalent circuits corresponding to M1 ~ M6.
그림 3. M1 ~ M6에 대한 6개의 등가 회로

그림 3(a)의 M1($t_0 \sim t_1$)은 스위치(S_1, S_2)와 다이오드(D_1, D_2)가 모두 턴-오프 상태로 Low side 스위치(S_2)양단 ZVS용 무손실 커패시터는 주어진 Dead Time내에 “0[V]”에서 “Ed[V]”로 충전하는 구간이다. 그림 3(b)의 M2($t_1 \sim t_2$)는 스위치(S_1, S_2)와 다이오드(D_2)가 턴-오프, 다이오드(D_1)이 턴-온 되어 있는 상태로 공진 인덕터에 저장되어 있는 에너지에 의해 High side 스위치(S_1)의 양단전압이 “0[V]” 즉 ZVS조건하에서 High side 스위치(S_1)의 Body diode(D_1)로 흐르는 전류가 “0[A]”가 될 때까지 도통하는 구간이다. 그림 3(c)의 M3($t_2 \sim t_3$)은 스위치(S_2)와 다이오드(D_1, D_2)가 턴-오프, 스위치(S_1)이 턴-온 되어 있는 상태로, 입력 전원전압 Ed[V]에 의해 부하로 공진 전류를 공급하는 구간이다. 그림 3(d)의 M4($t_3 \sim t_4$)는 스위치(S_1, S_2)와 다이오드(D_1, D_2)가 모두 턴-오프 상태로 Low side 스위치(S_2)양단 ZVS용 무손실 커패시터는 주어진 Dead Time내에 “Ed[V]”에서 “0[V]”로 방전하는 구간이다. 그림 3(e)의 M5($t_4 \sim t_5$)는 스위치(S_1, S_2)와 다이오드(D_1)가 턴-오프, 다이오드(D_2)가 턴-온 되어 있는 상태로 공진 인덕터에 저장되어 있는 에너지에 의해 Low side 스위치(S_2)의 양단전압이 “0[V]” 즉 ZVS조건하에서 Low side 스위치(S_2)의 Body diode(D_2)로 흐르는 전류가 “0[A]”가 될 때까지 도통하는 구간이다. 그림 3(f)의 M6($t_5 \sim t_6$)은 스위치(S_1)과 다이오드(D_1, D_2)가 턴-오프, 스위치(S_2)가 턴-온 되어 있는 상태로, 공

진 커패시터에 저장되어 있는 에너지에 의해 부하로 공진 전류를 공급하는 구간이다.

Table 2. Normalized parameters.

표 2. 정규화 파라미터

	Unit Values	Normalized Values
Voltage	E_d	$v_c^*(z) = v_c(t)/E_d$
Current	$I_b = E_d/Z_b$	$i^*(z) = i(t)/I_b$
Time	$T_{sw} = 1/f_{sw}$	$z = t/T_{sw}$
Time constant	$\tau_b = L_b/Z_b$	$\tau^* = \tau/\tau_b$
Frequency	$f_r = 1/2\pi\sqrt{L_b C_b}$	$\mu = f_{sw}/f_r$
Impedance	$Z_b = 2\sqrt{L_b/C_b}$	$\lambda_1 = R_e/Z_b$
Flux	$\Phi_b = L_b I_b$	$\phi^* = \phi(t)/\Phi_b$
Power	$P_b = E_d I_b$	$P^*(z) = P(t)/P_b$
Remarks	f_{sw} = Operating frequency of inverter T_{sw} = Operating period of inverter $L_b = L_1, C_b = C, \tau = L_2/R_L, \alpha = C_s/C, A = 4\pi/\mu(1-k^2)$	

회로해석의 범용성을 부여하기 위해 회로 상태 방정식은 표 2에서 나타낸 정규화 제어 변수를 도입하였다. 정규화 제어변수를 도입한 회로 상태 방정식의 상태 변수 해는 Runge-Kutta법을 이용한 수치해석을 통해 도출 하였으며, 도출한 결과값을 토대로 회로의 특성 평가를 수행하였다. 표 2에서 τ 는 부하의 재질이나 가열온도에 따라 부하가 갖는 고유물성이며, κ 는 인버터와 유도 가열 부하의 구조적인 위치, μ 는 공진주파수와 스위칭주파수의 비, α 는 C_s 와 C 의 커패시터 용량비, ϕ 는 스위치 Dead time를 의미한다.

3. 특성 평가

그림 4는 $\tau=1.26, \kappa=0.8$ 로 고정하고 μ 와 α 를 파라미터로 하였을 경우, C_s 가 전원전압만큼 충전하는데 걸리는 시간(Z_d)를 나타내고 있다. 그림 4의 Z_d 의 특성을 고려하여 본 논문에서는 C_s 를 C 의 0.037 배로 선정하여 회로 해석을 수행하였다.

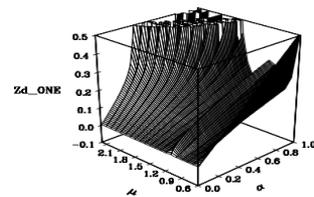


Fig. 4. Charging time of losses capacitor for ZVS.
그림 4. ZVS용 무손실 커패시터의 충전시간

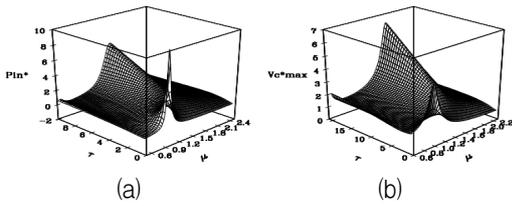


Fig. 5. Characteristic values of Pin* and Vc*max.
 그림 5. 입력전력특성(Pin*) 및 커패시터 최대전압 특성(Vc*max)

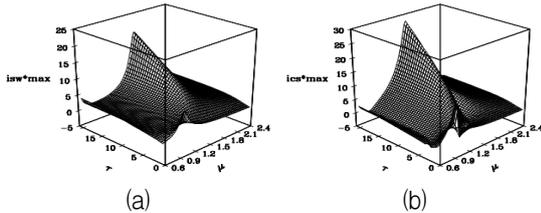


Fig. 6. Characteristic values of isw*max and ics*max.
 그림 6. 스위치전류최대특성(isw*max) 및 ZVS용 무손실 커패시터 최대전류특성(ics*max)

그림 5(a)(b)와 6(a)(b)는 $\kappa=0.8$ 로 고정하고 정규화 제어주파수(μ)와 부하 시정수(τ)를 파라미터로 하였을 경우, 입력전력특성(P_{in}^*), 커패시터 최대전압 특성(V_{c^*max}), 스위치 전류최대특성(i_{sw^*max}) 및 ZVS용 무손실 커패시터 최대전류특성(i_{cs^*max})을 나타내고 있다. 그림 5(a)(b)와 6(a)(b)에서 나타낸 특성치는 회로 설계 시 실제 부하 추정 이 어려울 경우, 인버터에 공급하는 입력 에너지를 상태, 스위치 최대전류, 커패시터 내압 및 ZVS용 무손실 커패시터 충전시간을 결정하는데 중요한 자료로 사용된다.

4. 회로 설계

2절과 3절의 특성평가로부터 얻은 결과를 기초로 하여 설계사양으로 입력전압의 반주기 $E_d[V]$, 반주기는 $0[V]$ 이므로 전파 브리지의 평균입력전압은 $139.95[V]$, 입력전력 $P_{in}=1.293[kW]$, 출력주파수 $f_{sw}=25[kHz]$, 휴지시간 ϕ , 용량비 α 로 한 회로 설계 기법의 일예를 나타내면 아래와 같다.

Step 1 : 그림 4와 그림 5(a)의 특성곡선으로부터 $\tau=1.26, \mu=1.36, \phi=10, \alpha=0.037, P_{in}^*=1.439$ 선정

Step 2 : $Z_b = (E_d^2 \cdot P^*(z))/P(t) = (139.95^2 \times 1.439)/(1.293 \times 10^3) = 21.79, \tau_b = L_b/21.79$

Step 3 : $f_r = f_{sw}/\mu = 1/2\pi \sqrt{L_b C_b} = 25/1.37 = 18.256 [kHz], \sqrt{L_b C_b} = 8.7179 \times 10^{-6}$

Step 4 : Step 1 ~ Step3으로부터, $L_b=95[\mu H], C_b=0.8[\mu F], \tau=5.5 \times 10^{-6}, [H/\Omega], \phi=1.07[\mu s], C_s=30[nF]$

Step 5 : 그림 5(b) 및 그림 6(a)(b)로부터 $i_{swmax}=33.40[A], V_{cmax}=449.12[V], i_{csmx}=26.2[A]$ 산출

그림 7(a)(b)은 회로 설계값을 기초로 한 시뮬레이션 이론파형과 실험파형을 나타내고 있다. 그림 7에서 나타낸 바와 같이 회로 설계 기법을 토대로 산출한 이론파형과 IGBT를 적용한 실험파형이 거의 일치하고 있음을 알 수 있다.

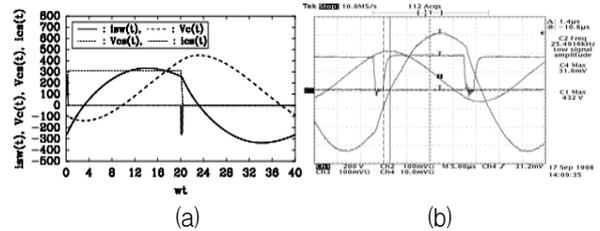


Fig. 7. Theoretical and experimental waveforms of isw(t) and Vc(t).
 그림 7. 스위치 전류와 커패시터 전압의 이론 파형(isw(t)/10, ics(t)/10) 및 실험파형(Voltage:200V/div, Current:10A/div)

III. 결론

본 논문은 IH-Jar에 적합한 ZVS를 이용한 전압형 고주파 공진 인버터를 나타내었다. 회로 해석의 범용성을 주기 위해 정규화 파라미터를 도입해 회로의 동작 특성을 행하였다. 특성평가에서 얻은 특성치를 기초로 한 회로 설계의 일예를 제시하였다. 제안된 설계 기법으로 산출된 회로 정수를 이용하여 고주파 공진 인버터를 설계하여 IGBT를 스위칭 소자로 실험을 행한 결과 이론해석의 정당성을 입증하였다.

References

[1] W. E. Frank et. al, "New Induction Heating Transformer," *IEEE*, vol.18, no.6, pp.1752-1755, 1982. DOI:10.1109/TMAG.1982.1062212
 [2] J. M. Alonso et. al, "A Novel Low-Loss Clamped Mode LCC Resonant Inverter," *PESC95*, vol.2, pp.736-742, 1995. DOI:10.1109/PESC.1995.474900