

저온에서 AlGaIn/GaN HEMT의 전기적 특성 변화

Electrical Characteristics of AlGaIn/GaN HEMT at Low Temperature

강민성*, 박용운*, 최철종*, 양전욱*

Min Sung Kang*, Yong Woon Park*, Cheol-Jong Choi*, Jeon Wook Yang*

Abstract

Low temperature variation of electrical characteristics for AlGaIn/GaN/HEMT was studied. To investigate the effect of temperatures, transistor was cool down to $-178\text{ }^{\circ}\text{C}$ and electrical characteristics were measured. The drain current density of an AlGaIn/GaN HEMT with a gate length of $2\text{ }\mu\text{m}$ was increased from 264 mA/mm to 388 mA/mm and the maximum transconductance was increased from 105 mS/mm to 134 mS/mm by decreasing the temperature to $-108\text{ }^{\circ}\text{C}$. Also, the threshold voltage was shifted -0.39 V with the temperature. The reason for the variations was seemed to the reduced channel resistance corresponding to the temperature. However, most of the variation of the electrical characteristics takes places above $-108\text{ }^{\circ}\text{C}$.

요약

AlGaIn/GaN HEMT를 제작하여 상온에서 $-178\text{ }^{\circ}\text{C}$ 의 저온에 이르기까지 트랜지스터의 전기적인 특성 변화를 연구하였다. 상온에서 264 mA/mm 를 나타내던 게이트 길이 $2\text{ }\mu\text{m}$ 인 HEMT의 드레인 전류는 온도의 감소에 따라 변화하여 $-108\text{ }^{\circ}\text{C}$ 의 온도에서 388 mA/mm 로 47%의 증가를 나타냈으며 최대 트랜스컨덕턴스는 121 mS/mm 로부터 183 mS/mm 로 증가하였다. 또한 $-178\text{ }^{\circ}\text{C}$ 의 온도에 이르기까지 -0.39 V 의 문턱전압 변화를 보였다. 이러한 변화는 주로 상온에서부터 $-108\text{ }^{\circ}\text{C}$ 의 온도에서 나타나고 있으며 온도감소에 따른 $720\text{ }\Omega/\text{sq.}$ 로부터 $300\text{ }\Omega/\text{sq.}$ 로 감소하는 면저항의 변화와 함께하고 있다.

Key words : AlGaIn/GAN, HEMT, Low Temperature, Gate Diode, Characteristics

* School of Semiconductor Science and Technology, and Chemical Engineering/ Semiconductor Physics Research Center, Chonbuk National University

★ Corresponding author

E-mail: jwyang@jbnu.ac.kr, Tel: +82-63-270-2830

※ Acknowledgment

This research was supported by the Ministry of Trade, Industry & Energy (MOTIE), Korea Institute for Advancement of Technology (KIAT) through the Encouragement Program for The Industries of Economic Cooperation Region (R0004855).

Manuscript received Jun. 11, 2018; revised Jun. 19, 2018; Accepted Jun. 21, 2018

This is an Open-Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License (<http://creativecommons.org/licenses/by-nc/3.0>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

I. 서론

GaN과 AlGaN은 넓은 밴드갭을 가져 지구 밖의 우주와 방사선량이 많은 곳에서 사용되는 방사선에 대한 저항성을 가진 전자소자의 재료로 매우 유용하다.[1] 이를 이용한 AlGaN/GaN HEMT (High Electron Mobility Transistor)는 방사선에 대한 저항성뿐 아니라 높은 전력 및 고속동작이 가능하므로 최근 그 중요성이 매우 커지고 있는 우주개발과 우주항공 분야에서 최적의 전자소자로 볼 수 있다.[2],[3] 이러한 우주와 방사선량이 많은 환경은 대부분 매우 낮은 온도로 유지되고 있으며, 이들 중의 한 곳인 대기의 중간권의 경우 -90 °C의 낮은 온도에 이르는 권역도 존재한다. 따라서 이들 환경에서 적용하기 위한 부품은 낮은 온도에서의 동작에 대한 안정성이 매우 중요하다. 그러나 이들 환경에 가장 적합한 것으로 보이는 AlGaN/GaN HEMT의 경우, 고전력의 운용에 따른 높은 온도에 대한 연구 결과는 많지만 저온에서의 연구는 2-DEG (Dimensional Electron Gas) 특성 [4]-[6], 또는 트랩의 형성에 대한 연구로 집중되어 있어 AlGaN/GaN HEMT의 전기적 특성에 대한 연구결과는 매우 드물다.[7]-[12]

본 연구에서는 AlGaN/GaN HMET를 제작하여 -178 °C에 이르는 낮은 온도에서 동작할 때 나타내는 의 전기적 특성 변화를 관찰하였으며, 특성변화에 대한 주된 요인을 분석하였다.

II. 본론

1. 실험

본 연구에서는 MOCVD (Metal Organic Chemical Vapor Deposition) 방법으로 Si 기판 위에 성장된 GaN(2 nm)/Al_{0.25}Ga_{0.75}N(20 nm)/GaN(2 μm)의 에피 구조를 이용하여 HEMT를 제작하였다. AlGaN/GaN 구조는 채널로 이용되는 2차원 전자층을 형성하며 가장 위의 GaN은 보호층이다. 형성된 2차원 전자층의 이동도와 면저항은 상온에서 각각 1400 cm²/V·s와 720 Ω/sq. 로 측정되었다. 기판에서 트랜지스터가 제작된 영역은 Cl 가스를 이용한 유도결합플라즈마 식각 방법으로 도전층을 식각하여 구분하였으며, 구분된 트랜지스터 영역에 선택적으로 Ti/Al/Ni/Au 금속을 각각

20 nm/100 nm/20 nm/150 nm의 두께로 증착하여 소스와 드레인의 저항성 접촉을 형성하였다. 금속 증착 후 N₂ 분위기에서 850 °C, 30초 동안 열처리하여 얻은 저항성 접촉은 2.2 x 10⁻⁵ Ω·cm²의 접촉비저항을 나타냈다. 이어서 거리가 5 μm 떨어진 소스와 드레인 사이에 길이와 너비가 각각 2 μm와 100 μm 인 Ni/Au의 게이트를 형성하여 트랜지스터를 제작하였다.

제작된 AlGaN/GaN HEMT는 진공 챔버에서 상온에서부터 -178 °C의 온도까지 냉각하였으며 정해진 온도에서 파라미터 분석기를 이용하여 전류-전압을 측정하였다.

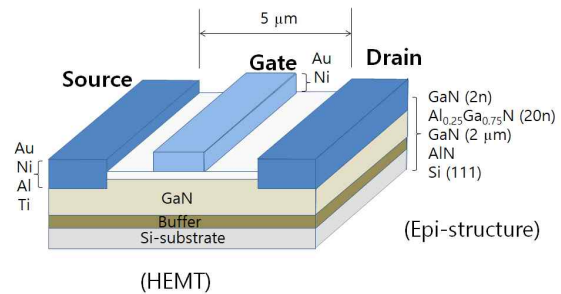


Fig. 1. Schematics of the fabricated HEMT and epi-structure of the substrate.

그림 1. 제작된 HEMT의 에피층 구조 및 단면 형상

2. 2-DEG 특성

그림 2는 AlGaN/GaN 채널의 온도에 따른 면저항 변화를 TLM 방법으로 측정하여 나타낸 것이며, 그림에 실험 결과를 비교하기 위하여 T.-S. Ko 등[5]에 의해 보고된 이동도를 함께 도식하였다. 상온에서 측정된 채널의 면저항은 720 Ω/sq.을 나타냈으나 온도의 감소와 함께 저항은 감소하며 -108 °C 에서 300 Ω/sq.로 포화되었다. 온도가 감소함에 따라 phonon 스캐터링으로 인한 전자의 스캐터링이 감소하고 따라서 전자의 이동도는 증가한다. 온도감소로 나타난 면저항의 감소는 이에 따른 것이며 그림과 같이 이동도가 증가하는 경향은 잘 일치하고 있다. 저항의 감소와 이동도의 증가율은 온도가 낮아질수록 점차 작아지고 있으나 지속적으로 변화되고 있다. 이러한 온도감소에 따른 특성의 변화는 대기의 중간권 최저온도가 -90 °C의 온도에 이르고 있음을 감안할 때 지상 고도에 따라 분포하는 온도범위에서 채널 면저항 특성이 크게 달라지므로 이에 따른 소자 특성의 변화를 고려할 필요가 있다.

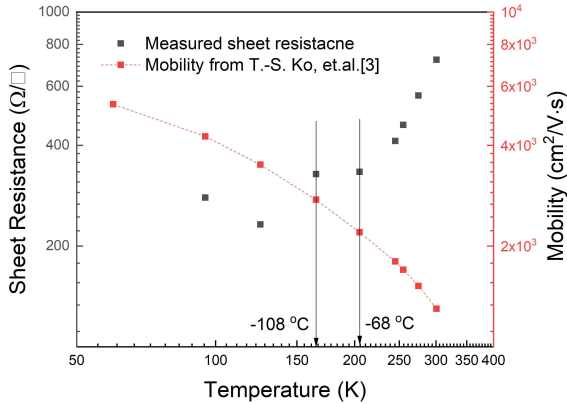


Fig. 2. Sheet resistance of the 2-DEG layer corresponding to the temperature
 그림 2. 온도에 따른 2-DEG 채널층의 면저항 변화

3. 트랜지스터의 DC 특성

2-DEG 채널 면저항 변화는 트랜지스터 특성의 변화를 가져온다. 그림 3의 (a)는 $V_{GS}=0\text{ V}$ 인 조건에서 측정된 드레인 전류-전압 특성이며 (b)는 $V_{DS}=7\text{V}$ 에서 포화드레인 전류와 상온 측정값으로부터 증가한 비율을 각각의 온도에 따라 나타낸 것이다. 상온에서 26.4 mA의 드레인 포화 전류는 온도감소에 따라 증가하여 108 °C의 온도에서 38.8 mA로 47% 증가하였다. 그러나 더 이상의 온도감소에서는 전류가 증가하지 않아 포화되었다. 또 전류의 변화는 상온 가까이에서 더욱 심하여 전체 변화의 51%가 상온으로부터 -28 °C의 범위에서 나타났다. 이러한 온도에 따른 포화전류의 변화는 상온 가까이에서는 2-DEG 저항의 변화와 같은 온도 의존성을 보이고 있으나 -108 °C 이하에서는 차이를 보이고 있다.

전류의 변화는 트랜스컨덕턴스에도 영향을 미친다. 그림 4의 (a)와 (b)는 $V_{DS}=7\text{ V}$ 에서 게이트 전압에 따른 트랜스컨덕턴스와 최대트랜스컨덕턴스를 측정된 온도에 따라 나타낸 것이다. 상온에서 최대 105 mS/mm인 트랜스컨덕턴스는 온도 감소에 따라 증가하였으며 -108 °C에서 최대 134 mS/mm로 24% 증가하였다. 트랜스컨덕턴스는 포화드레인 전류와 같이 상온으로부터 -108 °C의 온도 범위에서 주된 증가가 이루어졌다. 또한 최대 트랜스컨덕턴스를 나타내는 게이트 전압이 온도에 따라 이동하였으며 -108 °C에서 -0.5 V 이동하였다. 이는 이동도의 변화뿐 아니라 채널 내 캐리어의

분포도 변화하고 있음을 의미한다. 이는 온도증가에 따라 도전채널장벽을 뛰어 넘을 수 있는 충분한 에너지를 확보하는 캐리어가 나타나며 이들 캐리어의 이탈로 채널캐리어가 감소할 수 있다는 결과와 유사하다.[5] 그러나 본 실험의 온도에 따른 변화는 보고된 것 보다 더 낮은 온도에서 변화를 나타내 다소의 차이를 보인다.

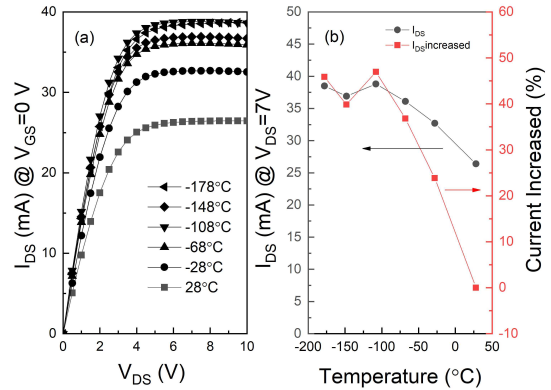


Fig. 3. Drain current of the AlGaIn/GaN HEMT and the saturation current corresponding to the temperature.
 그림 3. 온도에 따른 AlGaIn/GaN HEMT의 포화드레인 전류 변화

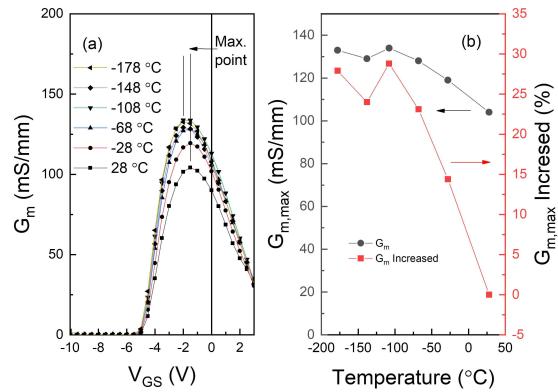


Fig. 4. Transconductance of the AlGaIn/GaN HEMT corresponding to the gate voltage and the its maximum value versus temperature.
 그림 4. 게이트 전압에 따른 AlGaIn/GaN HEMT의 트랜스컨덕턴스 및 최대값의 온도에 따른 변화

이러한 전압의 이동은 문턱전압에서도 관찰된다. 그림 5는 온도에 따른 문턱전압의 변화를 나타낸 것이다. 드레인 전류의 이중근을 외삽 하여 얻은 문턱전압은 상온에서 -3.65 V 이었으며, 온도에 따라 지속적인 감소를 보여 -178 °C에서는 -4.04 V로 -0.39 V의 변화를 나타냈다.

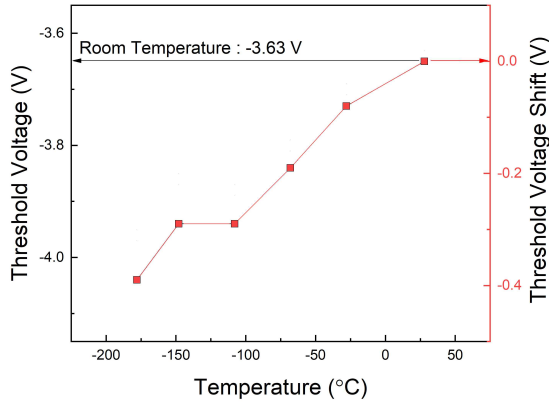


Fig. 5. Threshold voltage shift of the AlGaIn/GaN HEMT corresponding to the temperature.
그림 5. 온도에 따른 AlGaIn/GaN HEMT 문턱전압 변화

4. 게이트 다이오드 특성의 변화

게이트의 역방향 전류는 온도감소에 따라 그림 6과 같이 -5 V 이하의 영역에서 보이던 $10^9\ \Omega$ 의 저항이 온도감소에 따라 2배 이상 증가하고 있다. 역방향 누설전류의 변화는 주로 온도감소에 따른 트랩들의 상태 변화에 의한 것으로 볼 수 있다. 그러나 순방향의 쇼트키 특성을 보면 게이트 다이오드 턴-온에 따른 저항의 감소를 볼 수 있는데 턴-온 저항은 채널의 저항에 의존하므로 온도에 따라 감소하며 이에 따라 게이트 전류가 증가한다.

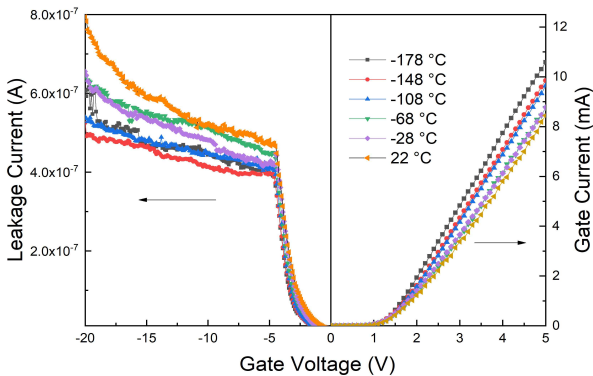


Fig. 6. Forward and reverse current of the gate diode corresponding to the temperature.
그림 6. 온도에 따른 게이트 다이오드의 순방향 및 역방향 전류

5. Pulse 동작 특성

그림 7은 펄스전압에 대한 게이트 지연 응답(gate lag)을 나타낸 것이다. -5 V 를 기저 전압으로, 크기가 5 V 이며 펄스폭이 5 ms 인 전압 펄스를

게이트 길이가 $1.5\ \mu\text{m}$ 인 HEMT의 게이트에 그림과 같이 인가하여 소스에 연결된 $50\ \Omega$ 저항에 흐르는 전류를 관찰하였다. 입력된 신호에 대하여 출력은 입력전압에 따라 지연되어 응답을 보이는데 온도의 감소는 게이트 지연을 경감시키지 않았으나 정상상태 전류의 크기가 26.7 mA 에서 49.8 mA 로 86% 이상 증가하여 DC 특성에서 보다 더 큰 변화를 나타내고 있다. 이는 펄스전압으로 인한 전류붕괴 현상이 저온에서 크게 완화됨을 나타낸다. 이러한 변화는 주로 상온으로부터 $-68\text{ }^\circ\text{C}$ 에서 나타나고 있으며 고도에 따른 대기의 온도 변화가 $-90\text{ }^\circ\text{C}$ 의 범위에 있음을 고려할 때 필히 고려되어야 할 것으로 보인다.

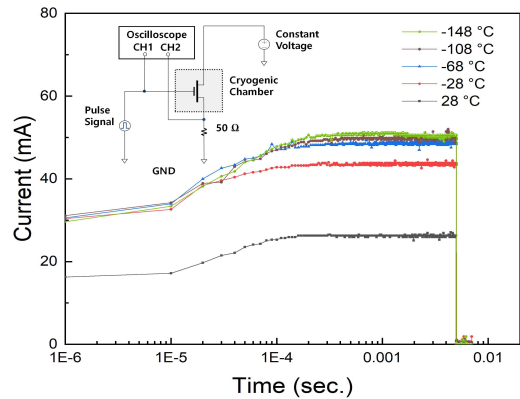


Fig. 7. Gate lag response of the AlGaIn/GaN HEMT for pulse input.
그림 7. AlGaIn/GaN HEMT의 펄스입력에 대한 게이트 응답 특성

III 결론

온도감소에 따른 AlGaIn/GaN HEMT의 특성 변화를 고찰하였다. 온도감소에 따라 2-DEG 채널 면저항의 감소에 기인하여 트랜지스터의 포화드레인 전류가 최대 47% 증가하였으며 트랜스컨덕턴스도 24% 이상 증가하였다. 또한 상온에서 $-178\text{ }^\circ\text{C}$ 에 이르기까지 문턱전압도 -0.39 V 의 변화를 나타냈으며 순방향 게이트 전류의 증가를 나타내기도 하였다. 그러나 이들 변화는 상온 가까이에서 나타났으며 $-108\text{ }^\circ\text{C}$ 이하에서는 포화되는 양상을 보였다. 펄스응답에서 온도 감소에서도 상온에서와 같은 게이트 지연을 나타내고 있으나 전류의 큰 증가를 보였다. 이상에서 보이는 것처럼

저온에서 트랜지스터의 특성변화는 주로 온도에 따른 채널특성 변화에 기인한 것으로 예측 가능하지만 그 변화폭이 매우 커서 우주항공분야, 또는 극저온의 환경에서 적용하기 위하여 이를 충분히 감안하여야 할 것이다.

References

- [1] O. Ambacher, J. Smart, J. R. Shealy, N. G. Weimann, K. Chu, M. Murphy, W. J. Schaff, and L. F. Eastman, "Two-dimensional electron gases induced by spontaneous and piezoelectric polarization charges in N- and Ga-face AlGaIn/GaN heterostructures," *J. Appl. Phys.*, vol.85, no.6 pp. 3223-3232, 1999.
DOI:10.1063/1.369664
- [2] C. W. Tsou, K. P. Wei, Y. W. Lian, and S. S. H. Hsu, "2.07-kV AlGaIn/GaN Schottky barrier diodes on silicon with high Baliga's figure-of-merit," *IEEE Electron Device Lett.*, vol. 37, no. 1, pp. 70 - 73, 2016.
DOI:10.1109/LED.2015.2499267
- [3] H. Okumura, "Present Status and Future Prospect of Widegap Semiconductor High-Power Devices', *Jpn. J. Appl. Phys.*, vol. 45, no. 10A, pp. 7565 - 7586, 2006.
DOI:10.1143/JJAP.45.7565
- [4] A. Aminbeidokhti, S. Dimitrijević, A. K. Hanumanthappa, H. A. Moghadam, D. Haasmann, J. Han, Y. Shen, and X. Xu, "Gate-Voltage Independence of Electron Mobility in Power AlGaIn/GaN HEMTs," *IEEE Trans. Electron Devices*, vol.63, no.3, pp. 1013-1019, 2016.
DOI:10.1109/TED.2016.2519533
- [5] T.-S. Ko, D.-Y. Lin, C.-F. Lin, C.-W. Chang, J.-C. Zhang, S.-J. Tu, "High-temperature carrier density and mobility enhancements in AlGaIn/GaN HEMT using AlN spacer layer," *J. Cryst. Growth*, vol.464, pp.175-179, 2017.
DOI:10.1016/j.jcrysgro.2016.12.023
- [6] R. Menozzi, Gilberto A. Umana-Membreno, Brett D. Nener, Giacinta Parish, Giovanna Sozzi, Lorenzo Faraone, and Umesh K. Mishra, "Temperature-Dependent Characterization of AlGaIn/GaN HEMTs: Thermal and Source/Drain Resistances," *IEEE Trans. Device and Materials Reliability*, vol.8, no.2, pp.255-264, 2008.
DOI:10.1109/TDMR.2008.918960
- [7] S. Vitanov, V. Palankovski, S. Maroldt, R. Quay, "High-temperature modeling of AlGaIn/GaN HEMTs," *Solid-State Electron.*, vol.54, pp.1105 - 1112, 2010.
DOI:10.1016/j.sse.2010.05.026
- [8] H. F. Huq, B. Polash, "Physics-based numerical simulation and device characterizations of AlGaIn/GaN HEMTs with temperature effects," *Microelectronics J.*, vol.42 pp.923-928, 2011.
DOI:10.1016/j.mejo.2011.02.003
- [9] J. M. Tirado, J. L. Sánchez-Rojas, and J. I. Izpura, "Trapping Effects in the Transient Response of AlGaIn/GaN HEMT Devices," *IEEE Trans. Electron Devices*, vol.54, no.3, pp.410-417, 2007.
DOI:10.1109/TED.2006.890592
- [10] X. Zhou, Z. Feng, L. Wang, Y. Wana, Y. Lv, S. Dun, S. Cai, "Impact of bulk traps in GaN buffer on the gate-lag transient characteristics of AlGaIn/GaN HEMTs," *Solid-State Electron.*, vol.100, pp.15-19, 2014
- [11] N. Ramanan, B. Lee, and V. Misra, "Device Modeling for Understanding AlGaIn/GaN HEMT Gate-Lag," *IEEE Trans. Electron Devices*, vol.61, no.6, pp.2012-2018, 2014.
DOI:10.1016/j.sse.2014.06.040

BIOGRAPHY

Min Sung Kang (Member)



2013 : BS degree in Dept. of Semiconductor Science and Technology, Chonbuk National University.

2015 : MS degree in School of Semiconductor Science and Technology, and Chemical Engineering, Chonbuk National University.

Jeon Wook Yang (Member)



1981 : BS degree in Electronics Engineering, Kwangwoon University.
1983 : MS degree in Electronics Engineering, Yonsei University.

1994 : PhD degree in Electronics Engineering, Yonsei University.

1984~1998 : Member of technical staff (ETRI)

1998~ : Professor, Chonbuk National University.

Yong Woon Park (Member)



2017 : BS degree in Dept. of Semiconductor Science and Technology, Chonbuk National University.

Cheol-Jong Choi (Member)



1997 : BS degree in Electrical Engineering, Hanyang University.

1999 : MS degree in School of Materials Science and Engineering, Gwangju Institute of Science and Technology (GIST)

2003 : PhD degree in School of Materials Science and Engineering, GIST.

2004~2005 : Technical Leader, Samsung Advanced Institute of Technology(SAIT)

2005~2008 : Senior Researcher (ETRI)

2008~ : Professor, Chonbuk National University.