

주택용 단상 ESS-PCS의 전압손실과 직류링크 맥동을 고려한 직류측 배터리 사이즈 및 제어기 설계

김용중¹, 이진성², 김효성[†]

Design of DC Battery Size & Controller for Household Single-Phase ESS-PCS Considering Voltage Drop and DC Link Voltage Ripple

Yong-Jung Kim¹, Jinsung Lee², and Hyosung Kim[†]

Abstract

Generally, in a single-phase energy storage system (ESS) for households, AC ripple component with twice the fundamental frequency exists inevitably in the DC link voltage of single-phase PCS. In the grid-connected mode of a single-phase inverter, the AC ripple component in the DC link voltage causes low-order harmonics on grid-side current that deteriorates power quality on an AC grid. In this work, a control system adopting a feedforward controller is established to eliminate the AC ripple interference on the DC link side. Optimal battery nominal voltage design method is also proposed by considering the voltage loss and AC ripple voltage on DC link side in a single-phase ESS. Finally, the control system and battery nominal voltage design method are verified through simulations and experiments.

Key words: ESS(Energy Storage System), PCS(Single Phase Power Conditioning System), DC link voltage ripple, Battery size, Feedforward DC voltage control

1. 서 론

최근 에너지 사용의 급격한 증가로 인해 전력망에서 수요와 공급의 완충역할을 하는 Energy Storage System(ESS)에 대한 관심이 높아지고 있다. 또한 ESS는 신재생에너지 발전에서 일사량 및 풍속과 같은 환경 변화에 따라 급변하는 발전량을 완충하여 안정적인 전력공급을 가능하도록 한다. 주택용 ESS를 구성하는 단상 계통연계형 인버터는 구조적으로 출력단 교류측에 전원주파수의 2배에 해당하는 맥동성분의 전력이 발생되며, 이로 인해 입력단 직류링크측 전압도 같은 주파수대의 맥동전압성분이 존재하게 된다.

단상 계통연계형 인버터의 표준적인 스위칭 방법으로 사용되는 PWM 방법은 직류링크측의 전압이 일정한 것을 기초로 정상적인 동작을 하므로, 이러한 직류링크측 전압의 맥동에 대응하기 위한 수단이 요구된다. 일차적인 방법으로는 수동필터를 사용하여 직류링크측 전압의 맥동을 원천적으로 억제할 수 있으나, 이를 위해서는 매우 큰 용량의 필터가 필요하여 가격과 제품의 부피가 증가하는 문제가 있다. 다른 방법으로 신호처리용 필터를 사용하여 직류링크측 검출전압의 평균값을 도출하여 PWM 스위칭을 위한 기준값을 계산하는 방법이 있다. 그러나 이 방법은 필터의 Cut-off 주파수에 따른 동특성의 저하라는 문제가 발생한다^[1]. 동특성을 개선하기 위한 방법으로서 피드포워드(Feed Forward) 제어에 의한 변조지수를 보상하는 제어방법은 직류링크측 맥동의 간섭을 제거하여 직류링크측 전압을 안정하게 유지하면서도 교류측 전압 또는 전류의 변화에 대하여도 빠르게 대응할 수 있도록 한다^[2]. 하지만 전원주파수의 2배로 진동하는 맥동률 변화에 따라 변조지수의 최대값과 발생위치가 달라지므로 이러한 맥동현상을 고려한 배터리 공칭전압 설계가 필요하다.

본 논문에서는 교류 그리드측에 주입되는 단상계통연

Paper number: TKPE-2018-23-2-3

Print ISSN: 1229-2214 Online ISSN: 2288-6281

[†] Corresponding author: hyoskim@kongju.ac.kr, Div. of Electrical, Electronic and Control Eng., Kongju National University
Tel: +82-41-521-9167 Fax: +82-41-563-3689

¹ Dept. of Electrical, Electronic and Control Eng., Kongju National University

² Dept. of Electrical, Electronic and Control Eng., Intech-FA
Manuscript received Jan. 4, 2018; revised Jan. 24, 2018;
accepted Feb. 20, 2018

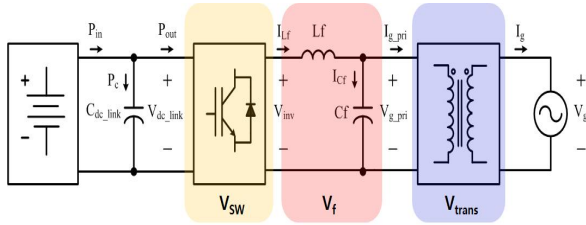


Fig. 1. Scheme of single phase line-interactive inverter with transformer.

계형 인버터의 교류측 전류제어에 있어서 직류링크측에서의 맥동성분 간섭을 제거하기 위해 피드포워드 제어기를 채택한 제어 시스템을 수립하고, 인버터의 전압 손실과 직류링크측 맥동전압을 고려한 배터리 공칭 전압 설계 방법을 제안한다. 또한 시뮬레이션과 실험을 통해 제안된 제어 시스템 및 배터리 공칭 전압 설계 방법의 타당성을 검증한다.

2. 인버터의 직류링크 맥동 및 제어 시스템

그림 1은 주택용 ESS에 적용되는 수kW급의 소용량 단상 PCS 전력회로를 보인다. 일반적으로 3~7kWh 정도의 낮은 에너지용량을 갖는 가정용 단상 ESS-PCS에서 배터리팩의 공칭전압은 안정적인 수명 관리를 위해 48V정도로 낮게 설계된다. 주요 전력회로는 에너지저장용 배터리, 직류링크측 커패시터, 4개의 전력 반도체 스위치와 4개의 역병렬 다이오드, 출력측 스위칭 고조파 감쇄를 위한 LC필터, 직류링크측의 낮은 전압을 승압하고, 계통측과 절연하기 위한 변압기로 구성되며, 인버터 출력전압 방정식은 식 (1)과 같다.

$$v_{inv} = L_f \frac{di_{L_f}}{dt} + v_{gpri} \quad (1)$$

단상 계통연계형 인버터를 통해 부하에 전력을 공급하는 경우 부하측 순시전력은 식 (2)와 같다.

$$\begin{aligned} p_{gpri}(t) &= v_{gpri}(t)i_{gpri}(t) \\ &= \hat{V}_{gpri} \hat{I}_{gpri} \sin^2 \omega t \\ &= \frac{\hat{V}_{gpri} \hat{I}_{gpri}}{2} (1 - \cos 2\omega t) \end{aligned} \quad (2)$$

통상적으로 납산배터리의 반응시간보다 평활용 커패시터의 반응시간이 10배 이상 빠르므로 리플전압에 대한 전류응답은 직류링크측 평활용 커패시터에 의해서만 발생한다고 가정하면, 직류링크측 순시전력은 식 (3)과 같이 유도된다.

$$p_{batt}(t) = V_{batt} I_{dc} + V_{batt} C_{DC} \frac{dv_{ripple}}{dt} \quad (3)$$

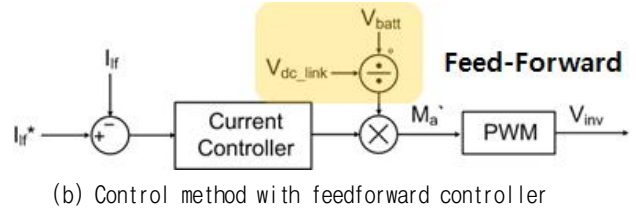
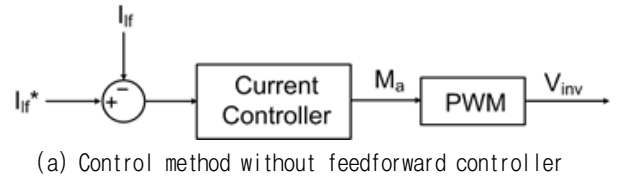


Fig. 2. Block diagram of control method according to feedforward controller.

이때, 단상 풀 브리지 인버터의 시스템 손실이 없고 이상적이라고 가정한다면 부하측과 직류링크측의 순시 전력은 같으므로 식 (4)와 같이 나타낼 수 있다.

$$\begin{aligned} V_{batt} I_{DC} + C_{DC} V_{batt} \frac{dv_{ripple}}{dt} \\ = \frac{\hat{V}_{gpri} \hat{I}_{gpri}}{2} - \frac{\hat{V}_{gpri} \hat{I}_{gpri}}{2} \cos 2\omega t \end{aligned} \quad (4)$$

식 (4)에서 부하측 평균전력과 직류링크측에서 전달되는 평균전력은 같으므로 식 (5)와 같이 정리할 수 있다.

$$C_{DC} V_{batt} \frac{dv_{ripple}}{dt} = - \frac{\hat{V}_{gpri} \hat{I}_{gpri}}{2} \cos 2\omega t \quad (5)$$

식 (5)를 v_{ripple} 에 대하여 전개하면 식 (6)과 같이 나타낼 수 있고, 직류링크측에는 필연적으로 전원주파수의 2배에 해당하는 전압맥동이 포함되는 것을 알 수 있다.

$$v_{ripple}(t) = - \frac{\hat{V}_{gpri} \hat{I}_{gpri}}{4\omega C_{DC} V_{batt}} \sin 2\omega t \quad (6)$$

그림 2는 피드포워드 제어의 유·무에 따른 계통연계형 인버터 교류출력단의 그리드 주입전류 제어 블록 다이어그램을 보인다. 그림 2(a)는 일반적인 교류출력단의 그리드 주입전류의 제어기 구성을 보여주며, 그림 2(b)는 본 논문에서 제안하는 교류출력단의 그리드 주입전류의 제어에서 직류링크측 맥동성분에 의한 영향을 제거하기 위한 피드포워드 제어가 적용된 경우이다. 직류링크측에서 식 (6)의 리플을 포함하면 인버터의 교류출력단은 식 (7)과 같이 저차 고조파를 포함하게 된다.

TABLE I
SPECIFICATION FOR SINGLE-PHASE GRID
CONNECTED INVERTER

Grid voltage (V_g)	220V	Turn ratio (N)	30:220
Grid frequency (f_g)	60Hz	DC link capacitance (C_{dc})	4080uF
Rate Power (P_{rate})	3kW	Filter inductance (L_f)	280uH
Maximum modulation index (\hat{M}_a)	0.9	Filter capacitance (C_f)	50uF
Voltage efficiency (η_V)	87%		

$$V_{inv} = M_a \times (V_{batt} + \hat{V}_{ripple} \sin 2\omega t) \quad (7)$$

$M_a = \hat{M}_a \sin \omega t$ 이므로, 피드포워드 제어를 적용할 경우 기존 M_a 를 식 (8)과 같이 교정하면 인버터의 출력은 식 (9)와 같이 직류링크측 맥동의 간섭을 제거할 수 있다.

$$M_a' = M_a \times \left(\frac{V_{batt}}{V_{batt} + \hat{V}_{ripple} \sin 2\omega t} \right) \quad (8)$$

$$\begin{aligned} V_{inv} &= M_a' \times (V_{batt} + \hat{V}_{ripple} \sin 2\omega t) \\ &= M_a \times V_{batt} \end{aligned} \quad (9)$$

3. 배터리 공칭전압

3.1 배터리 최소전압 설계 기준

최대변조지수 및 전압효율, 직류링크측 맥동을 고려한 배터리의 최소 전압은 식 (10)과 같이 1.1배의 과전압을 고려한 계통전원의 전압보다 항상 높게 설계되어야 한다. 따라서 식 (11)의 조건을 만족하는 배터리전압을 설계해야 한다.

$$V_{batt} + \hat{V}_{ripple} \sin 2\omega t \geq \frac{\hat{V}_g \times 1.1_{[pu]}}{\hat{M}_a \eta_V N} \sin \omega t \quad (10)$$

$$1 \geq \frac{1}{V_{batt} + \hat{V}_{ripple} \sin 2\omega t} \times \frac{\hat{V}_g \times 1.1_{[pu]}}{\hat{M}_a \eta_V N} \sin \omega t \quad (11)$$

설계조건을 최대값 위치는 식 (10)을 미분함으로써 식 (12)와 같이 전개된다.

$$0 = -2t^2 + \frac{\hat{V}_g \times 1.1_{[pu]}}{2\hat{V}_{ripple} \hat{M}_a \eta_V N} t + 1 \quad (t = \cos \theta)$$

$$\cos \theta = \frac{A \pm \sqrt{A^2 + 8}}{4} \quad (-1 < \cos \theta < 0) \quad (12)$$

이때, $A = \frac{\hat{V}_g \times 1.1_{[pu]}}{2\hat{V}_{ripple} \hat{M}_a \eta_V N}$, N 은 권선비, \hat{M}_a 은 최대변조지수를 의미한다.

3.2 배터리 공칭전압 설계 순서

본 논문에서 실험을 위하여 제작한 단상 ESS용 PCS의 사양은 표 1과 같다. 제안된 피드포워드 제어를 적용하는 경우, 필요한 직류링크측 전압과 배터리정격전압은 다음과 같이 설계한다.

① 직류링크 전압에 따른 \hat{V}_{ripple} 을 구한다.

전압효율은 식 (13)과 같이 나타낼 수 있고, 계통전압의 크기가 1.1[pu]로 증가할 때 맥동을 고려하지 않은 배터리 최소 전압은 식 (14)와 같다.

$$\eta_V = \frac{V_{batt} - (V_{SW} + V_f + V_{trans})}{V_{batt}} \quad (13)$$

단, V_{SW}, V_f, V_{trans} 은 스위치, 필터, 변압기의 전압 손실을 의미한다.

$$V_{batt} = \frac{\hat{V}_g \times 1.1_{[pu]}}{\hat{M}_a \eta_V N} = 59.58 V \quad (14)$$

$$\hat{V}_{ripple} = \frac{\hat{P}_g}{4\omega C_{dc} V_{batt}} = 16.37 V \quad (15)$$

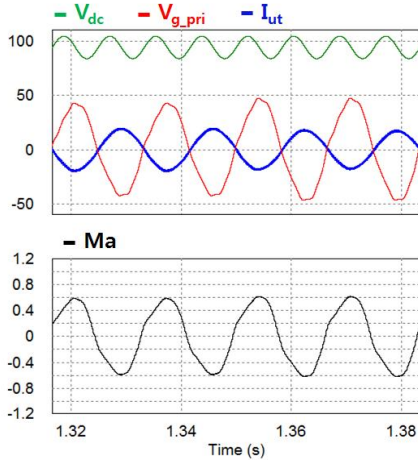
② 미분함수에 각 파라미터를 대입하여 최대값 위치를 찾는다.

$$\theta = \cos^{-1} \left(\frac{A \pm \sqrt{A^2 + 8}}{4} \right) = \cos^{-1}(-0.386) \approx 113^\circ \quad (16)$$

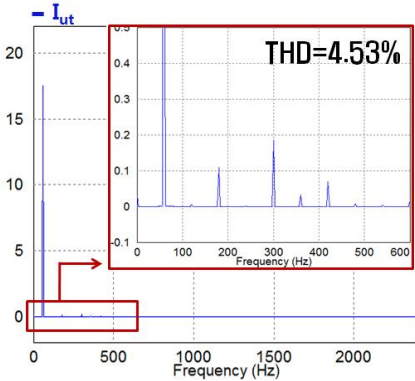
③ 최대값 위치에서의 전압을 연산한다.

$$1 \geq \left(\frac{1}{V_{batt} + \hat{V}_{ripple} \sin 226^\circ} \times \frac{\hat{V}_g \times 1.1_{[pu]}}{\hat{M}_a \eta_V N} \sin 113^\circ \right) \approx 1.147 \quad (17)$$

식 (17)을 통해 맥동을 고려하지 않은 59.58V의 설계 전압은 식 (11)의 조건을 만족하지 못하므로 직류링크측 맥동을 고려하여 더 크게 설계해야 함을 알 수 있다. 그러므로 식 (15)의 최대 맥동전압의 크기를 고려하여 직



(a) Waveforms in primary side of transformer



(b) FFT of primary side injecting current

Fig. 3. Simulated waveforms and FFT in condition of designed nominal DC link voltage and SOC 100%.

직류링크측 전압을 66V로 설계할 경우, 식 (18)과 같이 1%의 오차로 식 (11)의 설계조건을 만족하게 된다.

$$1 \geq \left(\frac{1}{V_{batt} + V_{ripple} \sin 222^\circ} \times \frac{\hat{V}_g \times 1.1 [pu]}{\hat{M}_a \eta V_N} \sin 111^\circ \approx 0.99 \right) \quad (18)$$

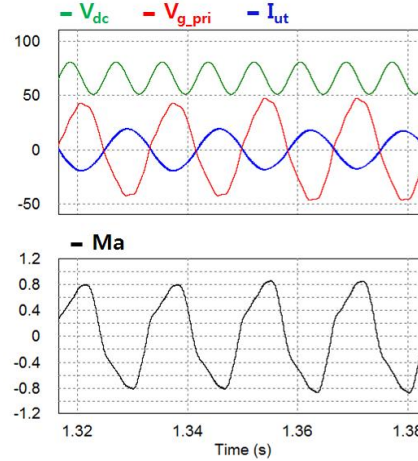
④ 배터리 동작 범위를 고려하여 SOC 100% 전압을 구한다. 본 논문에서의 배터리 동작범위는 0.7~1.0[pu]로 가정하면 배터리 공칭전압은 식 (19)와 같이 설계된다.

$$V_{nominal} = \frac{V_{batt}}{V_{batt \min [pu]}} = \frac{66}{0.7} \geq 94.28 V \quad (19)$$

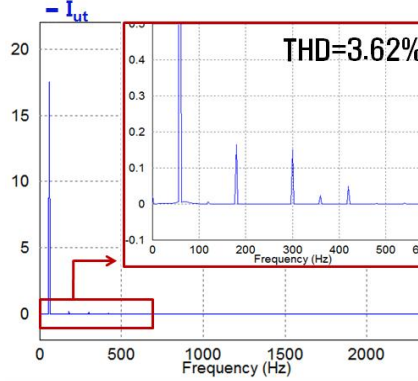
이와 같이, 배터리 공칭전압 $V_{nominal}$ 은 최대변조지수 및 직류링크측 커패시턴스, 변압기 권선비, 정격전력, 배터리 동작범위, 인버터의 전압 손실 및 계통전압에 대한 함수임을 알 수 있다.

3.3 시뮬레이션 및 실험

본 논문에서는 단상 계통연계형 인버터 교류출력단의



(a) Waveforms in primary side of transformer

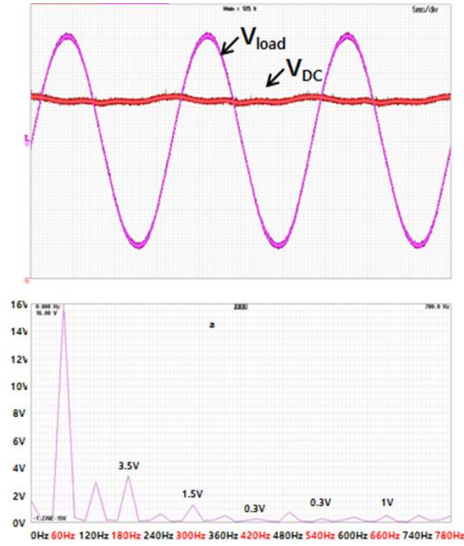


(b) FFT of primary side injecting current

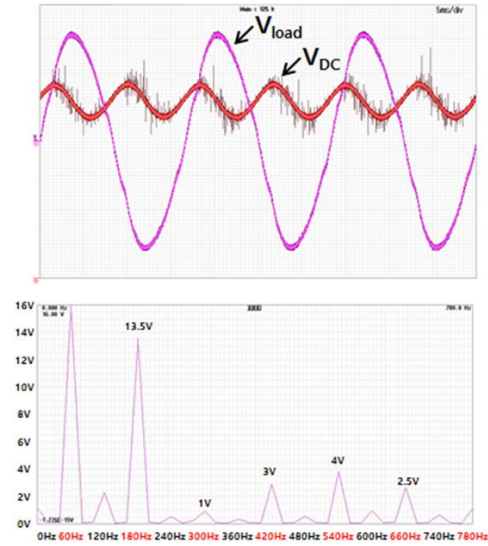
Fig. 4. Simulated waveforms and FFT in condition of designed nominal DC link voltage and SOC 0%

그리드 주입전류 제어에 있어서 직류링크측 맥동전압의 영향을 제거하기 위한 피드포워드 제어방법 및 배터리 공칭전압설계를 검증하기 위해 시뮬레이션 및 실험을 수행하였다. 그림 3과 그림 4는 표 1의 단상 ESS용 PCS의 사양조건과 설계전압에 대한 PSIM 시뮬레이션 결과를 나타낸다. 이때 계통전압의 THD는 6%이며, 계통전압의 크기는 1.1[pu]로써 계통전압의 최악조건으로 적용하였다.

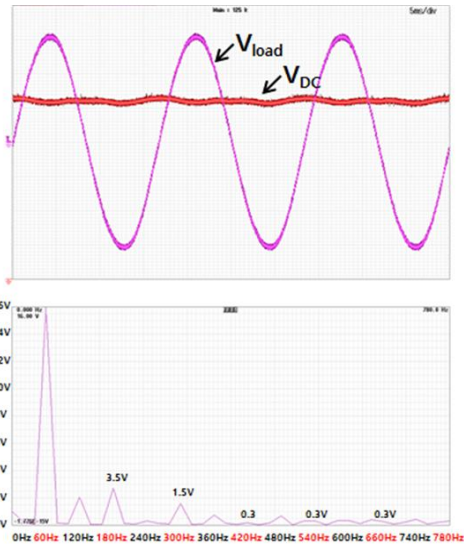
그림 3은 설계전압에 대한 SOC 100% 조건에서의 계통연계 모드 시뮬레이션 파형을 보인다. 그림 3(a)는 설계전압에 대한 SOC 100% 조건에서 직류링크측 전압과 변압기 1차측 전압, 변압기 1차측 전류파형을 보인다. 이때, 직류링크측 전압은 계통주파수의 두 배로 맥동하는 것을 확인할 수 있다. 또한 계통전압의 크기가 1.1[pu] 조건임에도 불구하고 설계전압에 대한 최대 변조지수는 0.9 이하로 안정되게 동작됨을 확인 하였다. 그림 3(b)는 설계전압에 대한 SOC 100%조건에서 변압기 1차측 전류 FFT파형을 보이며 계통전압의 THD가 6%임에도 불구하고 변압기 1차측 전류의 THD는 4.53%로 IEEE Standard 519-2014에서 권장하는 THD 제한규정에 부합한 것을 알 수 있다.



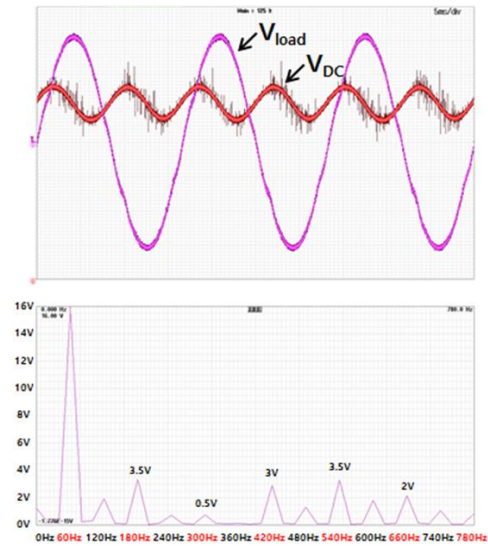
(a) Without feedforward controller



(a) Without feedforward controller



(b) With feedforward controller



(b) With feedforward controller

Fig. 5. Waveforms of DC link voltage and PCS output voltage in condition of load rate=0%.

Fig. 6. Waveforms of DC link voltage and PCS output voltage in condition of load rate=30%.

그림 4는 설계전압에 대한 SOC 0% 조건에서의 계통 연계 모드 시뮬레이션 파형을 보인다. 그림 4(a)는 설계 전압에 대한 SOC 0% 조건에서 직류링크측 전압과 변압기 1차측의 전압 및 전류파형을 보인다. 이때, 직류링크측 전압은 계통주파수의 두 배로 맥동하는 것을 확인할 수 있다. 또한 계통전압의 크기가 1.1[pu] 조건임에도 불구하고 설계전압에 대한 최대 변조지수 역시 0.9 이하로 안정되게 동작됨을 확인 하였다. 그림 4(b)는 설계전압에 대한 SOC 0% 조건에서 변압기 1차측 전류 FFT 파형을 보이며 계통전압의 THD가 6%임에도 불구하고 변압기 1차측 전류의 THD는 3.62%로 THD 제한규정에 부합한 것을 확인할 수 있다.

본 논문에서는 제안된 이론을 검증하기 위하여 공칭 전압이 48V인 납산배터리를 채용한 3kW급 주택용 ESS

를 구축하였다. 실험조건에서 납산배터리의 SOC=100% 이고, 계통전압은 220V이다. 실험실 부하의 제약으로 인하여 30%의 부하조건에서 제안하는 배터리 전압설계와 피드포워드 전압제어기가 출력전압을 안정되게 유지하는지 실험을 통하여 증명한다. 30%의 부하조건에서 전압손실도 비례적으로 감소하는 것으로 가정하면 전압효율은 96%로 볼 수 있으므로, 식 (14)를 역산하면 최대 가능한 듀티비를 다음 식으로 구할 수 있다.

$$\hat{M}_a = \frac{\hat{V}_g}{V_{batt}\eta_V N} \leq 0.92 \quad (20)$$

또한 부하전력이 30%일 때 식 (15)에 의해 \hat{V}_{ripple} 은

TABLE II
EXPERIMENTAL RESULT IN PROPOSED CONTROL
METHOD ADOPTING FEEDFORWARD CONTROLLER

Load	THD	
	without feedforward	with feedforward
0%	1.28%	1.28%
5%	3.35%	3.24%
10%	2.72%	2.38%
15%	2.90%	2.04%
20%	3.41%	1.96%
25%	4.11%	1.81%
30%	4.88%	2.06%

4.91[V]이고 $\theta \approx 104^\circ$ 이므로, 식 (16) 및 식 (17)의 판별조건을 계산하면;

$$\frac{1}{48 + 4.91 \sin 208^\circ} \times \frac{30}{0.92 \times 0.96} \sin 104^\circ \approx 0.722 \quad (21)$$

식 (21)의 값이 1보다 작으므로, 제안하는 피드포워드 제어기로 직류링크측 맥동이 교류측 주입전류에 미치는 영향을 충분히 억제할 수 있음을 알 수 있다.

그림 5와 그림 6은 48VDC/3kW 단상 PCS의 직류링크측 전압 피드포워드 제어 유무에 따른 출력전압과 직류링크측 전압파형을 나타낸다. 그림 5는 무부하 조건에서 직류링크측 전압과 단상 PCS 시스템의 출력전압 파형을 보이며, 그림 5(a)는 직류링크측 전압피드포워드 제어가 적용되지 않은 경우에 대한 실험파형을 나타내고 그림 5(b)는 직류링크측 전압 피드포워드제어가 적용된 경우에 대한 실험파형을 나타낸다. 그림 5를 통해 무부하 조건에서는 직류링크측 맥동성분이 존재 하지 않기 때문에 직류링크측 전압 피드포워드 제어 유무와 상관없이 단상 PCS 시스템의 출력전압 THD는 1.28%임을 볼 수 있다.

그림 6은 30% 부하조건에서 직류링크측 전압과 단상 인버터 출력전압 파형을 보이며, 그림 6(a)는 피드포워드 제어가 적용되지 않은 경우에 대한 실험파형을 나타내고 그림 6(b)는 피드포워드 제어가 적용된 경우에 대한 실험파형을 나타낸다. 그림 6(a)를 통해 부하가 증가할수록 직류링크측 전압의 맥동성분이 증가함을 확인할 수 있고, 직류링크측 전압 피드포워드 제어가 적용되지 않은 경우 인버터 교류측 출력전압의 THD는 4.88%임을 확인할 수 있다. 반면, 직류링크측 전압 피드포워드 제어가 적용될 경우 직류링크측 전압이 맥동성분이 존재함에도 불구하고 그림 6(b)의 인버터 교류측 출력전압 THD가 2.06%으로 개선됨을 확인할 수 있다.

표 2는 48VDC/3kW 단상 PCS에서 부하에 따른 직류링크측 전압 피드포워드 제어 실험결과를 나타낸다. 표

2의 실험결과를 통해 부하가 증가함에 따라 직류링크측 전압 피드포워드 제어에 따른 인버터 교류측 전압에서 발생하는 왜곡의 감소효과가 향상됨을 보인다. 이는 인버터 교류측 전압을 제어할 때 직류링크측 전압을 피드포워드 제어 함으로써, 부하가 증가할수록 상승하게 되는 직류링크측 전압의 맥동성분의 영향을 보상하기 때문이다.

4. 결 론

본 논문에서는 주택용 단상 계통연계 인버터의 직류측 배터리의 최적 공칭전압 설계법을 제안하였다. 또한 직류링크측에서 발생하는 맥동전압의 간섭을 제거를 위한 피드포워드 제어방법을 제안하였고, 그에 따른 변조지수의 변화를 분석하였다. 본 논문에서 제안한 설계 사양, 효율, 맥동을 고려한 배터리의 공칭전압 설계는 계통연계형 단상인버터의 사양에 대한 최적의 배터리공칭전압을 설계할 수 있다는 장점이 있다.

이 논문은 2016년도 정부(교육과학기술부)의 재원을 한국연구재단의 지원을 받아 수행된 기초연구사업임. (2016R1D1A3B01008279)

References

- [1] J. G. Lee and J. W. Choi, "DC link ripple voltage compensation of a single-phase grid-connected PV system," *The Transactions Of Korean Institute Of Power Electronics*, Vol. 17, No. 5, pp. 377-387, Oct. 2012.
- [2] J. Sakly, P. Delarue, and R. Bausiere. "Rejection of undesirable effects of input DC-voltage ripple in single-phase PWM inverters," *1993 Fifth European Conference on Power Electronics and Applications*, Sep. 1993.
- [3] S. M. Lee, T. S. Yu, and H. S. Kim, "A design of power circuit and LCL filter for switching mode PV simulator," *The Transactions Of Korean Institute Of Power Electronics*, Vol. 17, No. 5, pp. 431-437, Oct. 2012.
- [4] Y. Xue, L. Chan, S. B. Kiaer, J. Bordonau, and T. Shimizu, "Topologies of single-phase inverters for small distributed power generator: an overview," *IEEE Transactions on Power Electronics*, Vol. 19, pp. 1305-1314, Sep. 2004.
- [5] IEEE 1547 Std. 1547-2003, IEEE Standard for Interconnecting Distributed Resources with Electric Power Systems, Institute of Electrical and Electronics

Engineers, Inc., New York, NY.

- [6] H. Kim and S. K. Sul, "A novel filter design for output LC filters of PWM inverters," *Journal of Power Electronics (JPE)*, Vol. 11, No. 1, pp. 74-81, Jan. 2011.
- [7] J. H. Park, M. H. Chi, H. G. Kim, T. W. Chun, and E. C. Nho, "LCL filter design for grid-connected PCS using total harmonic distortion and ripple attenuation factor," *The transaction of Korean Institute of Power Electronics (KIPE)*, Vol. 15, No. 3, pp. 235-243, Jun. 2010.
- [8] F. M. P. Hidalgo, J. R. H. Larmbia, and J. L. D. Pat, "Ripple reduction in DC line of a PWM drive by direct reinjection," *IEEE Trans. Industrial Electronics*, Vol. 47, No. 4, pp. 971-973, Aug. 2000.
- [9] J. S. Lee and H. S. Kim, "Design of battery nominal voltage for single phase line-interactive inverters considering voltage drop and DC link voltage ripple," *The Korean Institute of Power Electronics 2015 Annual Conference*, pp. 290-240, Jul. 2015.



김용중(金龍中)

1988년 11월 10일생. 2013년 공주대 전기 전자제어공학부 졸업. 2015년 동 대학원 전기전자제어공학과 석사졸업. 2015년~현재 동 대학원 전기전자제어공학과 박사과정.



이진성(李珍成)

1990년 12월 13일생. 2015년 공주대 전기 전자제어공학부 졸업. 2017년 동 대학원 전기전자제어공학과 석사졸업. 2017년~현재 Intech-FA 전력변환실 연구소.



김효성(金孝城)

1958년 10월 20일생. 1981년 서울대 전기공학과 졸업. 1983년 동 대학원 전기공학과 졸업(석사). 1995년 충북대 대학원 전기공학과 졸업(박). 1996년~1997년 일본 오카야마대학 방문교수. 1999년~2000년 덴마크 연구부교수. 1987년~현재 공주대 전기전자제어공학부 교수.