

InGaAs 위의 NH₃ Plasma Passivation을 이용한 ALD HfAlO 유전체 계면전하(Dit) 향상

최재성^{*†}

^{*†} 극동대학교 과학기술대학 반도체장비공학과

Improved *Dit* between ALD HfAlO Dielectric and InGaAs Substrate Using NH₃ Plasma Passivation

Jae Sung Choi^{*}

^{*†} Department of Semiconductor Equipment Engineering, Far East University, Choongcheongbuk-do, Korea

ABSTRACT

The effect of NH₃ plasma passivation on the chemical and electrical characteristics of ALD HfAlO dielectric on the InGaAs substrate was investigated. The results show that NH₃ plasma passivation exhibit better electrical & chemical performance such as much lower leakage current, lower density of interface trap(*Dit*) level, and low unstable interfacial oxide. NH₃ plasma passivation can effectively enhance interfacial characteristics. Therefore NH₃ plasma passivation improved the HfAlO dielectric performance on the InGaAs substrate.

Key Words : High-*k*, Gate Dielectric, ALD, HfAlO, InGaAs, Leakage Current, *Dit*, Plasma Passivation Treatment

1. 서 론

High-*k*/InGaAs MOSFET가 Silicon 대비 high carrier mobility 특성을 갖기 때문에 10nm 이하의 low power & high performance logic device에 적용될 수 있다는 연구가 지속적으로 이루어져 왔다. 여러 가지 high-*k* 물질, 예를 들면 HfO₂, Al₂O₃, La₂O₃, HfO₂/Al₂O₃ stack 등 여러 물질들이 Gate dielectric 후보 물질로 사용되고 있다. 하지만 이들 High-*k* 물질과 InGaAs 물질간의 계면 품질의 심각한 저하가 극복하여야 할 과제이다. InGaAs MOSFET에서 HfO₂를 Gate dielectric으로 사용하는 경우 열악한 계면 특성과 열적 불안정성을 갖는 문제점이 있다[1].

무엇보다도 InGaAs 물질과 High-*k* Gate dielectric film간의 높은 계면 포획 전하 밀도(*Dit*)가 Silicon을 대신하여 InGaAs를 비롯한 III-V 물질을 사용하는데 있어서 주된 장애물이

되고 있다[2].

HfO₂를 Gate dielectric으로 사용할 경우 높은 *Dit* level은 MOSFET의 sub-threshold slope(SS)특성열화를 가져온다[3]. 이러한 문제를 해결하기 위하여 HfO₂보다 계면 특성이 좋은 Al₂O₃를 채택하여 *Dit*를 낮출 수 있다고 알려져 있다[4]. 그러나 Al₂O₃를 사용할 경우 HfO₂보다 낮은 dielectric constant를 가져equivalent oxide thickness(EOT)의 scaling에 제약이 발생한다. 최근에는 이들 두 가지 물질을 stack 구조로 만들어서 각각의 물질의 장점, 즉, Al₂O₃의 양호한 계면 품질과 HfO₂의 높은 dielectric constant(~13)을 갖도록 하는 공정이 개발되었다[5]. 아주 최근에는 nanolaminated 된 HfAlO dielectric film을 사용하여HfO₂/Al₂O₃ stack보다 양호한 유전 특성을 갖는 공정이 개발되었다[6].

본 논문에서는 가장 최근에 개발된 ALD nanolaminated HfAlO dielectric film과 InGaAs substrate 간에 NH₃ plasma passivation 공정을 도입하여 계면에 NH₃ plasma passivation 처리를 하지 않은 것과 비교하여 NH₃ plasma passivation 처리가 계면 특성 향상에 어느 정도 효과가 있는지를 조사해 보았다.

[†]E-mail: jschoi27@dreamwiz.com

2. 실험 방법

본 실험에는 3-inch n -InP substrates 위에 n -type $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ (Si doped: $1.0 \times 10^{17} \text{ cm}^{-3}$) epitaxial layer를 성장시킨 wafer를 사용하였다. 이 wafer를 이용하여 MOS capacitor를 제작하였으며 MOS capacitor의 제작 순서는 wafer cleaning, NH_3 plasma passivation, ALD nanolaminated HfAlO film 증착, aluminum metal film 증착 순으로 진행하였다. 이에대한 상세한 진행 과정을 살펴보면 첫 번째로 wafer를 DIW(Deionized Water)와 HCl을 1:1로 섞은 용액 속에서 2분간 상온에서 담근 후 이어서 20% $(\text{NH}_4)_2\text{S}$ 용액 속에서 30분간 상온에서 cleaning을 진행하였다. Cleaning 공정이 완료된 sample들은 3그룹으로 나누어 첫 번째 그룹은 plasma passivation 처리를 하지 않았고, 두 번째, 세 번째 그룹은 plasma passivation 처리를 진행하였는데 PEALD(Plasma Enhanced ALD) reactor에 loading하여 NH_3 plasma passivation 처리를 하였다. Plasma passivation 처리 조건은 600-watt RF plasma source를 사용하였으며 NH_3 flow 유량은 100sccm으로 3분간 flow를 시켰다. Plasma power에 따른 영향을 알아보기 위하여 두 번째 그룹은 30W, 세 번째 그룹은 50W를 인가하였다. Chamber 압력은 공히 0.55 Torr, chamber 온도는 공히 250°C를 유지하였다. NH_3 plasma passivation 처리가 완료된 두 번째, 세 번째 그룹들과 plasma passivation 처리를 하지 않은 첫 번째 그룹들의 sample들을 merge하여 thermal ALD reactor로 옮겨서 함께 nanolaminated HfAlO dielectric film을 증착시켰다. HfAlO film의 증착 조건은 HfO_2 증착을 위한 프리커서로는 TEMAH (tetrakis [ethylmethylamino]hafnium)를 사용하였으며 Al_2O_3 증착을 위한 프리커서로는 TMA(trimethylalumin)를 사용하였다. 산화제로는 H_2O 를 사용하였다. Nanolaminated HfAlO dielectric film의 증착 공정은 다음 4단계로 구성되어 진행하였다. 1단계로 질소를 사용하여 pre-purge를 하고 2단계로 HfO_2 layer를 증착하고 3단계로 Al_2O_3 layer를 증착하고 4단계로 질소를 사용하여 post-purge를 실시하였다. 이를 40번 반복하여 1:1 비율의 nanolaminated HfAlO film을 형성하였다. 공정 온도는 250°C, 공정 압력은 300 mTorr이다. HfAlO film의 증착 속도는 2.3 Å/cycle로 제어하였고 최종 film의 두께는 9nm로 증착하였다. Nanolaminated HfAlO dielectric film 증착이 끝난 후 100-nm 두께의 Al 금속층을 shadow mask(contact size: 200 μm in diameter)를 사용하여 증착하여 gate 전극을 형성하였다. 이와 같은 과정을 통하여 MOS capacitor device 제작을 완료하였다. Fig. 1은 샘플 제작이 완료된 MOS capacitor schematic이다.

샘플 제작이 완료된 후 Kiethley 4200SCS parameter analyzer를 사용하여 capacitance-voltage(C-V), leakage current(I-V), conductance-voltage(D_{it} value)와 같은 전기적 특성을 측정하

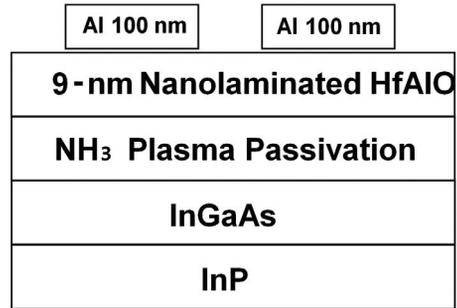


Fig. 1. Schematic of nanolaminated ALD HfAlO/ $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ MOS capacitor.

였다. 또한 XPS를 사용하여 화학적인 특성을 살펴 보았다.

3. 실험 결과 및 고찰

Kiethley 4200SCS parameter analyzer를 사용하여 측정주파수를 1kHz부터 1MHz 범위에서 sweeping하여 C-V curve를 측정한 것을 Fig. 2에 나타내었다. 그림에서 보는 바와 같이 NH_3 plasma passivation treatment를 한 샘플(Fig. 2(b) and (c))에서는 NH_3 plasma passivation treatment를 하지 않은 샘플(Fig. 2(a))과 비교할 때 inversion 영역에서의 주파수 변화에 따른 capacitance값의 퍼짐(dispersion)현상이 적은 것으로 나타났으며 인가된 plasma power값에 따른 차이는 거의 없는 것으로 나타났다. NH_3 plasma passivation treatment를 하지 않은 샘플 경우에서 나타나는 이러한 inversion 영역에서의 퍼짐 현상은 HfAlO dielectric layer와 $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ layer 간의 계면(interface)에 위치하는 interface trap들이 NH_3 plasma passivation treatment를 한 샘플 경우와 비교하여 많이 존재한다는 것을 의미한다. 따라서 NH_3 plasma passivation treatment가 interface trap의 수를 감소시키는 역할을 하고 있음을 알 수 있다. Fig. 3에서는 Kiethley 4200SCS parameter analyzer를 사용하여 I-V curve를 측정하여 샘플 간의 누설 전류(leakage current)를 비교하였다. 그림에서 보는 바와 같이 NH_3 plasma passivation treatment를 한 샘플이 NH_3 plasma passivation treatment를 하지 않은 샘플과 비교하여 낮은 누설 전류(leakage current)를 나타내었다. 이는 NH_3 plasma passivation treatment가 계면에서 발생하는 trap 생성(generation)을 효과적으로 억제함을 의미한다. 또한 그림에서 보듯이 인가된 전압이 증가함에 따라 누설 전류도 증가함을 알 수 있었다. 이러한 현상은 gate dielectric layer내의 trap 형성에 의한 trap-assisted tunneling에 의한 것으로 추정된다. NH_3 plasma passivation treatment를 한 샘플들 중 50W power를 인가한 샘플이 30W power를 인가한 샘플보다 오히려

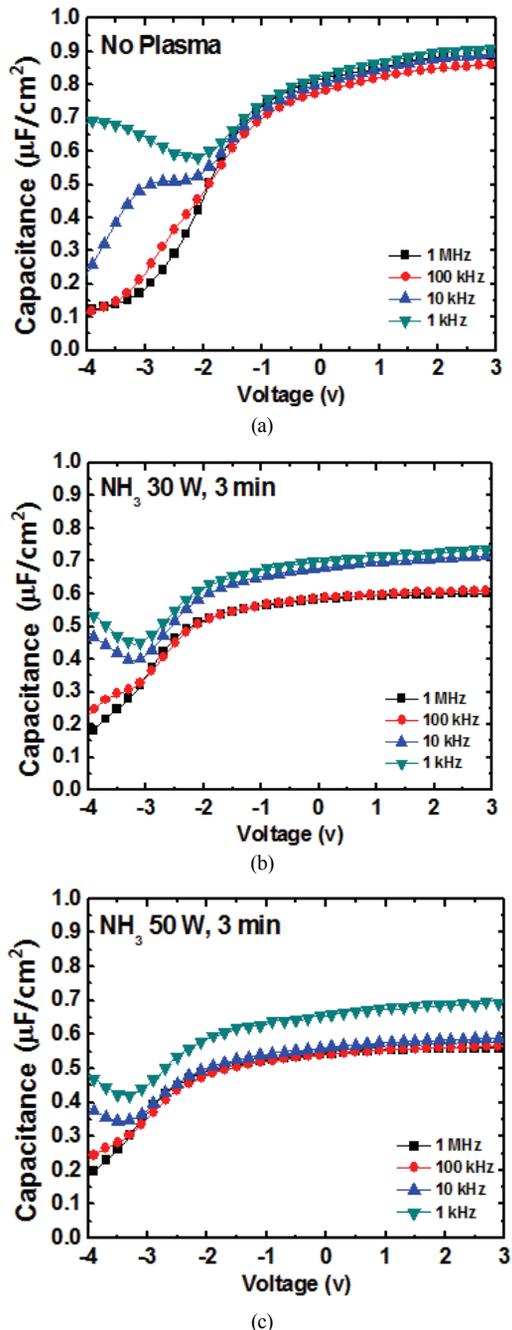


Fig. 2. Capacitance-Voltage curves of nanolaminated ALD HfAlO/In_{0.53}Ga_{0.47}As MOS capacitors;
 (a) Non NH₃ plasma passivation treatment
 (b) 30W NH₃ plasma passivation
 (c) 50W NH₃ plasma passivation

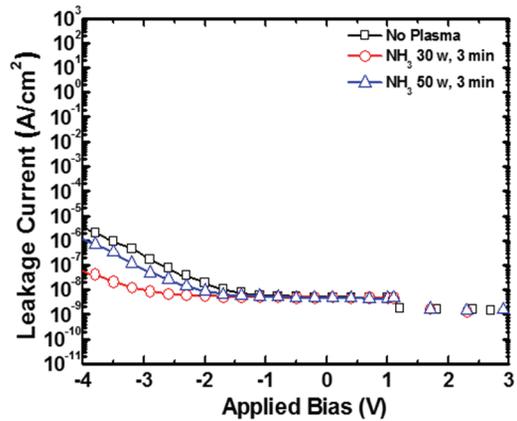


Fig. 3. Gate leakage current density of nanolaminated ALD HfAlO/In_{0.53}Ga_{0.47}As MOS capacitors with and without NH₃ plasma passivation.

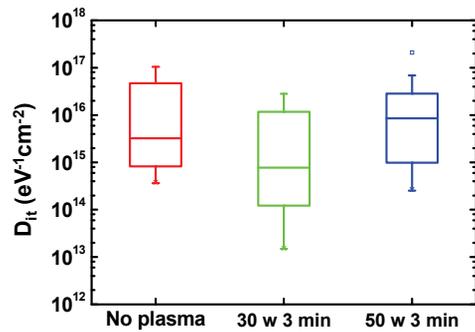


Fig. 4. D_{it} distributions of nanolaminated ALD HfAlO/In_{0.53}Ga_{0.47}As MOS capacitors with and without NH₃ plasma passivation.

누설 전류가 증가한 것으로 나타났는데 이는 어느 일정한 plasma power 이상값에서는 오히려 plasma-induced charging effect로 인한 charge trap이 많이 생성되는데 기인한 것으로 보인다. Fig. 4에서는 conductance 측정을 이용하여 각 샘플 간의 mid-gap D_{it} 값의 분포를 조사하여 보았다. 그림에서 보는 바와 같이 NH₃ plasma passivation treatment를 한 샘플이 NH₃ plasma passivation treatment를 하지 않은 샘플과 비교하여 낮은 mid-gap D_{it} 값을 나타내었다. 이는 NH₃ plasma passivation treatment가 HfAlO dielectric layer와 In_{0.53}Ga_{0.47}As layer 간의 계면에 존재하는 결함이 적어 이로 인한 interfacial 품질특성이 개선되었기 때문이다. 누설 전류 결과와 마찬가지로 NH₃ plasma passivation treatment를 한 샘플들 간에도 차이를 보였는데 30W power를 인가한 샘플이 50W를 인가한 샘플보다 낮은 mid-gap D_{it} 값을 나타내었다. 이것 또한 누설 전류의 경우처럼 어느 일정한 plasma power 이상값에서

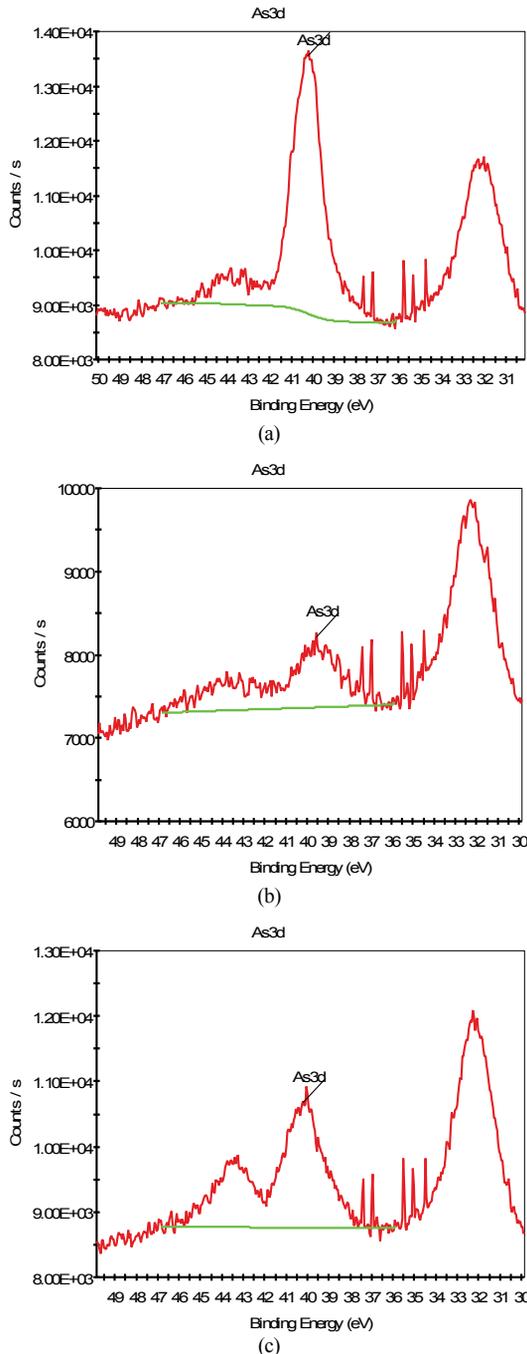


Fig. 5. XPS spectra of As3d of nanolaminated ALD HfAlO/In_{0.53}Ga_{0.47}As MOS capacitors;

- (a) Non NH₃ plasma passivation treatment
- (b) 30W NH₃ plasma passivation
- (c) 50W NH₃ plasma passivation

는 오히려 plasma- induced charging effect로 인한 interface charge trap이 많이 생성되는데 기인한 것으로 보인다. 이와 같은 여러 가지 전기적인 측정을 통하여 NH₃ plasma passivation treatment가 계면 특성을 개선하고 결국 전기적인 특성을 개선할 수 있음을 밝힐 수 있었다.

Fig 5는 NH₃ plasma passivation treatment를 한 샘플과 NH₃ plasma passivation treatment를 하지 않은 샘플의 XPS(X-ray Photoelectron Spectroscopy)이다.

그림에서 보는 바와 같이 NH₃ plasma passivation treatment를 한 샘플이 NH₃ plasma passivation treatment를 하지 않은 샘플과 비교하여 낮은 As sub-oxide를 나타내었다. NH₃ plasma passivation treatment를 한 샘플들 간에도 차이를 보였는데 30W power를 인가한 샘플이 50W power를 인가한 샘플보다 낮은 As sub-oxide peak을 보였다. 50W를 인가한 샘플에서는 NH₃ plasma passivation treatment를 하지 않은 샘플과 거의 유사한 수준의 As sub-oxide peak을 나타내었다. As sub-oxide peak이 크다는 것은 HfAlO dielectric layer와 In_{0.53}Ga_{0.47}As layer 간의 계면(interface)에 위치하는 안정되지 않은 As oxide 층이 존재한다는 것으로 이는 계면 결함으로 작용할 수 있음을 의미한다. XPS 분석의 결과는 전기적 측정값인 leakage current, mid-gap D_{it} 값의 분포를 조사한 결과와 유사한 상관 관계가 있음을 알 수 있었다. 즉, NH₃ plasma passivation은 hydrogen이나 nitrogen atom들에 의해 불안정한 As sub-oxide내의As dangling bond를 replace시켜 unstable한 As-sub oxide를 제거시킬 수 있음을 알 수 있었다. 그러나 plasma power가 어떤 임계값을 넘으면 이러한 효과가 나타나지 않음을 알 수 있었다. 향후 plasma power 값의 변화에 따른 열화 현상에 대한 연구가 추가로 필요하다고 본다.

4. 결 론

In_{0.53}Ga_{0.47}As layer와 ALD HfAlO gate dielectric layer 간의 NH₃ plasma passivation treatment가 이들 계면(interface) 특성에 어떠한 영향을 미치는지 MOS capacitor 구조를 형성한 후 전기적 특성과 화학적 특성을 통하여 조사하여 보았다. NH₃ plasma passivation treatment한 샘플에서 NH₃ plasma passivation treatment를 하지 않은 샘플과 비교하여 C-V 특성에서 inversion 영역에서 주파수 변화에 따른 capacitance값의 퍼짐 현상이 작았다. 또한 I-V 특성에서도 NH₃ plasma passivation treatment한 샘플이 NH₃ plasma passivation treatment를 하지 않은 샘플과 비교하여 우수한

전기적 특성을 나타냄을 알 수 있었다. XPS를 이용한 화학적 특성 조사에서도 NH₃ plasma passivation treatment한 샘플이 NH₃ plasma passivation treatment를 하지 않은 샘플과 비교하여 낮은 level의 As sub-oxide peak을 나타내어 계면(interface)의 불안정한 oxide 성분이 상당량 제거 되었음을 알 수 있었다.

본 연구를 통하여 NH₃ plasma passivation treatment가 InGaAs와 High-*k* 물질간의 interface 열화로 인한 계면 전하(D_{it}) 문제를 개선시키는데 적합한 방법임을 확인하였다.

참고문헌

1. Xiongwen Zhang "Thermal Analysis of a Cylindrical Lithium-ion Battery," *Journal of Electrochemical Acta*, Vol. 56, pp. 1246-1255, 2011.
2. D.J.H.Choi, Y. Mao, J.P. Chang, "Development of hafnium based high-*k* materials," *Materials Science and Engineering*, pp. 97-136, 2011.
3. S.Takagi, R. Zhang, S.H.Kim, N. Taoka, M.Yokoyama, J.K. Suh, R. Suzuki, M. Takennaka, "MOS interface and channel engineering for high-mobility Ge/III-V CMOS," *IEDM*, pp. 505, 2012.
4. M. Hong, J. Kwo, P. Tsai, Y. Chang, M. Huang, C. Chen, T. Lin, "III-V metal-oxide-semiconductor field-effect transistors with high-*k* dielectrics," *Japanese Journal of Applied Physics*, Vol. 46, pp. 3167, 2007
5. H. Zhao, J. Yum, Y. Chen, J. Lee, "InGaAs n-MOSFETs with ALD Al₂O₃, HfO₂ and LaAlO₃ gate dielectrics," *Journal of Vacuum Science and Technology B*, Vol. 27, PP.2024, 2009.
6. D.Shahrijerdi, E. Tutuc, S. Banerjee, "Impact of surface chemical treatment on capacitance-voltage characteristics of GaAs metal-oxide-semiconductor capacitors with Al₂O₃ gate dielectric," *Applied Physics Letters*, Vol. 91, PP.063501,
7. H. Tiznado, D. Domiguez, W. de la Cruz, R. Machorro, M. Curiel, G. Soto, "TiO₂ and Al₂O₃ ultra thin nanolaminates growth by ALD; instrument automation and film characterization," *Revista Mexicana de Fisica*, Vol. 58, pp. 459-465,

접수일: 2018년 11월 4일, 심사일: 2018년 12월 13일,
 게재확정일: 2018년 12월 18일