

전력시스템 보호를 위한 정밀 시각 동기 적용 HW/SW 플랫폼 기술

Precision time sync. HW/SW platform for power system protection

남 경 덕*, 손 규 정*, 장 태 규*, 강 상 희**

Kyung-Deok Nam*, Kyu-Jung Son*, Tae-Gyu Chang*, Sang-Hee Kang**

Abstract

This paper presented future power system protection technologies through the HW/SW integration platform with IEC 61850 and IEEE c37.238 standards. To determine the implementation performance of the integrated platform, an example of EVM (Evaluation Module) was constructed to satisfy the standards. The platform has been identified as a future power system integrated IED(Intelligent Electronic Device) HW/SW technology that meets the level of error required by the time sync standard and the level of delay required by protecting the power system.

요 약

본 논문에서는 IEC 61850 및 IEEE c37.238 표준 기반 정밀 시각 동기 적용 HW/SW 통합 플랫폼을 통한 미래 전력시스템 보호 기술을 제시하였다. 제시한 통합 플랫폼의 구현 성능을 확인하기 위해 표준에서 요구하는 시각 동기의 정밀성과 지연 시간을 만족하도록 하는 EVM(Evaluation Module) 예제를 구성하였다. 이를 실제 EVM과 네트워크 스위치로 이루어진 형태로 구현하여 동작 시험을 수행하였고, 본 논문에서 제시한 플랫폼이 시각 동기 표준에서 요구하는 수준의 시각 동기 오차와 전력시스템 보호에서 요구하는 수준의 지연 시간을 만족하는 미래 전력시스템 통합 IED(Intelligent Electronic Device) HW/SW 기술임을 확인하였다.

Key words : IEC 61850, IED, Substation backup protection, Embedded Linux Multi-core EVM, Power system

* Dept. of Electr. and Electronics Engineering, Chung-Ang University

** Dept. of Electr. Engineering, Myung-Ji University

★ Corresponding author

E-mail : tgchang@cau.ac.kr, Tel : +82-2-820-5318

※ Acknowledgment

This research was supported in part by Korea Electric Power Corporation. (Grant number: R17XA05-2)

Manuscript received Dec. 6, 2018; revised Dec. 21, 2018; accepted Dec. 24, 2018

This is an Open-Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License(<http://creativecommons.org/licenses/by-nc/3.0>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

1. 서론

전력 보호 시스템은 보호 계전기, Circuit Breaker 등이 전용선으로 별도의 Bus를 이용하여 통신을 위한 네트워크가 각자 계층별로 분리되어있다. 따라서 중앙 집중 제어가 어렵고 전력시스템 보호의 유연성이 떨어진다. 이에 반해, 디지털 기술 기반 미래의 전력 보호 시스템은 IEC 61850[1] 규격의 통합된 LAN(Local Area Network) 환경을 기반으로 한다. 그리고 IEEE c37.238[2] 정밀 시각 동기 표준을 통해 Grand Master Clock과 연결된 중앙 제어 시스템, 보호 계전기들이 PTP 메시지를 송수

신하며 수십 nsec 의 오차로 시각이 맞춰진다. 이를 통해 전력시스템 내의 각 요소 간 고속 데이터 송수신 및 협조 보호의 기능을 빠르고 신뢰성있게 수행하도록 하는 것을 목표로 한다.

본 논문에서는 이러한 LAN을 기반으로 하는 미래 전력 보호 및 제어 시스템을 실현하는데 가장 중요한 기술적 요소라 할 수 있는 정밀 시각 동기의 적용을 위한 HW/SW 플랫폼 구조를 제시하였다. 이는 전력시스템 디지털화를 위한 IEC 61850과 정밀 시각 동기 표준 IEEE c37.238을 통합하고 이를 기반으로 정밀하게 시각 동기가 이루어진 분산된 계측데이터를 LAN을 통해 IED(intelligent electronic device) 간 공유한다. 이러한 특징으로 인해 기존 구조 대비 신뢰성을 제고하고, 피해 범위의 최소화 등 확대된 개념의 전력시스템 협조 보호의 기능을 가능하도록 하는 것을 목표로 하고 있다.

본 논문에서 제시한 정밀 시각 동기 적용 플랫폼 기술을 임베디드 EVM 상에 구현하여 전력시스템 보호 및 계전 알고리즘의 예로 전류 차동 기반 변전소 보호 알고리즘을 대상으로 동작 시험 및 시각 동기 성능을 확인하였다. 임베디드 EVM은 리눅스가 탑재된 ARM 프로세서와 멀티코어 DSP(Digital Signal Processor)가 통합된 구조이며, 네트워크 상에서 정밀 시각 동기 프로토콜(PTP, Precision Time Protocol) 메시지를 최소한의 지연으로 주고받는 H/W timestamping을 제공하는 기능을 갖추고 있다. 동작 시험은 크게 IEEE c37.238 표준에 따른 정밀 시각 동기 성능의 충족 여부와 협조 보호 기능의 정확성을 알아보는 시험들로 구성하였다.

본 논문에서 제시한 정밀 시각 동기 적용 플랫폼

기술은 임베디드 시스템 환경에서 구현하기에 적합하고 정밀 시각 동기 표준에서 요구하는 기능과 성능을 확인하였다. 이러한 정밀 시각 동기 적용 기술은 미래의 IEC 61850 표준 기반 변전소 협조 보호를 실현하는데 크게 기여하는 기반 기술임을 확인하였다.

II. 정밀 시각 동기 적용 HW/SW 플랫폼 구조

본 논문에서는 LAN을 기반으로 IEC 61850, IEEE c37.238 표준을 통합한 전력 보호 IED를 구현하기 위한 HW/SW 플랫폼 구조를 제시하였다.

제안한 플랫폼 구조는 그림 1에 보인 바와 같이 리눅스가 탑재된 ARM 프로세서와 멀티코어 DSP가 공유 메모리와 IPC(Inter-Processor Communication)로 통합된 형태의 하드웨어에 기초하였다. 정밀 시각 동기의 적용 구조는 Master Clock, Slave IEDs, 기가비트 이더넷 스위치를 통한 LAN의 구성되며, IEEE c37.238에 따른 정밀 시각 동기 알고리즘은 개별적 통합 IED 플랫폼 상에 구현하였다.

또한 개별 IED 플랫폼은 HW timestamping 기능의 지원을 받아 최소의 processing latency를 가지고 LAN 상에서 Master-Slave 간 정밀 시각 동기 알고리즘을 수행하는 구조이다. 정밀 시각 동기 알고리즘은 각 요소마다 가지고 있는 시스템 clock의 정확도에 따라 표준에서 제시한 Best Master Clock Algorithm을 통해 등급이 나누어지고 높은 등급의 clock을 가진 시스템은 clock master가 되어 낮은 등급의 clock 들에게 PTP 메시지를 주기적으로 송신하여 시각과 clock rate를 맞추는 정밀

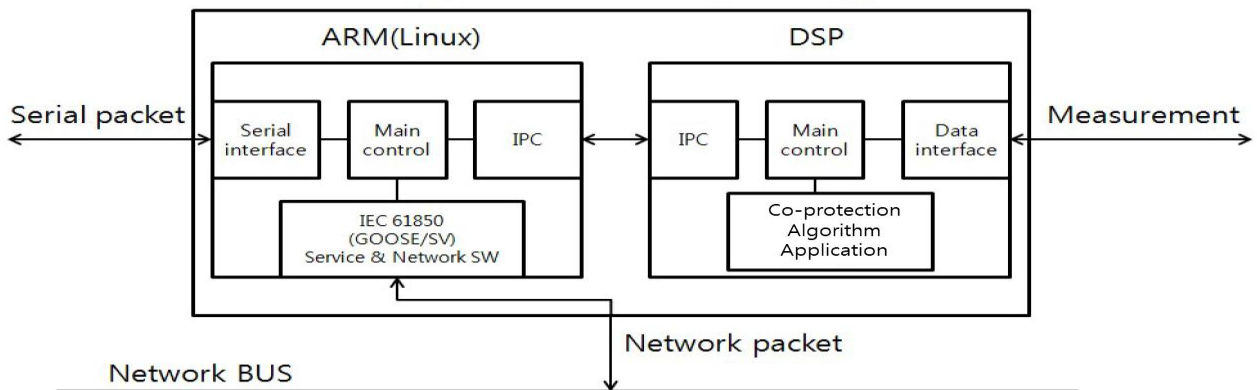


Fig. 1. Full schematic of the IEC 61850 IED Integrated HW/SW Platform based EVM.

그림 1. EVM 기반 IEC 61850 IED 통합 HW/SW 플랫폼의 전체 구조도

시각 동기를 수행한다.

본 논문에서 제시한 소프트웨어 플랫폼 구조는 임베디드 응용을 위한 리눅스를 기반으로 하여 정밀 시각 동기를 위한 시각 및 Clock rate의 조정 기능까지 통합하도록 하였다. 이러한 정밀 시각 동기 지원 기능을 포함하는 시스템 소프트웨어에 기반하여, 각 IED들의 전력시스템 보호 및 제어 알고리즘[4]에 Master-Slave 시각 동기 알고리즘, IEC 61850 통신 규격 알고리즘 등이 통합 구현되는 구조이다.

1. 통합 IED 하드웨어 플랫폼

본 논문에서 제안한 정밀 시각 동기 적용 플랫폼의 핵심 구성 요소는 정밀 시각 동기 기능이 지원되는 통합 IED이다. 통합 IED는 실시간 응용에 적합하도록 멀티 코어 임베디드 프로세서를 기반으로 구성하도록 하였다. 정밀 시각 동기를 LAN 상에서 지연이 최소화 되도록 구현하기 위해서는 HW Timestamping과 고속 네트워크 기능을 지원하는 것이 반드시 필요하다. 특히 전력시스템에서 요구되는 보호 범위에 따라 데이터의 크기는 기하급수적으로 증가하는데 이를 효과적으로 처리하기 위해서는 멀티 코어 기반 고속지원 임베디드 시스템의 구조와 다수의 장비들이 전송 지연 없이 데이터를 주고받기 위해 기가비트급 이상의 이더넷을 함께 고려한 하드웨어 플랫폼의 설계가 필요하다.

정밀 시각 동기에서 PTP 메시지를 IED에서 처리하는데 걸리는 시간을 최소화하기 위한 핵심 기술 요소로서 HW Timestamping은 그림 2에 나타

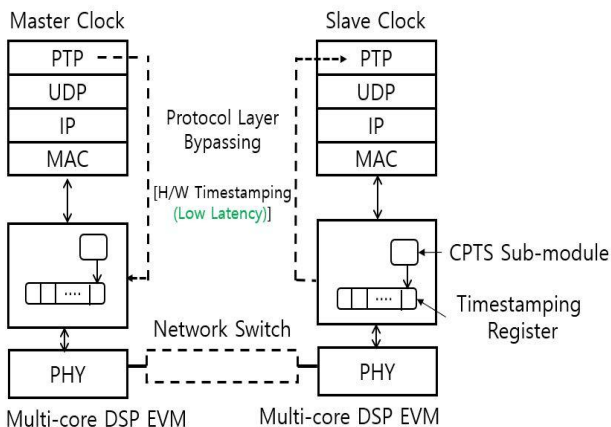


Fig. 2. HW Timestamping Concept Diagram for Precision Time Synchronization of IEC 61850 Based IED.
그림 2. IEC 61850 기반 IED의 정밀 시각 동기를 위한 HW Timestamping 개념도

낸 바와 같이 PHY(Physical) 계층에서 PTP 응용 계층으로 직접 시각 정보를 제공하는 구조이다. 각각의 IED들은 계전 Data를 송신 혹은 수신하는 역할에 따라 Master IED, Slave IED로 나누며 이와 별개로 정밀 시각 동기를 수행할 때 고정밀 Timestamp를 제공하는 Clock을 보유한 IED가 Master Clock의 역할을 맡는다. 전력시스템에 대한 정밀 시각 동기 표준인 IEEE c37.238[2]에 따르면 각 장치 간 NTP 시각 동기 방식보다 μs 단위 이하의 시각 동기 오차를 가진 빠른 시각 동기를 위해 OSI 네트워크 단계 중 PHY 단계 부근에서 바로 PTP(Precision Time Protocol) application이 접근 가능한 하드웨어 기반의 Timestamping 모드를 지원하도록 하였다.

2. IED 61850 통합 IED 플랫폼 소프트웨어

본 논문에서 제시한 IEC 61850 통합 IED 플랫폼 소프트웨어의 기능 블록도를 그림 3에 나타내었다. 통합 플랫폼 소프트웨어를 리눅스 기반의 시스템 소프트웨어와 IEC 61850 기반 통신 알고리즘, 전력시스템 보호 알고리즘, 시각 동기 알고리즘[3]을 포함한 응용 소프트웨어로 구성하였다. 통합 플랫폼 소프트웨어는 IED들의 Master 또는 Slave 역할에 따른 기능을 제공하며 이에 대한 상세 내용을 표 1에 정리하였다.

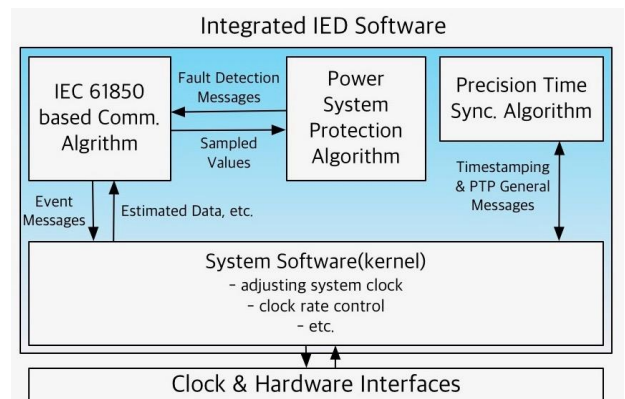


Fig. 3. The Function Block Diagram for Integrated IED Software with IEC 61850.
그림 3. IEC 61850 통합 IED 소프트웨어 기능 블록도

IEEE c37.238 기반 정밀 시각 동기 알고리즘은 시스템 소프트웨어 내의 시스템 시각 조정과 clock rate의 조절 기능과 통합하여 하드웨어 timestamping 기능이 동작하도록 하였다.[5] 정밀 시각 동기 알고리즘 동작 개념도를 그림 4와 같이 나타내었다.[2]

Table 1. Integrated platform software features based on IED specific roles.

표 1. IED별 역할에 따른 통합 플랫폼 소프트웨어 기능

Classification	Function
Master IED	<ul style="list-style-type: none"> - Collect sample values from Slave IEDs - Perform faulted and location detection algorithms when data is collected for a certain period of time - Typically the role of Master Clock in a precise time synchronization (not necessarily)
Slave IED	<ul style="list-style-type: none"> - Collect sample values from AD Converter on a regular basis - Generally assumed the role of Slave Clock in a precision time synchronization (not necessarily)

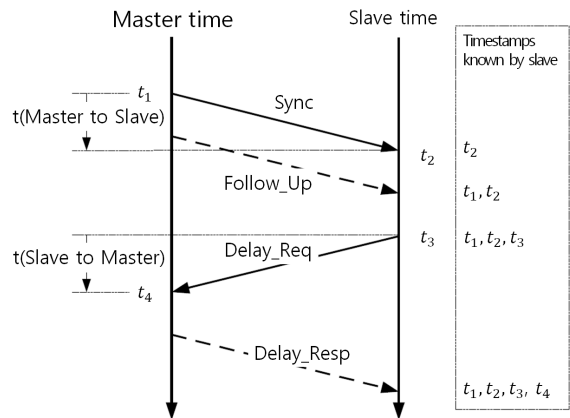


Fig. 4. Function Concept Diagram of Precision Time Sync. Algorithm in IEEE c37.238.

그림 4. IEEE c37.238 정밀 시각 동기 알고리즘 동작 개념도

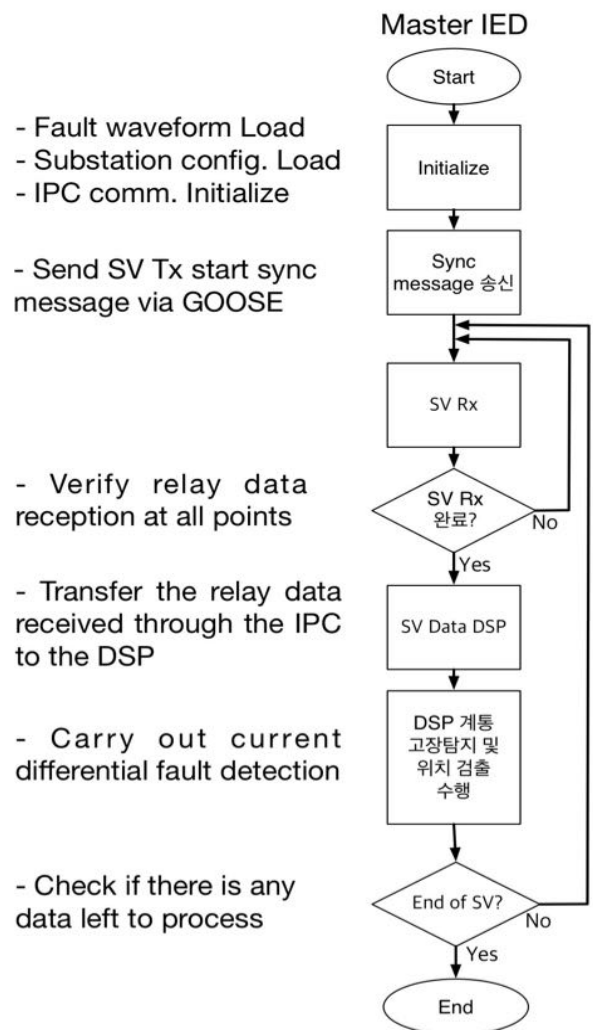
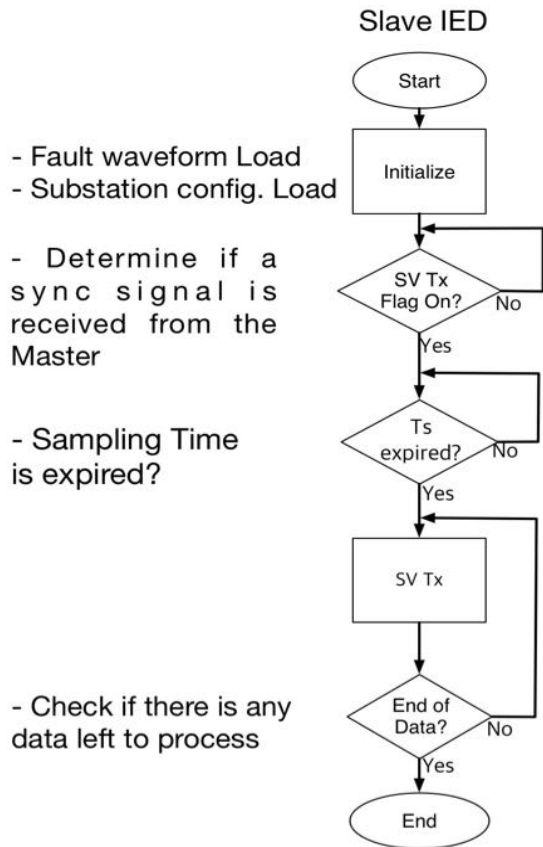


Fig. 5. Network-based IEC 61850 packet transmission and current differential-based fault detection/position tracking algorithm behavior flow diagram for Master, Slave IED.

그림 5. 본 연구에서 제안하는 네트워크 기반 IEC 61850 패킷 송수신 동작 및 전류 차동 기반 고장 탐지/위치추적 알고리즘 수행 Master, Slave IED의 동작 flow diagram

IEC 61850 기반 통신 알고리즘은 시스템 소프트웨어를 거쳐 IED 외부로부터 계전 데이터를 받아 통신 표준 규격으로 변환 후 다른 알고리즘에 전달한다. 그리고 IED 내외부로부터의 다양한 메시지와 데이터를 표준에 명시된 규격으로 변환 후 전달한다.

전력시스템 보호 알고리즘은 그림 5의 각 IED 역할 별 동작 흐름도와 같이 IEC 61850 기반 통신 알고리즘과 함께 동작하도록 하였다. 본 알고리즘의 Slave IED 상에서 동작 시, Master IED에서 GOOSE (Generic Object-Oriented Substation Event) 메시지 형식의 Sync 메시지를 받은 후 측정 데이터를 Master IED에 전송한다. 반면 Master IED의 경우, Slave IED로부터 받은 측정 데이터를 샘플값 데이터 규격으로 정리하여 전력시스템 보호 알고리즘 [4]으로 들어간다. 보호 알고리즘은 이 샘플값을 가공하여 시스템 내의 고장 유무와 위치를 가려낸 후 IED 외부로 해당 정보를 전달한다.

III. 통합 전력시스템 보호 HW/SW 플랫폼 구현 및 동작 시험

본 논문에서 제시한 정밀 시각 동기 적용 플랫폼 기술을 전력시스템 보호 및 계전 알고리즘에 적용한 예로서 전류 차동 기반 변전소 보호 알고리즘을 구현하여 동작 시험 및 시각 동기 성능을 확인하였다. 제시한 플랫폼 기술의 타당성을 확인하기 위하여 IED 간 Master-Slave 구조를 갖는 시각 동기 알고리즘 및 구현한 변전소 협조 보호 알고리즘의 동작 시험을 수행하였다.

동작 시험에서 사용된 전력시스템 계전 측정값은 참고문헌 [4]에서 언급한 변전소 모델을 기반으로 MATLAB, Simulink 프로그램을 이용하여 추출하였다. 변전소 모델은 3상 선로를 통해 흐르는 전류값을 각 상 별로 IED에서 ADC를 통해 읽어들인 후 Master IED에 전송하는 상황을 가정하였다. 시험 결과는 MATLAB에 같은 고장 탐지 알고리즘을 구현 후 같은 파형을 입력하여 그 결과를 비교하였다.

1. EVM 기반 통합 하드웨어 플랫폼 구현

본 논문에서 제시한 정밀 시각 동기 적용 플랫폼 기술을 표 2에 나타난 바와 같은 성능을 만족하는 EVM을 대상으로 구현하였다.

Table 2. EVM information for IEC 61850 based HW platform design with precision time synchronization used in this study

표 2. 본 논문에서 사용한 정밀 시각 동기 적용 IEC 61850 기반 IED HW 플랫폼 설계용 Multi-core DSP 및 ARM 코어가 내장된 EVM 정보

Classification		Spec	etc.
DSP Core	Fixed Point Clock Speed	38.4 GMacs/Core	8 Cores @ 1.2 GHz
	Floating Point Clock Speed	19.2 GFlops/Core	
	Memory Spec	32-KB L1P & L1D/Core 1024-KB Local L2/Core	
ARM Core (Cortex-A15 MPCore)	Clock Speed	Up to 1.4 GHz	4 Cores @ Up to 1.4 GHz
	L1 Cache Memory	32-KB	
	L2 Cache Memory	4-MB	
Network Coprocessor	Packet Accelerator	1-Gbps Wire Speed Throughput at 1.5 MPackets Per Second	
	Security Accelerator Engine	Up to 2.4 Gbps IPsec and 2.4 Gbps Air Ciphering	
Peripherals	10-Gigabit Ethernet (10-GbE)	10 Gbps EMAC switch subsystem	IEEE 1588™ PTP Ver.2
	Two Lanes PCIe Gen2		on EVM Board
	USB 3.0		on EVM Board
Hardware Time Stamping Support	CPTS module Applied		IEEE 1588™ PTP Ver.2

구현에 사용하는 EVM은 전체 플랫폼 구현을 위한 정밀 시각 동기 적용 통합 전력시스템 보호 HW의 기반이 된다. 따라서 차세대 전력시스템의 IED로서 요구되는 고성능 프로세서, 기가비트 급의 이더넷, 정밀 시각 동기 기술들을 만족해야 한다. IED 역할을 하는 EVM들과 별도로 1Gbps의 전송속도를 지원하는 네트워크 스위치와 함께 Process Bus를 구성하였으며 EVM 동작 제어하기 위해 EVM과 Host-PC 간에 Serial port를 연결하였다. 이러한 EVM 4 대와 기가비트 네트워크 스위치를 기반으로 정밀 시각 동기 적용 협조 보호 통합 HW/SW 플랫폼을 그림 6와 같이 구성하였다.



Fig. 6. Examples of IEC 61850 based co-protection system implementation and operational test environment implementation with precision time synchronization.

그림 6. 정밀 시각동기 적용 IEC 61850 기반 협조 보호 시스템 구현 및 동작 시험 환경 구현 예시

2. 통합 전력시스템 보호 HW/SW 플랫폼의 동작 시험

동작 시험은 크게 IEEE c37.238 표준에 따른 정밀 시각 동기 성능의 충족 여부와 협조 보호 기능의 정확성을 알아보는 시험들로 구성하였다.

먼저 IEEE c37.238 표준에서 지원하는 HW/SW Timestamp 모드에 따른 정밀 시각 동기 변수의 차이를 알아보려고 하였다.

시각 동기 신호를 전송하는 Master Clock과 Slave Clock 간의 offset 평균과 분산, 1회의 시각 동기 시 네트워크와 EVM 내부 동작 상의 지연 시간, Slave Clock의 주파수 보정 평균 결과를 표 3에 나타내었다.

HW Timestamp mode와 SW Timestamp mode 간 offset 평균 수치는 약 1290배 정도 차이가 나며 특히 HW Timestamp mode의 경우 1 nsec 미만의 극히 작은 offset 값을 보였다. 또한 offset의 분산 또한 수천 배 이상의 차이를 보였으며 HW Timestamp의 경우 편차가 수십 nsec 정도로 나타났다. 이를 통해 HW Timestamp mode에서 차세대 전력시스템의 요구에 부합하는 수 μ s 오차 이하의 정밀 시각 동기 성능을 얻을 수 있음을 확인하였다.

통합 HW/SW 플랫폼에 구현한 전력시스템 응용 SW 구현 예제로서 협조 보호 알고리즘[3]의 동작 시험을 수행하였다.

사용된 전력시스템 계진 측정값은 참고문헌 [3]에서 언급한 변전소 모델을 기반으로 MATLAB,

Simulink 프로그램을 이용하여 추출하였다. 시험 결과는 MATLAB에 동일한 고장 탐지 알고리즘을 구현 후 같은 파형을 입력하여 그 결과를 비교하였다.

구현한 정밀 시각 동기 적용 IEC 61850 기반 전력시스템 협조 보호 시스템의 동작 시험 결과를 검증하기 위해서 같은 고장 파형에 대하여 MATLAB에서 알고리즘 동작 수행 후 고장 발생 및 위치 탐지 알고리즘의 결과를 비교하였으며 그 결과를 그림 7와 같이 나타냈다.

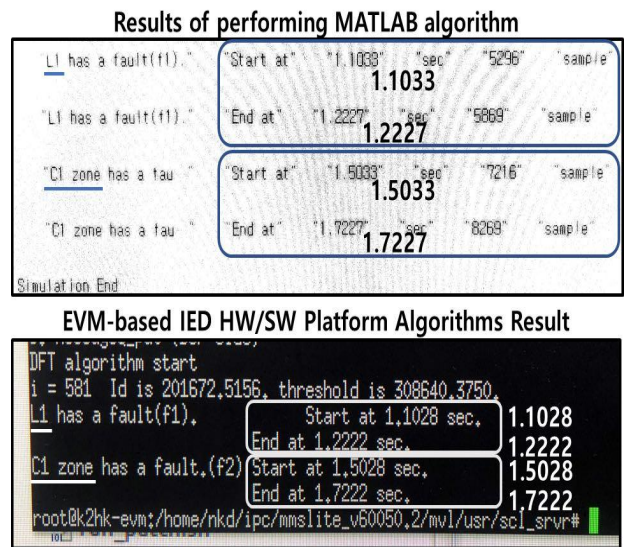


Fig. 7. Results of operational testing of the IEC 61850 based cooperative protection system.

그림 7. IEC 61850 기반 협조 보호 시스템의 동작 시험 결과

시뮬레이션 상으로 고장을 정확히 1.1~1.2 초, 1.5~1.7 초 간 서로 다른 두 곳에서 발생하도록 하여 추출한 파형을 고장 탐지 알고리즘에 적용하였는데 그림 7 상단 PC에서 구현한 MATLAB 기반 협조 보호 알고리즘의 결과를 보면 각 지점 별 1.1033~1.2227 초, 1.5033~1.7227 초 때 고장이 난 것을 확인 할 수 있었고 EVM 기반 IED 플랫폼 상에서 구현된 알고리즘의 결과 또한 같은 위치에서 고장이 났음을 탐지함과 동시에 고장 시각을 1.1028~1.2222 초, 1.5028~1.7222 초라는 결과를 나타냈다. 이를 통해 본 논문에서 제안한 EVM 하드웨어 플랫폼 상에서 통합 IED 소프트웨어와 예제 협조 보호 알고리즘을 구현하였을 때, 약 3ms의 지연 시간을 두고 고장 탐지 및 위치 확인을 수행함을 확인하였다. 이는 현재 국내 765kV 계통 보호 계전을 위한 차단설비에 요구되는 고장 탐지 지연 시간이

2 cycle 이내(60Hz 기준 약 30 ms)임을 고려할 때, 본 연구의 결과는 고장 탐지를 수행하는 시간 제약 조건을 충분히 만족함을 알 수 있다.

Table 3. Comparison of the average of calibration variables by precision time synchronization mode

표 3. 정밀 시각 동기 모드에 따른 시각 보정 관련 변수의 평균값 비교

time sync. repeat: 100 times	HW Timestamp mode	SW Timestamp mode	remark
offset [nsec]	-0.26	-335.34	Master -Slave
freq. compensation [ppb]	-540.35	-537.8	ppb : parts per billion
path delay [nsec]	502.33	8141.48	HW : T.S Register to T.S Register SW : PTP App. to PTP App.
variance of offset [nsec ²]	577.29	7.9070×10^6	[avg.(offset - offset avg.) ²]

IV. 결론

본 논문에서는 IEC 61850 및 IEEE c37.238 표준 기반의 차세대 전력시스템 보호를 위한 통합 IED HW/SW 플랫폼 구조를 제시하였다. 제시한 정밀 시각 동기 적용 플랫폼 기술을 실제 임베디드 시스템 환경에서 구현하여 IEEE c37.238에서 요구하는 시각 동기의 정밀성과 전력시스템 보호에서 요구하는 지연을 만족함을 동작 시험을 통해 확인하였다.

HW Timestamp 모드 기반의 정밀 시각 동기 기능을 이용하여 수십 nsec 이하의 시각 보정 오차를 가지고 전력시스템 시각 동기화를 수행할 수 있음을 확인하였다. 그리고 구현한 변전소 협조 보호 알고리즘[3]의 동작 시험을 통하여 통상적인 전력시스템 고장 탐지 지연 시간 범위 내에서 정상적으로 협조 보호 기능이 동작함을 확인하였다.

이러한 IEEE c37.238 표준 정밀 시각 동기 적용 기술과 IEC 61850 통신 표준 기반 전력시스템 보호 알고리즘을 기반으로 한 차세대 전력시스템 보호 HW/SW 통합 플랫폼의 구현은 미래의 IEC 61850 표준을 기반으로 한 변전소 협조 보호를 실현하는데 크게 기여하는 기반 기술임을 확인하였다.

References

- [1] *Communication Networks and Systems for Power Utility Automation*, IEC Standard 61850, 2012.
- [2] *IEEE Standard Profile for Use of IEEE 1588TM Precision Time Protocol in Power System Applications*, IEEE Standard C37.238, Revision of IEEE Std C37.238-2011, 2017.
- [3] Richard Cochran et al., "The Linux PTP Project," <http://linuxptp.sourceforge.net/>
- [4] Yiqing Liu, Houlei Gao, Weicong Gao, Fang Peng, "Development of a Substation - Area Backup Protective Relay for Smart Substation," *IEEE Transactions on Smart Grid*, vol.8, no.6, pp. 2544-2553, 2017. DOI:10.1109/TSG.2016.2527687
- [5] *IEEE Standard for a Precision clock Synchronization Protocol for Networked Measurement and Control Systems*, IEEE Standard 1588TM, 2008(Revision of IEEE Std 1588-2002)
- [6] S. Kwon, "The Integrated SCADA Data Gateway Platform based on Smart Grid," *Journal of IKEEE*, vol.18, no.1, pp.140-145, 2014. DOI:10.7471/ikeee.2014.18.1.140
- [7] David M. E. Ingram, Pascal Schaub, Duncan A. Campbell, Richard R. Taylor, "Performance Analysis of PTP Components for IEC 61850 Process Bus Applications," *IEEE Transactions on Instrumentation and Measurement*, vol.62, no.4, pp. 710-719, 2013. DOI:10.1109/TIM.2013.2245188
- [8] Mitalkumar G. Kanabar, Tarlochan S. Sidhu, "Performance of IEC 61850-9-2 Process Bus and Corrective Measure for Digital Relaying," *IEEE Transactions on Power Delivery*, vol.26, no.2, pp. 725-735, 2011. DOI:10.1109/TPWRD.2009.2038702
- [9] A. M. Gaouda, Atef Abdrabou, Khaled Shaban, Mutaz Khairalla, A. M. Abdrabou, Ramadan El Shatshat, M.M.A. Salama, "A smart IEC 61850 Merging Unit for Impending Fault Detection in Transformers," *IEEE Transactions on Smart Grid*, vol.9, no.3, pp.1812-1821, 2018. DOI:10.1109/TSG.2016.2600680
- [10] Chiara Maria De Dominicis, Paolo Ferrari,

Alessandra Flammini, Stefano Rinaldi, Matteo Quarantelli, "On the Use of IEEE 1588 in Existing IEC 61850-Based SASs: Current Behavior and Future Challenges," *IEEE Transactions on Instrumentation and Measurement*, vol.60, no.9, pp.3070-3081, 2011. DOI:10.1109/TIM.2011.2158159

[11] A. Apostolov, "Requirements for automatic event analysis in substation automation systems," in *Proc. of IEEE PES Gen. Meet. Denver, CO, USA*, pp.1055-1060, 6-10, 2004. DOI:10.1109/PES.2004.1373003

BIOGRAPHY

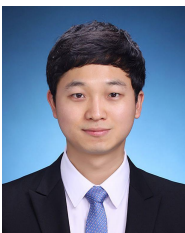
Kyung-Deok Nam (Member)



2017 : BS degree in Electronics and Electrical Engineering, Chung-Ang University.

His research interests are adaptive signal processing and digital communication.

Kyu-Jung Son (Member)



2012 : BS degree in Electronics and Electrical Engineering, Chung-Ang University.
2014 : MS degree in Electronics and Electrical Engineering, Chung-Ang University.

His research interests are in the area of multimedia signal processing, adaptive signal processing and digital communication.

Tae-Gyu Chang (Member)



1979 : BS degree in Electrical Engineering, Seoul National University.
1981 : MS degree in Electrical Engineering, Korea Advanced Institute of Science and Technology.
1987 : PhD degree in Electrical Engineering, University of Florida.

1981~1984 : Systems Design Engineer, Hyundai Engineering/Electronics.

1987~1990 : Research Assistant Professor, Tennessee State University, Nashville.

1990~ : Professor, Chung-Ang University

Sang-Hee Kang (Member)



1985 : BS degree in Electrical Engineering, Seoul National University.

1987 : MS degree in Electrical Engineering, Seoul National University.

1993 : PhD degree in Electrical Engineering, Seoul National University.

2001~ : Professor at Myongji University, Next-Generation Power Technology Center