

## 기생 인덕턴스를 고려한 항공기 탑재장비의 간접낙뢰 보호회로 설계

# Design of Lightning Induced Transient Protection Circuit for Avionics Equipment Considering Parasitic Inductance

심용기<sup>1\*</sup> · 조성진<sup>1</sup> · 김성훈<sup>1</sup> · 박준현<sup>1</sup> · 한종표<sup>2</sup>

<sup>1</sup>LIG넥스원 항공연구소

<sup>2</sup>국방과학연구소 제7기술연구본부

Yong-gi Sim<sup>1\*</sup> · Seong-jin Cho<sup>1</sup> · Sung-hun Kim<sup>1</sup> · Jun-hyun Park<sup>1</sup> · Jong-pyo Han<sup>2</sup>

<sup>1</sup>Avionics R&D Lab, LIG Nex1, Daejeon, 34115, Korea

<sup>2</sup>The 7<sup>th</sup> R&D Institute, Agency for Defense Development, Daejeon, 34060, Korea

### [요 약]

본 논문에서는 간접낙뢰로 인한 항공기 탑재 장비의 손상을 방지하기 위한 간접낙뢰 보호회로의 설계시 고려해야 하는 사항들을 설명한다. 낙뢰로부터 유도된 서지 전압은 항공기 전기·전자장비의 기능 장애나 손상을 가져오는데 이것을 낙뢰의 간접영향이라 한다. 이러한 항공기의 낙뢰 간접영향으로부터 항공전자 장비를 보호하기 위해서는 항공기에 가해진 낙뢰로 인한 영향성을 분석하고 이에 따른 보호 설계를 각각의 장비에 적용한다. 설계된 간접낙뢰 보호회로는 PCB와 TVS다이오드에 기생하는 인덕턴스로 인해 의도치 않은 결과를 가져올 수 있다. 본 논문에서는 간접낙뢰 보호회로를 구성하는 요소들에 기생하는 인덕턴스를 고려한 보호회로 설계 방법을 소개한다. 또한 설계된 보호회로의 유효성 확인을 위해 수행한 낙뢰 간접영향 검증시험 결과를 보인다.

### [Abstract]

In this paper, we introduce the design consideration of the lightning induced transient protection circuit for the indirect lightning strike on the avionics equipment. The lightning induced surge voltage, which is so-called as indirect effects of lightning, may cause a functional failure or physical damage to the electrical and electronic equipment of aircraft. In order to protect the electrical and electronic equipment of aircraft from the indirect effects of lightning, we should analyze the effect of lightning strike on aircraft and consider applying protection design for each avionics device. However, lightning induced transient protection circuits can have unintended consequences because parasitic inductance elements are exist in PCB and TVS diodes. In this paper, we introduce the design method of the protection circuit considering the parasitic inductance of the protection circuit. In addition, we show the result of verification test performed to validate the protection circuits for indirect effects of lightning.

**Key word** : Lightning induced transient, Indirect lightning, RTCA DO-160G section22, Lightning protection, Parasitic Inductance.

<https://doi.org/10.12673/jant.2017.21.5.459>



This is an Open Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License (<http://creativecommons.org/licenses/by-nc/3.0/>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

Received 14 September 2017; Revised 18 September 2017  
Accepted (Publication) 11 October 2017 (30 October 2017)

\*Corresponding Author; Yong-gi Sim

Tel: +82-42-718-3517

E-mail: yonggi.sim@lignex1.com

# 1. 서론

낙뢰에 대한 대책으로 가장 보편적으로 사용되는 방안은 TVS다이오드를 장비의 입력단에 배치하는 방안이다. 항공기 동체가 낙뢰에 피격 시 낙뢰로 인해 유도된 서지성 전압이 항공기 탑재 장비의 핀이나 케이블을 통하여 입력되는데, 이러한 외부의 순간적인 Stress를 입력단의 Protection 회로에 의하여 억압시켜 내부 회로를 보호하는 방식이다. [1]

그림 1은 일반적인 양방향 TVS 다이오드의 특성곡선이다. 그림에서처럼  $V_{BR}$ 보다 낮은 전압에서는 전류가 거의 흐르지 않지만  $V_{BR}$ 이상의 전압이 인가되면 TVS 다이오드로 급격하게 전류가 흐르게 된다. 낙뢰로 인한 유도 서지(surge) 전압/전류가 인가되었을 때 TVS 다이오드의 이러한 특성을 이용하여 서지 전류가 보호 대상 장비에 인가되지 않도록 한다.

이러한 TVS다이오드를 이용한 보호회로에 서지(surge) 전압이 인가되면, 이상적으로는  $V_{BR}$ 이상의 전압에서 Clamped되어 그림 2와 같은 특성을 보여줘야 하지만, 순간적인 서지(surge) 성 전류에 대해 TVS에 기생(parasitic)하는 인덕턴스로 인해 그림 3과 같은 Overshoot이 발생하게 된다.

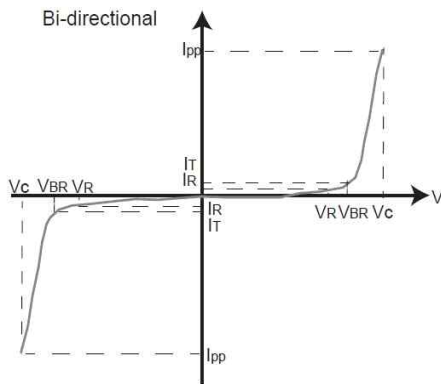


그림 1. 양방향 TVS 다이오드 특성곡선  
Fig. 1. Bi-direction TVS diode characteristic curve.

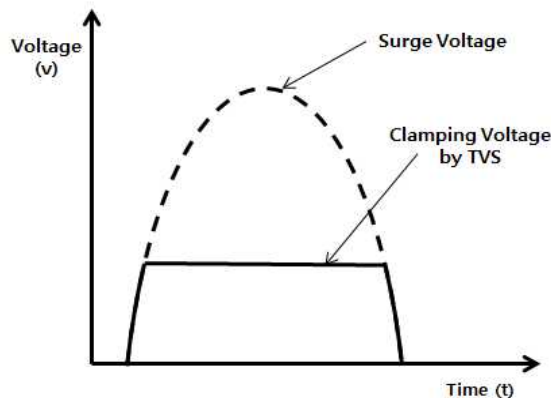


그림 2. 이상적인 보호회로 특성  
Fig. 2. Ideal protection circuit characteristic.

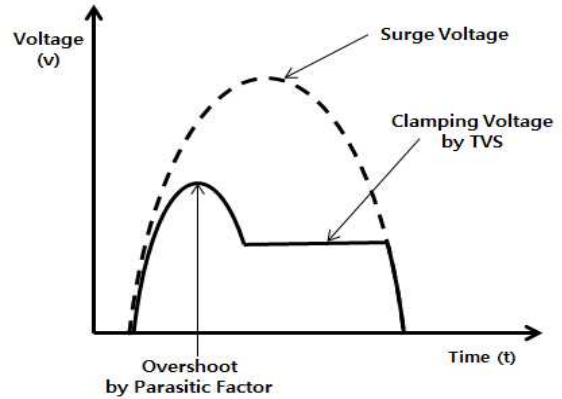


그림 3. 기생요소로 인한 overshoot  
Fig. 3. Overshoot by parasitic factors.

본 논문에서는 간접낙뢰 보호회로에 적용된 TVS다이오드, 인쇄회로기판의 기생 인덕턴스(parasitic inductance)로 인한 영향을 분석하고 보완한 설계 사례와 RTCA DO-160G, section22의 카테고리 A3XXXX를 적용하여 시험을 통해 보완한 설계의 효과를 입증한다.

## II. 간접낙뢰 보호회로 개선설계

### 2-1 기 설계된 간접낙뢰 보호회로

항공기 탑재장비에 간접낙뢰 보호회로를 구성하는 방법에는 케이블을 쉴드타입으로 사용하거나 MOV(metal oxide varister)를 이용하는 방법 등 여러 가지 방안이 있지만, 크기와 무게, 데이터 통신의 왜곡등을 고려하여 일반적으로 양방향 (bi-direction) TVS다이오드를 적용하여 정극성/부극성으로 인가되는 간접낙뢰로 인한 서지로부터 장비를 보호하도록 설계한다.[2]

따라서 간접낙뢰 보호회로에는 그림4에서 보는 것처럼 TVS 다이오드에 기생(Parasitic)하는 성분 때문에 인덕턴스 (Inductance)가 존재하게 된다.

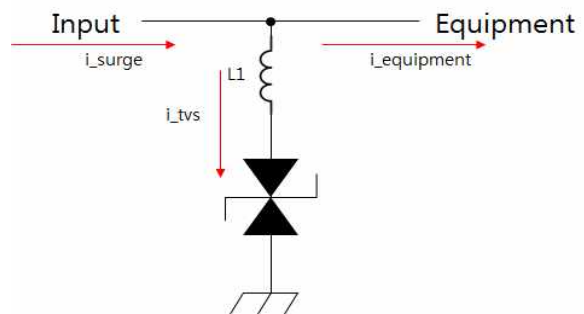


그림 4. 일반적인 간접낙뢰 보호회로  
Fig. 4. Typical protection circuit.

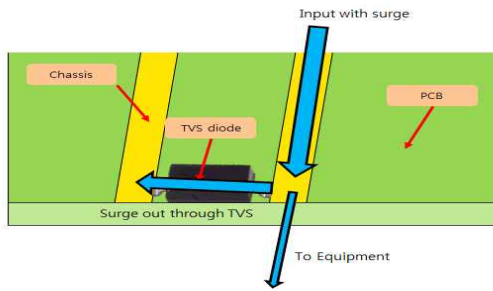
간접낙뢰 보호회로의 효율을 극대화 하기 위해서는 항공기 탑재장비에 전체 입력된  $i_{surge}$ 에서  $i_{equipment}$ 는 최소화 하며  $i_{tvs}$ 는 최대화 해야 한다. TVS다이오드에 기생하는 인덕턴스 성분이 크면 클수록 그림3에서 보이는 Overshoot은 커지게 되고, 이로 인해 순간적으로 발생한 고전압이 항공기 탑재장비 내 IC에서 허용하는 최대치를 넘어서는 경우가 발생하게 된다. 이러한 고전압이 아주 짧은 시간동안 가해진다 하더라도 반복적으로 가해지면 항공기 탑재장비 내 IC에 데미지가 누적되어 성능저하를 일으키거나 심한 경우 파손으로 이어지게 된다.

**2-2 간접낙뢰 보호회로 개선방안**

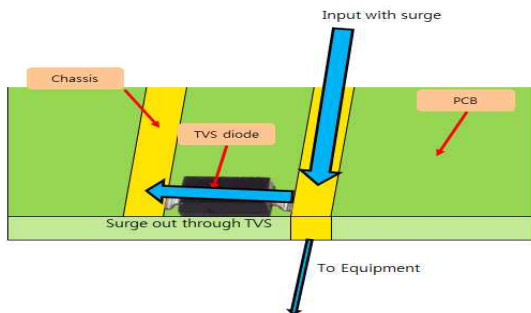
간접낙뢰 보호회로의 개선방안은 ESD 보호회로에 적용하는 PCB 패턴 라우팅과[5] RF설계 시 PCB 회로를 최적화 하는 설계[6]에서 착안하여 두가지 방안을 도출하였다.

첫 번째 방안은  $i_{equipment}$ 를 줄이기 위한 방안인데 이는 PCB의 패턴 라우팅(pattern routing)과 관련이 있다. 간접낙뢰 보호회로를 구성할 때 입력신호와 그 보호회로를 구성할 때 비아홀(via hole)을 이용하는 것이다.

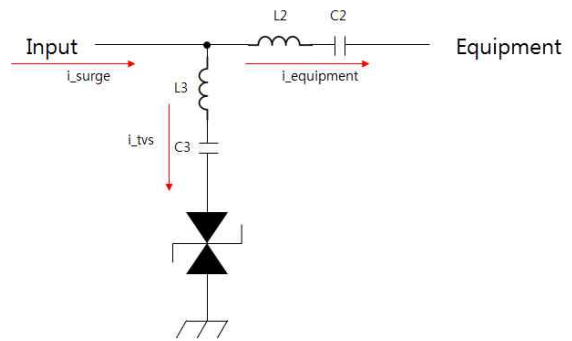
그림5는 비아홀 없이 통상적으로 구성하는 간접낙뢰 보호회로이다. 위 그림을 회로로 나타내면 그림4와 같다. TVS다이오드에 서지전압이 가해져  $V_{BR}$  이상이 되었을 때 대부분의 서지 전류는 TVS다이오드를 통해 흐르게 되고, 항공기 탑재장비 내 IC의 입력 임피던스는 TVS다이오드 보다 상대적으로 높을것이기 때문에 탑재장비 쪽으로는 전류가 거의 흐르지 않을 것이다.



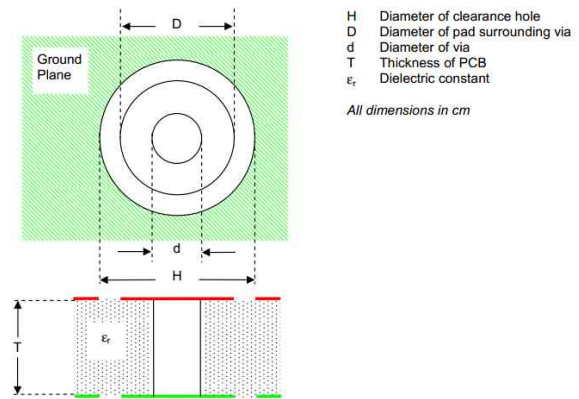
**그림 5. 일반적인 간접낙뢰 보호회로 구성**  
**Fig. 5. Typical protection circuit configuration.**



**그림 6. 비아홀을 이용한 간접낙뢰 보호회로 구성**  
**Fig. 6. Protection circuit configuration using via hole.**



**그림 7. 비아홀을 이용한 간접낙뢰 보호회로**  
**Fig. 7. Protection circuit using via hole.**



**그림 8. PCB 비아홀**  
**Fig. 8. PCB via hole.**

그림6은 비아홀을 통한 간접낙뢰 보호회로이다. 회로로 나타내면 그림7과 같다. PCB의 비아홀을 통하여 항공기 탑재장비로 가는 신호의 임피던스를 높여 서지 전압/전류가 인가되었을 때 TVS다이오드로 서지전류가 더 많이 흐르도록 유도하는 방안이다.

PCB 비아홀의 기생 인덕턴스는 다음과 같이 구할 수 있다.[6]

$$Inductance, L = 2T \left[ \ln \frac{4T}{d} + 1 \right] nH \quad (1)[6]$$

간접낙뢰 보호회로를 구현하는 모듈의 PCB 두께를 3.2T 로 가정하고, PCB 비아의 기생 인덕턴스를 구하면 다음과 같다.

$$L = 2 * 3.2 \left[ \ln \frac{4 * 3.2}{0.77} + 1 \right] nH = 11.673nH \quad (2)$$

보통 SOT-553 패키지의 TVS다이오드가 1나노(nano)H의 인덕턴스를 가지므로[7], 일반적으로 많이 사용되는 1000 W급 TVS다이오드인 DO-214AA 패키지의 TVS다이오드는 더욱 낮은 인덕턴스를 갖을 것이다. 따라서 PCB 비아홀을 이용한 개선 설계를 통해 10배이상의 효과를 볼 수 있을 것으로 보인다.

두 번째 방안은  $i_{tvs}$ 를 늘리는 방안인데 이는 TVS다이오드의 선정과 관련이 있다. TVS다이오드의 인덕턴스는 Axial Leaded 타입에 비해 SMD(surface mount device) 타입이 더 낮은 인덕턴스를 갖고, SMD타입은 5000 W급 TVS다이오드인 DO-214AB 패키지에서 1000 W급 TVS다이오드인 DO-214AA

패키지로 크기가 작아질수록 인덕턴스는 낮아진다. [8] 따라서 각 신호의 특성을 정확히 파악하고 인가되는 신호 레벨에 따른 최적 설계가 필요하다.

예를 들어 MIL-STD-1553B 신호에 그림11의 간접낙뢰 Category A3레벨의 파형4가 인가되는 경우 TVS다이오드를 통해 흐르게 되는 전류값과 TVS다이오드에 흐를 수 있는 최대 (peak) 전류 값은 다음과 같이 구할 수 있다. [3]

전원핀의 Voc는 300 V, Isc는 60 A이다. Peak 전압/전류에 도달하는 시간은 6.4μs이며, peak값 도달 후 그 절반값에 도달하는 시간은 69 μs이다. 인터페이스의 운용전압을 고려하여 ±15 V 이상의 Clamping 전압을 갖는 TVS 다이오드를 선정하여 보호한다. 선정된 TVS 다이오드가 파형4에 대한 내성이 있는지 다음의 과정을 통해 계산한다.

- 1) 인가파형의 임피던스를 구한다.

$$Z_s = 300 V / 60 A = 5 \text{ ohms} \quad (3) [9]$$

- 2) 파형4를 인가했을 때 TVS 다이오드를 통해 흐르는 전류는 다음과 같게 된다.

$$I_{PP} = (V_{oc} - V_c) / Z_s \\ = (300 V - 24.4 V) / 5 = 55.12 A @ 5000 W \\ = (300 V - 27.7 V) / 5 = 55.50 A @ 1000 W \quad (4) [9]$$

여기에서 Vc는 보호회로에 적용된 TVS 다이오드의 Maximum Clamping Voltage 값이다. 계산된 6.9/69 μs 펄스에서의 피크 전류값은 각각 5000 W급 TVS다이오드는 55.12 A이며 1000 W급 TVS다이오드는 55.50 A이다.

- 3) TVS 다이오드의 6.9/69 μs에서의 피크 전류값을 TVS 다이오드의 데이터시트상 Maximum Peak Pulse Current (at 10/1000 μs)를 통해 구한다. 69 μs와 1000 μs에서의 Ppp값은 각 TVS다이오드의 Peak Pulse Power vs time 그래프를 통해 구한다.

먼저 5000 W급 TVS다이오드는

$$I_{PP} = (P_{pp}@69\mu s / P_{pp}@1000\mu s) \\ \times I_{pp}@10/1000\mu s \\ = (12000 W / 5000 W) \times 205 A \\ = 492 A \quad (5) [9]$$

1000W급 TVS다이오드는

$$I_{PP} = (P_{pp}@69\mu s / P_{pp}@1000\mu s) \\ \times I_{pp}@10/1000\mu s \\ = (3000 W / 1000 W) \times 44.4 A \\ = 133.2 A \quad (6) [9]$$

계산 결과 TVS 다이오드의 6.9/69 μs에서의 최대 전류값은 5000 W급은 492 A, 1000 W급은 133.2 A로, 파형4에서 TVS 다이오드에 흐르는 최대 전류보다 크기 때문에 MIL-STD-1553B 신호에는 1000 W급 TVS다이오드를 적용하면 A3수준의 간접 낙뢰로부터 내성이 있음을 알 수 있다. 5000 W급의 다이오드를 적용하면 패키지가 커져 기생 인덕턴스가 높아지므로 부적절한 설계로 볼 수 있다.

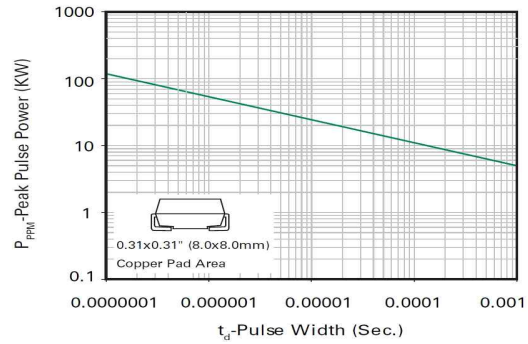


그림 9. 최대펄스전력 vs 펄스시간  
Fig. 9. Peak Pulse Power vs Pulse Time.

### III. 검증시험

간접낙뢰 보호회로에서 PCB비아로 인한 기생 인덕턴스로 인한 효과검증을 위하여 RTCA DO-160G 규격을 적용하여 시험을 수행하였다. [4]

#### 3-1 시험 적용 기준 선정

낙뢰 간접영향 시험은 항공기 탑재 장비의 장착위치와 연동 개념을 고려하여 시험에 적용할 기준을 선정한다.

RTCA DO-160G Section 22 Lightning Induced Transient Susceptibility(이하 “DO-160 낙뢰간접영향 시험”)의 카테고리를 기준으로 핀주입 시험과 케이블 번들 시험으로 수행되며, 본 논문에서는 간접낙뢰 보호회로에서 기생 인덕턴스로 인한 차이점을 보이는데 적합한 핀 주입시험만을 고려하였다. 핀주입 시험에 적용되는 파형(Waveform)은 파형3과 파형4인데, 파형3은 파형4보다 최대(Peak) 전압은 높지만 전류와 인가되는 시간은 적기 때문에 장비에 인가되는 총 에너지 측면에서 고려하면 파형4가 더 가혹한 조건이다. 때문에 본 논문에서 설계된 간접 낙뢰 보호회로의 적합성 확인과 검증시험에는 파형4에 대해서만 고려하였다.[9]

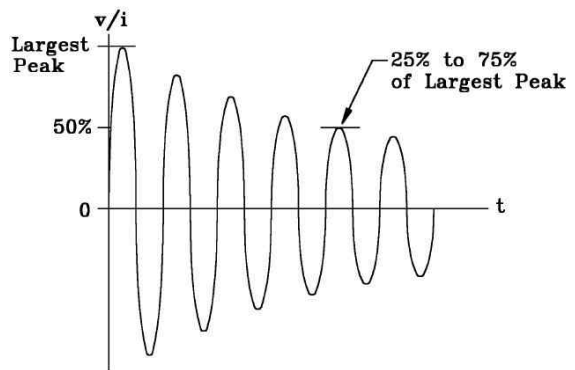


그림 10. 전압/전류 파형3  
Fig. 10. Voltage/current waveform3.

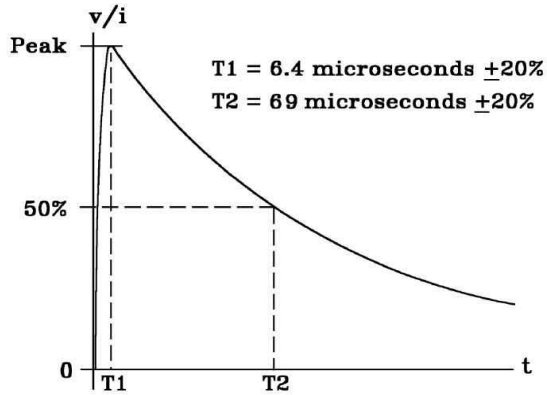


그림 11. 검증시험 적용파형(카테고리 A 전압/전류 파형4)  
 Fig. 11. Verification test waveform(category A voltage/current waveform4).

표 1. 핀주입 시험 레벨

Table 1. Generator setting levels for pin injection.

Level	Waveform	
	3/3	4/1
	Voc/Isc	Voc/Isc
3	600/24	300/60

※ Voc : Open Circuit Voltage  
 ※ Isc : Short Circuit Current

### 3-2 시험 구성

시험 구성은 직접주입(direct injection) 시험 구성을 적용하여 시험대상 장비의 신호용 커넥터 핀에 Transient Generator를 통해 간접낙뢰 파형4를 주입하고 케이스 접지에 을 연결하여 수행한다. 시험대상 장비의 전원은 인가한 상태로 시험한다.

### 3-3 시험 결과

시험시 장비에 인가한 파형은 그림 13과 그림 14와 같다. 각 그림의 좌측은 전압파형, 우측은 전류파형이다. 시험 파형을 인가했을때 스코프를 통해 보호회로의 PCB 비아홀을 통과하기 전과 통과한 후의 파형을 확인하여 개선된 보호회로의 효과를 확인하였다.

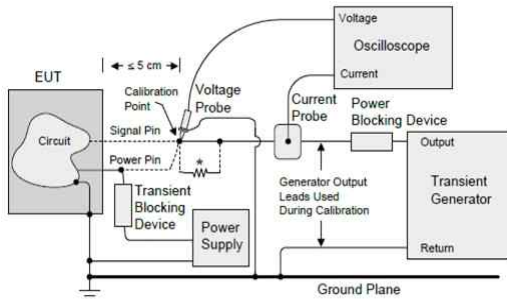


그림 12. 직접주입 시험 구성  
 Fig. 12. Direct injection test setup.

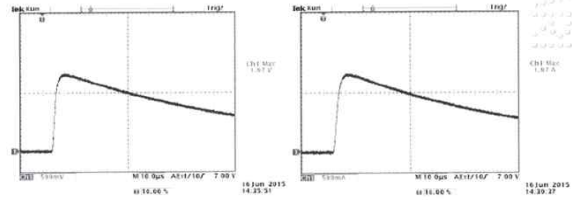


그림 13. 파형4 인가파형 (정극성)  
 Fig. 13. Waveform4 test waveform (positive).

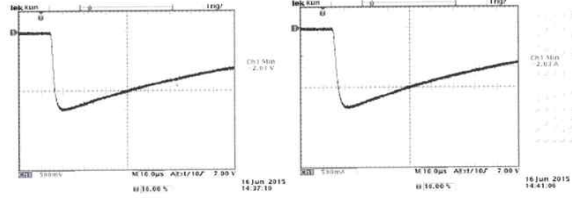


그림 14. 파형4 인가파형 (부극성)  
 Fig. 14. Waveform4 test waveform (negative).

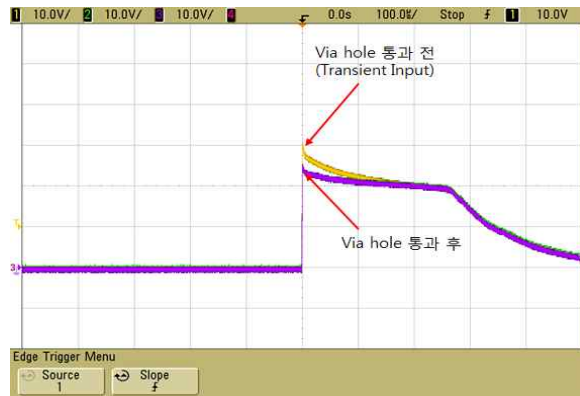


그림 15. PCB 비아홀 적용회로 비교(1)  
 Fig. 15. Comparison of applied circuits for PCB via holes (1).

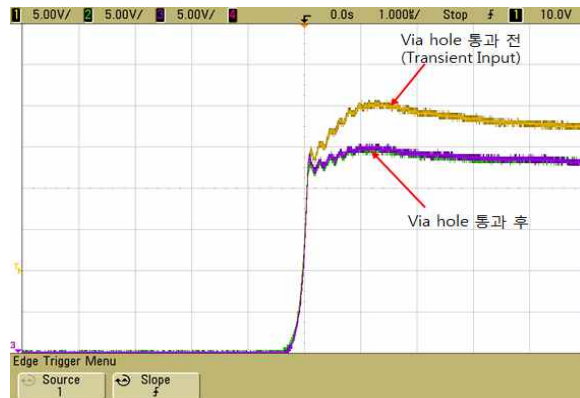


그림 16. PCB 비아홀 적용회로 비교(2)  
 Fig. 16. Comparison of applied circuits for PCB via holes (2).

파형측정 결과 설계한 보호회로가 정상동작하며, PCB 비아홀을 통과하기 전과 그 후를 비교해 보니 Peak에서 약 5V정도 Overshoot이 줄어들음을 확인할 수 있었다.

#### IV. 결 론

본 논문에서는 항공기 탑재 장비의 간접낙뢰 보호회로에서 발생하는 기생 인덕턴스로 인한 영향을 분석하고 개선된 설계를 제안하였다. 또한 개선한 보호회로의 검증을 항공기 탑재장비의 간접 낙뢰 시험에 적용하는 실제 과형을 적용하여 검증하였다.

국내개발 항공기에 탑재되는 컴퓨터와 같은 항공전자 장비 중 국산 장비가 차지하는 비율이 높아질 것으로 예상되며 항공기 탑재장비의 간접낙뢰 시험에 대한 요구가 점차 증가할 것으로 예상된다.

본 논문에서 다룬 간접낙뢰 보호회로 설계 시 고려해야 할 사항들을 통해 향후 유사 장비 개발 시 도움이 될 것으로 예상된다.

#### References

- [1] Y. H. Cheon, S. P. Lee, and J. H. Park, "Considering the multi-purpose display designed for aircraft lightning protection," *Journal of Advanced Navigation Technology(JANT)*, Vol. 18, No. 5, pp. 445~454, Oct. 2014
- [2] S. H. Han, "Certification of aircraft system and avionics equipment against lightning indirect effect," *Aerospace Engineering and Technology*, Vol. 4, No. 1, pp. 248~259, Jul. 2005
- [3] Y. G. Sim, T. S. Ahn, J. H. Park, J. P. Han, and S. H. Yang, "Development and verification of lightning induced transient protection device for avionics computer," *Journal of Advanced Navigation Technology(JANT)*, Vol. 19, No. 5, pp. 395~402, Oct. 2015
- [4] Radio Technical Commission for Aeronautics Inc : RTCA/DO-160G, Environmental Conditions and Test Procedures for Airborne Equipment, Section22 Lightning Induced Transient Susceptibility, RTCA, Inc : 1828 L Street, NW Suite 805 Washington, DC 20036, pp. 22-1-22-42 , Dec. 2010.
- [5] Guy Yater, ESD Protection Layout Guide, Texas Instruments, 75265 Dallas, Texas, SLVA680, Feb, 2015
- [6] RF Design Guidelines:PCB Layout and Circuit Optimization, SEMTECH, 200 Flynn Road Camarillo, CA, AN 1200.04, 2006
- [7] Application Hints for Transient Voltage Suppression Diode Circuits, ON Semiconductor, 19521 E. 32nd Pkwy, Aurora, Colorado, AND8232/D Rev.1, May 201.6
- [8] PCB Design Guidelines that Maximize the Performance of TVS Diodes, ON Semiconductor, 19521 E. 32nd Pkwy, Aurora, Colorado, AND8230/D Rev.2, May 2016.
- [9] Mel Clark, Lightning Protection for Aircraft per RTCA/DO-160D and ARINC 429 Protocol, Microsemi Corporation, Scottsdale, AZ, MicroNote 126, 2004
- [10] TVS Diode Surface Mount - 1000W > 1KSMB series, Littlefuse Inc : 8755 Higgins Rd #500, Chicago, IL 60631, pp. 60~65, Oct. 2014.
- [11] TVS Diode Surface Mount - 5000W > 5.0SMDJ series, Littlefuse Inc : 8755 Higgins Rd #500, Chicago, IL 60631, pp. 90~95, Oct. 2014.



**심 용 기 (Yong-gi Sim)**

2012년 02월 : 충남대학교 메카트로닉스공학과 (공학사)  
2011년 10월 ~ 현재 : LIG넥스원 항공연구소 선임연구원  
※ 관심분야 : 항공전자, 항공기 탑재 컴퓨터, 항공기용 무장제어 컴퓨터



**조 성 진 (Seong-jin Cho)**

2016년 08월 : 중앙대학교 전자전기공학부 (공학사)  
2016년 07월 ~ 현재 : LIG넥스원 항공연구소 연구원  
※ 관심분야 : 항공전자, 항공기 탑재 컴퓨터, 항공기용 무장제어 컴퓨터



**김 성 훈 (Sung-Hun Kim)**

2001년 02월 : 아주대학교 전자공학 (공학사)  
2001년 05월 ~ 2010년 11월 : LIG넥스원 구미연구소 선임연구원  
2011년 06월 ~ 현재 : LIG넥스원 항공연구소 수석연구원  
※ 관심분야 : 항공전자, 항공기 탑재 컴퓨터, 항공기용 무장제어 컴퓨터



**박 준 현 (Jun-hyun Park)**

1994년 2월 : 한국항공대학교 항공전자공학과 (공학사)  
2011년 2월 : 충남대학교 컴퓨터공학과 (공학석사)  
1994년 2월 ~ 현재 : LIG넥스원 항공연구소 수석연구원  
※ 관심분야 : 항공전자, 항공기용 무장제어 컴퓨터, 항공기용 비행제어 컴퓨터



**한 종 표 (Jong-pyo Han)**

2007년 2월 : 한양대학교 전자전기컴퓨터공학부 (공학사)  
2009년 2월 : 한양대학교 전기공학과 (공학석사)  
2009년 3월 ~ 현재 : 국방과학연구소 제7기술연구본부 선임연구원  
※ 관심분야 : 항공전자, 항공기 탑재 컴퓨터