https://doi.org/10.6113/TKPE.2017.22.5.440

비선형부하에 의해 발생하는 고조파 보상을 위한 독립형 또는 계통연계형 인버터 제어기 설계

신찬호[1], 임경배[1], Simatupang Desmon Petrus[1], 최재호†

Controller Design of Stand-Alone or Grid-Connected Inverter to Compensate Harmonics Caused by Nonlinear Load

Chanho Sin[1], Kyungbae Lim[1], Simatupang Desmon Petrus[1], Jaeho Choi†

Abstract

This paper proposes a controller design of a distributed source inverter in stand-alone mode or grid-connected mode to compensate the current or voltage harmonics caused by local nonlinear load. The PR-based multi loop controller has been used to improve the dynamic performance of the system and to compensate the output voltage or grid current harmonics. The multi-loop controller consists of an outer current controller and an inner voltage controller for the output voltage control in stand-alone mode. In grid-connected mode, an outer current controller is added to the output voltage controller for the grid current control. The design performance of each controller is described through the Root locus and Bode plot of the transfer functions. The validity of the proposed control algorithm and design parameters has been verified through the PSiM simulation and experimental results.

Key words: Grid-connected inverter, Stand-alone inverter, PR(Proportional Resonant) controller, Harmonics compensation, Nonlinear load

1. 서 론

일반적으로 마이크로그리드는 신재생에너지전원 및 에너지저장장치를 포함하는 분산전원들이 배전계통에 도입되고 이들의 적절한 제어를 통해 배전계통과 연계 혹은 독립운전이 가능한 전력공급시스템으로 정의한다[1]. 마이크로그리드는 기존의 전력계통과 연결되어있는 계통연계형 마이크로그리드와 도서 지역과 같이 계통공급이 불가능한 지역에 독립적으로 운용할 수 있는 독립형 마이크리드로 구분된다. 계통과 연결된 스위치가 OFF일 때는 독립운전모드로 동작한다. 독립운전모드에서 분산발전 기반의 인버터는 계통연계 없이 전체 지역적 부하의 수요를 담당해야 하기 때문에 전압원 으로 정의된다. 그러므로 출력전압을 원하는 전압으로 유지시켜주기 위한 전압제어가 필수적이고 전압제어에 대한 많은 연구가 진행되었다[2].

독립운전모드로 동작하다가 계통 복전시 계통과 연결된 스위치가 ON 되었을 때 계통과 연계되어 계통연계모드로 동작한다. 계통연계모드에서는 분산발전 기반의 인버터가 계통에 대해서 전류원 또는 보조 전력원으로 정의된다. 독립운전모드에서 비선형부하에 의한 전압왜곡 현상이 발생하는데 이 문제해결을 위한 연구가 진행되었다[3]. 계통연계모드에서는 비선형부하에 의한 전류 고조파 주입으로 계통전류의 왜곡이 발생하므로 이에 대한 해결방안이 필요하다.

고조파 전류를 보상하기 위해 수동필터와 능동필터에 대한 연구가 많이 진행되었다[4]. 수동필터는 고조파 전류를 바이패스 하기 위해 L과 C를 직렬로 조합하여 특정 차수에 대하여 낮은 임피던스를 만들어 주는 방식이다. 하지만 각 차수의 주파수마다 설치해야 하는 불편함이 있고 과부하에 의한 과열 및 소손의 우려가 있다. 능동필터는 보상하고자 하는 부하에 병렬로 접속되어 전류센서를 사용해서 부하전류를 검출하고 전류제어기를

Paper number: TKPE-2017-22-5-9
Print ISSN: 1229-2214 Online ISSN: 2288-6281
† Corresponding author: choi@cbnu.ac.kr, School of Electrical Eng., Chungbuk National University
Tel: +82-43-261-2425, Fax: +82-43-276-7217
[1] School of Electrical Eng., Chungbuk National University
Manuscript received July 19, 2017; revised Aug. 14, 2017; accepted Sep. 6, 2017

통해 고조파를 보상하는 방식을 사용한다. 능동필터는 수동필터에 비해 상대적으로 우수한 성능을 발휘하지만 비용적인 문제점이 발생하게 된다.

수동필터나 능동필터와 같은 부가적인 장치를 사용하지 않고 분산발전 기반의 인버터의 적절한 제어를 통해서 고조파를 보상하는 방식에 대한 연구가 진행되었다[5]. 이와 같은 방식은 기존의 분산발전 시스템이 계통이나 부하로 전력을 공급하는 방식에 고조파 보상 기능이 추가된 형태를 말한다.

고조파 전류를 보상하기 위해서는 부하의 전류 고조파를 정확히 검출하여 적용하는 것이 중요하고 그렇기 때문에 고조파 검출 방법이 많이 연구되었다. 예를 들면 푸리에변환 기반의 검출 방식[6], 순시 유효 및 무효전력을 이용한 검출 방식[7], 일반적인 2차 적분기를 이용한 검출 방식[8] 등이 존재한다. 하지만 이런 방식들은 제어기의 연산을 증가시키는 단점을 가지고 있다.

그 대안으로 고조파 검출이 없는 방법이 제안되었다[9]. 부하전류를 검출하지 않고 계통전류를 직접 정현파로 제어하는 방식이다. 하지만 이 방법은 부하전류가 전류 제어루프에서 왜란으로 작용해 시스템의 안정성에 영향을 미칠 수 있는 단점이 있다. 이를 해결하기 위해 최근 하이브리드 전압 및 전류제어 방식이 고조파 검출 없이 비선형부하의 고조파 보상이 가능하도록 제안되었다[10]. 이때 기본파에 대한 전류기준치는 전력 기준치에 의해 계산되어진다. 하지만 PoC (Point of Connection) 전압이 배전 계통의 전력 흐름의 변동에 민감한 것을 고려했을 때 전류 기준치의 오차를 야기시킬 수 있다. 이러한 전류 기준치의 오차는 고조파 보상 기능에 영향을 줄 수 있다.

이를 해결하기 위해 기본파와 고조파에 대한 2개의 제어지령을 갖는 전류제어기가 연구되었다[11]. 제어기는 기본파 전류제어와 비선형부하의 고조파 전류를 보상할 수 있는 고조파 보상 제어기로 구성되었다. 이는 기본파 기준치와 고조파 기준치가 독립적이기 때문에 고조파 기준치가 기본파 기준치의 변동에 영향을 받지 않는 장점이 있다. 하지만 공진제어기 파라미터의 설계부분이 언급되어 있지 않아 다른 시스템에 적용하기 어려움이 존재하는 단점이 있다. PR 기반의 제어기 파라미터 설계 부분을 고려하여 고조파를 보상하는 연구가 진행되었다[12]. 하지만 독립운전모드에서만 진행이 되어 계통연계형 인버터에 적용하는 데에는 제한점이 존재 한다.

본 논문에서는 독립형 또는 계통연계형 인버터에서 고조파 보상을 위한 PR 기반의 제어기 파라미터 설계를 체계적으로 제시하였다. 독립운전모드에서의 전압제어기의 설계를 수행하고 이를 기반으로 계통연계운전모드에서의 전류제어기를 설계하여 각각의 파라미터의 변화에 따른 특성을 분석하여 구체적인 게인 값 설정을 수행한다. 설계된 파라미터를 이용하여 독립운전모드와 계통연계운전 모드에서 비선형부하에서 발생하는 고조파보상

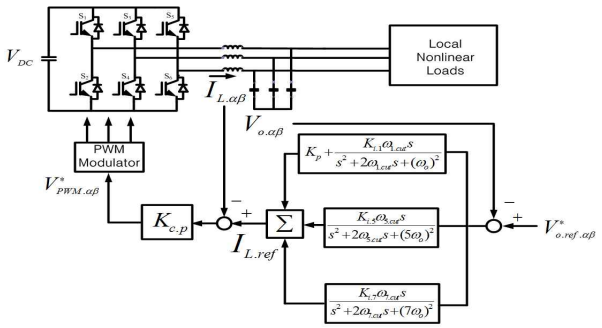


Fig. 1. Voltage control scheme for P+MR controller.

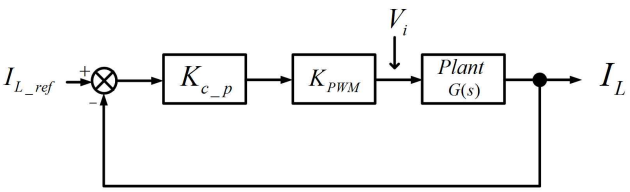


Fig. 2. Block diagram of the inner current controller.

기능을 수행하고 제어성능을 PSiM 시뮬레이션과 실험을 통하여 검증하였다.

2. 독립형 인버터 제어기 설계

독립운전모드에서 인버터는 전압 고조파를 보상하기 위해 P+MR (Proportional+Multi Resonant) 제어기를 사용한다. 그림 1은 독립형 인버터에서 P+MR 제어기 기반의 전압제어 방식을 보인다. 인버터와 LC 필터와 비선형부하로 구성되었고 제어기는 외부 전압제어기와 내부 전류제어기로 구성되었다. 비선형부하로 인해 발생하는 고조파를 보상하기 위해서 5차, 7차 고조파보상 제어기를 추가하였고 각각의 제어기에 대한 파라미터를 설계하고 비교함으로써 전압제어기의 성능을 확인한다.

2.1 내부 전류제어기 설계

그림 2는 내부 전류제어기 블록선도를 나타낸다. K_{c_p}와 K_{PWM}은 전류제어기의 비례이득과 PWM이득을 나타낸다. $G(s)$는 LC 필터의 전달함수를 나타내고 식 (1)처럼 나타낼 수 있다.

$$G(s)=\frac{I_L(s)}{V_i(s)}=\frac{sC}{s^2LC+1} \tag{1}$$

식 (1)을 그림 2에 적용하여 전체 전류제어기의 전달함수를 도출하면 식 (2)로 나타낼 수 있다.

$$\frac{I_L(s)}{I_{L_ref}(s)}=\frac{sK_{c_p}K_{PWM}C_f}{s^2L_iC_f+sK_{c_p}K_{PWM}C_f+1} \tag{2}$$

그림 3은 앞에서 구했던 식 (2)의 특성방정식에 대한

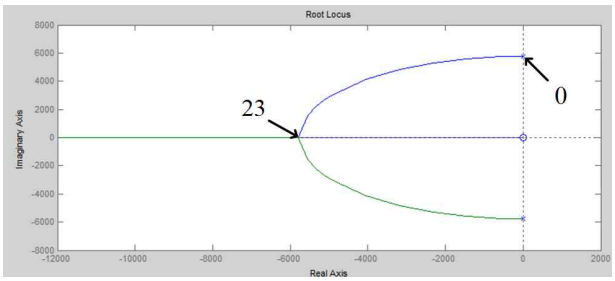


Fig. 3. Root locus of current control loop with various K_{c_p}.

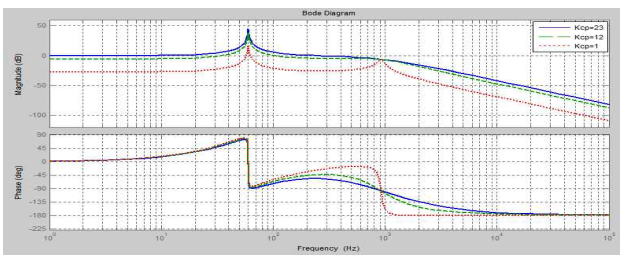


Fig. 4. Bode plot of voltage loop transfer function with different K_{c_p}.

근궤적을 나타낸다. K_{c_p} 값의 변화에 따라서 근궤적이 나타나게 되고 K_{c_p} 값이 23일 때 시스템 진동특성이 제거되는 것을 확인할 수 있다. 그림 4는 K_{c_p} 값의 변화에 따른 전압제어기의 보데선도를 나타낸다. K_{c_p} 값이 1에서 23까지 변화할 때의 시스템 특성을 살피면 LC 공진이 23일 때 거의 제거된 것을 확인할 수 있다. 그림 4에서 보는 것처럼 K_{c_p}이 23보다 큰 지점에서 시스템 공진이 제거되고 안정적이지만 이득이 크면 클수록 제어기 위상여유가 줄어드는 문제점도 발생하게 된다. 따라서 시스템 공진을 제거하는 부분과 제어기 위상여유 두 가지를 고려하여 K_{c_p} 값을 선정해야 한다. 본 논문에서는 이상의 두 가지를 모두 만족시키도록 K_{c_p} 값을 23으로 선정하였다.

2.2 외부 전압제어기 설계

2.2.1 비례공진 기반 제어기

기존의 많은 연구에서 전압이나 전류를 제어하기 위해 PI (Proportional Integral) 제어기가 일반적으로 사용되어졌다. 그러나 비선형 부하나 불평형 부하에 의한 고조파를 보상하기 위해서 PI 제어기보다 PR 제어기를 사용하는 것이 유리하다[3]. 이는 보상하여야할 고조파가 늘어날수록 PI 제어기는 dq변환을 통해 각각의 성분에 대한 고조파 보상설계가 개별적으로 구성되어야 하지만, PR제어기를 사용하면 고조파 성분의 제어기를 추가하기만 하면 되므로 PI 제어기 보다 매우 간편하다.PR제어기의 기본 식은 식 (3)처럼 주어진다.

$$H_{PR} = K_p + \frac{K_i \omega_{cut} s}{s^2 + 2\omega_{cut} s + w_o^2} \tag{3}$$

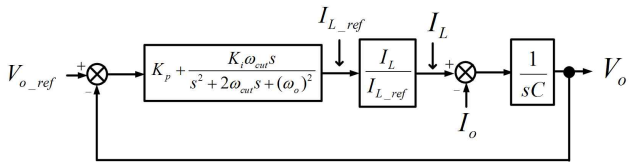


Fig. 5. Block diagram of the outer voltage controller.

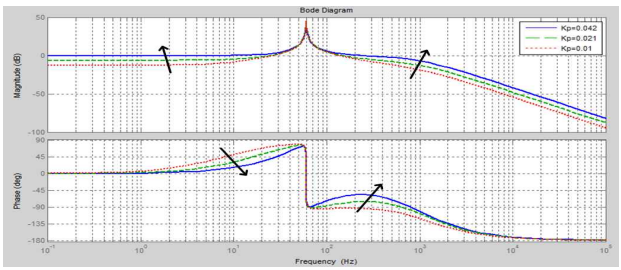


Fig. 6. Bode plot of voltage loop transfer function with different K_p.

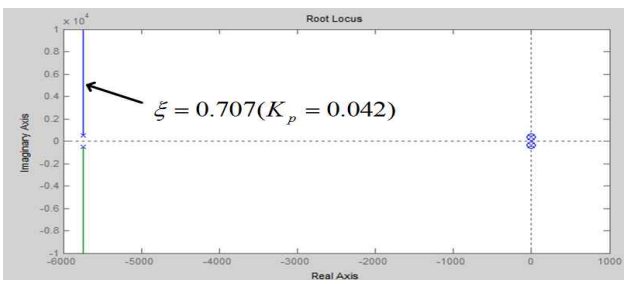


Fig. 7. Root locus for K_p variation ($K_i = 0$).

그림 5는 기본파 성분에 대한 전압제어기의 블록선도를 나타낸다. 제어기는 PR 제어기를 사용하였고 K_p와 K_i는 각각 비례이득과 공진이득을 나타낸다. 전압 기준치와 출력전압의 오차가 PR 제어기의 입력이 되고 출력은 전류 기준치가 된다. 전류 기준치는 내부 전류제어기를 거쳐 인덕터에 흐르는 전류의 기준치가 되고 이 전류와 출력전류의 차이만큼 캐패시터에 흐르는 전류가 된다. 캐패시터에 흐르는 전류에 캐패시터의 임피던스를 곱해주어 최종적으로 출력전압이 나오게 되고 이 출력전압은 다시 전압제어기의 입력에 궤환되는 형태로 구성되어 있다. 그림 6은 K_p 값에 따른 전압제어기 전달함수 보데선도를 나타낸다. K_p 값을 0.01, 0.021, 0.042로 증가시키면서 확인하였고 그림에서 보이는 것처럼 K_p 값이 시스템 과도특성에 영향을 주는 것을 확인할 수 있다. 따라서 우선적으로 K_p 값을 먼저 설계하고 그 이후에 정상상태 오차를 제거하기 위한 K_i 값을 설계한다[3].

2.2.2 K_p, K_i 제어기 게인 값 선정

전압제어기의 대역폭은 주로 비례이득 K_p에 의해 결정된다. 따라서 K_p 값을 결정할 때 K_i 값은 0으로 가정하고 구할 수 있다. 우선 그림 5로부터 전압제어기 전체 전달함수를 식 (4)처럼 나타낼 수 있다. 식 (4)는 내부전

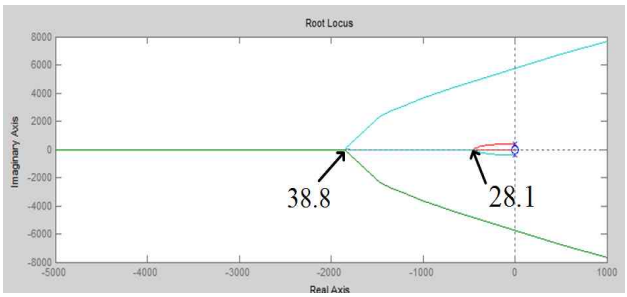


Fig. 8. Root locus for K_i variation ($K_p = 0$).

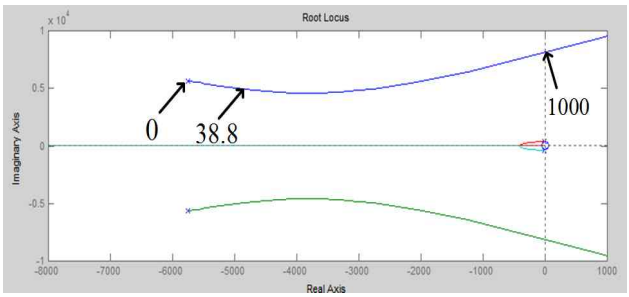


Fig. 9. Root locus for K_i variation ($K_p = 0.042$).

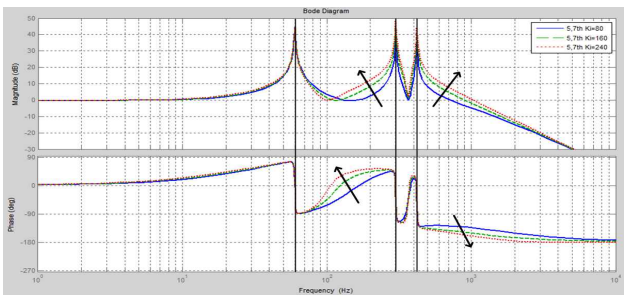


Fig. 10. Bode plot of voltage controller with harmonics compensation for $K_{i_5,7th}$ variation.

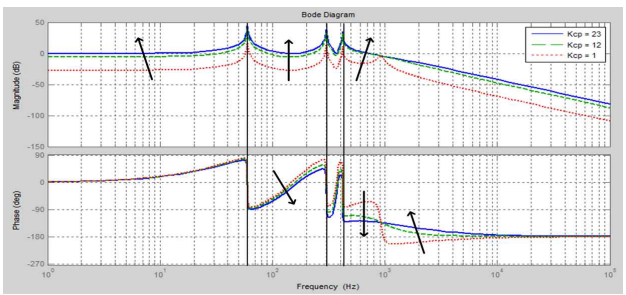


Fig. 11. Bode plot of voltage controller with harmonics compensation for K_{c_p} variation.

류제어기를 포함하는 전압제어기의 폐루프 전달함수이다. 식 (4)에서 a는 ω_{cut}을 나태내고 b는 ω_o^2을 나타낸다.

$$\frac{V_o}{V_{o_ref}} = \frac{s^2K_pK_c + s(K_pK_ca + K_iK_c) + K_pK_cb}{\left\{\begin{array}{l} s^4LC + s^3(K_cC + aLC) \\ + s^2(aK_cC + bLC + 1) + s(a + bK_cC) + b \end{array}\right\}} \quad (4)$$

식 (4)의 특성방정식을 이용하여 그림 7처럼 K_p의 근궤적을 구할 수 있다. 그림 7에서 감쇠비가 1인 경우 K_p 값은 매우 작다. 하지만 K_p 값이 너무 작으면 제어기 대역폭이 작아지고 높은 주파수 대역에서의 이득 값이 작아지기 때문에 무조건 낮은 값으로 설계하기 어려운 부분이 존재한다. 그렇기 때문에 감쇠비가 약 0.707인 부분에서의 K_p 값을 선정하였다. 그림 6에서 보여진 것처럼 K_p 값이 0.042에 근접할수록 시스템 안정성과 위상여유가 증가하는 것을 알 수 있다. 따라서 본 논문에서는 적절한 K_p 값을 0.042로 선정하였다.

그림 8과 9는 K_p가 0과 0.042인 경우에 대한 K_i의 근궤적을 나타내었다. 그림 8에서 K_i 값이 28.1에서 38.8 사이일 때 시스템 진동이 제거되는 것을 알 수 있다. 본 논문에서는 K_i 값을 30으로 선택하였다. 적절한 K_i 값을 선정했는지 확인하기 위해서 그림 9에서 보인 것처럼 K_p 값을 추가하여 근궤적을 확인하였다. 그림 9에서 K_i 값이 0에서 38.8까지 변화하는 구간에서 감쇠비를 확인해보았을 때 약 0.707로 나타났다. 이것으로 K_p는 시스템 과도특성에 영향을 미치는 것을 다시 확인하였다.

그림 10은 고조파 보상이 포함된 전압제어기 개방회로 전달함수에 대한 보데선도를 나타낸다. 5차, 7차 공진 게인 값의 변화에 따라서 비교하였다. 5차, 7차 공진이득을 80, 160, 240 세 가지로 비교해 보았을 때 이득 값이 커지면 커질수록 위상여유가 작아져 시스템이 불안정해지는 것을 알 수 있다. 따라서 5차, 7차 공진이득이 80인 경우에 가장 시스템이 안정하다고 볼 수 있다. 하지만 공진이득이 낮아지면 낮아질수록 고조파 보상 성능이 줄어드는 문제점이 발생한다. 본 논문에서는 시스템 안정성과 고조파 보상성능 en 가지를 모두 적절하게 고려하여 5차, 7차 공진이득을 80으로 선정하였다.

그림 11은 내부 전류제어기 이득의 변화에 따라서 고조파 보상이 포함된 전압 제어기의 보데선도를 보여준다. 전류제어기 이득이 1인 경우 LC 필터 공진에 의한 영향이 존재함을 확인할 수 있다. 앞에서 구했던 전류제어기 이득이 23 이상일 때 LC 공진이 제거됨을 알 수 있다. 하지만 전류제어기 이득이 너무 크게 되면 그림 11에 보이듯이 위상여유가 점점 줄어들게 되고 제어기 대역폭이 커지게 되어 스위칭 주파수에 대한 여유가 줄어들게 된다. 따라서 LC 공진을 고려하고 시스템 안정성을 고려하여 적절한 전류제어기 이득을 확인하였고 각각 다른 전류제어기 이득을 비교함으로써 전류제어기 이득 값을 23으로 선정하였다.

3. 계통연계형 인버터 제어기 설계

계통연계형 인버터에서는 인버터가 계통과 연계되어 부하에 전력을 공급하기도 하고 계통으로 전력을 공급

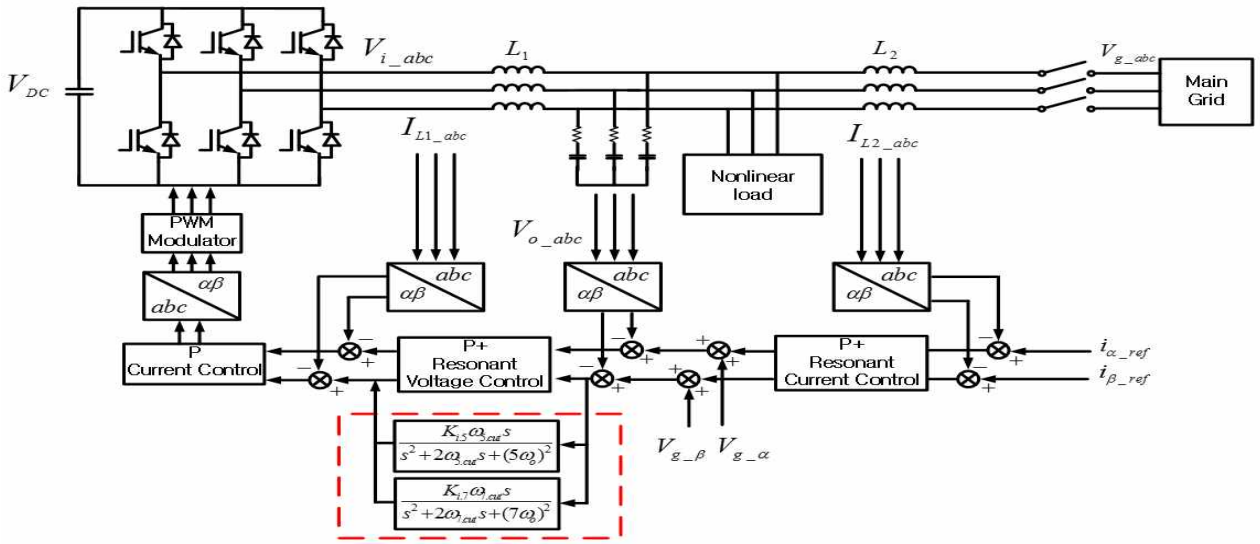


Fig. 12. Configuration of overall inverter system with controller for harmonics compensation.

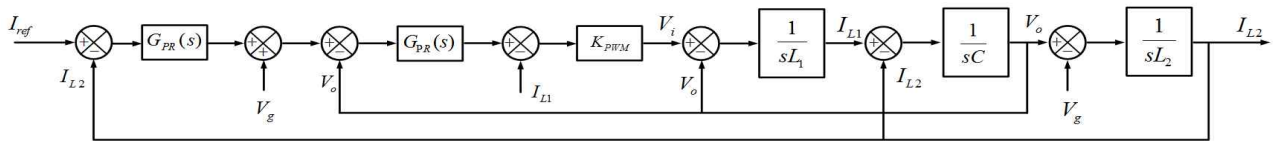


Fig. 13. System block diagram of grid-connected inverter.

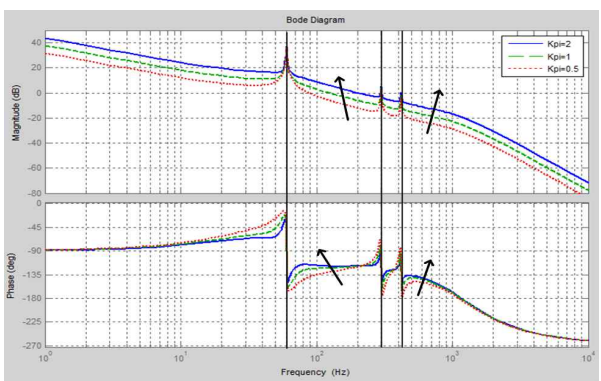


Fig. 14. Bode plot of current controller with harmonics compensation for current gain variation.

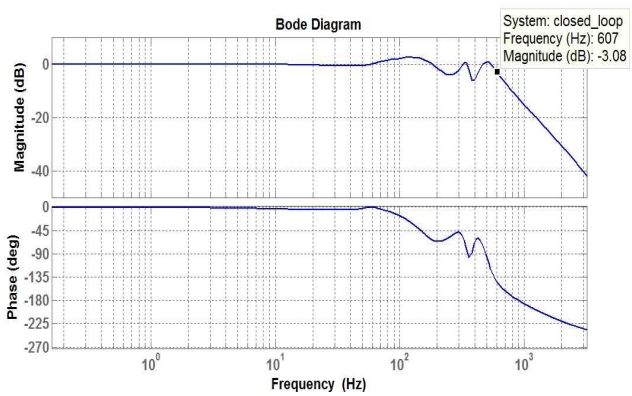


Fig. 15. Bode plot of overall closed-loop transfer function.

$$G_c(s)=(K_{pi}+\frac{K_{ii}\omega_{cut}s}{s^2+2\omega_{cut}s+\omega_o^2})\frac{s^2K_pK_c+s(K_pK_ca+K_iK_c)+K_pK_cb}{s^4LC+s^3(K_cC+aLC)+s^2(aK_cC+bLC+1)+s(a+bK_cC)+b}(\frac{1}{sL_2}) \quad (5)$$

하기도 한다. 독립운전모드에서는 인버터가 지역적 부하를 모두 담당하는 전압원으로 정의되었다면 계통연계모드에서 인버터는 전류원으로 정의된다. 따라서 전류제어를 통해 계통전류를 제어하도록 하도록 앞에서 설계했던 전압제어기를 포함하는 전류제어기를 고려하였다. 그림 12는 제어기가 포함된 계통연계형 인버터 회로도를 나타낸다. 독립운전모드에서 설계된 제어기를 기반으로 외부 전류제어기를 추가하여 구성하였다. 외부 전류제어기는 PR 기반의 제어기를 사용하여 기본파에 대한 제어를 담당하게 되고 고조파 보상은 제어기 대역폭이 상대적으로 큰 전압제어기에 적용하였다. 제어기 전달함수는 식 (4)에서 구한 전압제어기 전달함수에 전류제어기와 필터 리액터가 추가된 형태로 식 (5)의 형태로 나타낸다. 그림 13은 전체 시스템 제어 블록다이어그램을 나타낸다. 앞서 설계된 전압제어기에 외부에 전류제어기가 추가된 형태로 구성되어 있다.

그림 14는 외부 전류제어기의 게인 값을 0.5에서 2까지 변화시키면서 전체 전류제어기의 개방회로 전달함수

TABLE I
SIMULATION PARAMETER

Parameter		Value
DC link voltage		400 [V]
Switching frequency		5 [kHz]
Filter capacitor		15 [uF]
Filter inductor L_1, L_2		2, 1 [mH]
Outer current controller	P gain (K_{pi})	2
	R gain (K_{ii})	100
Inner voltage controller	P gain (K_p)	0.042
	R gain (K_i)	30
	R gain ($K_{i_5^{th}}$)	80
	R gain ($K_{i_7^{th}}$)	80
Inner current controller	P gain (K_{c_p})	23

특성을 비교하였다. 전류 제어기의 이득이 커지면 커질수록 제어기 대역폭이 커지고 위상여유도 증가하는 것을 확인할 수 있다. 하지만 이득을 너무 크게 가져가면 내부 전압제어기와의 대역폭에 대한 여유가 부족해지기 때문에 제어기 대역폭과 위상여유 두 가지를 고려하여 외부 전류제어기 이득을 2로 선정하였다. 외부 전류제어기의 공진이득의 변화에 따른 전달함수 보데 선도 특성도 확인하였는데, 외부 전류제어기에 고조파 보상이 포함되지 않기 때문에 기본파 제어에만 영향을 주게 된다. 고조파 보상은 앞에서 확인한 것처럼 내부 전압제어기에 적용된다. 따라서 외부 전류제어기의 공진이득은 오직 기본파에 대해서만 적용되고 1에서 100까지 비교해보았을 때 값이 커지면 커질수록 기본파에 대한 크기는 커지지만 위상여유가 점점 작아지는 경향을 보이게 된다. 따라서 기본파에 대한 크기와 위상여유를 고려하여 외부전류제어기의 공진이득은 100으로 선정하였다. 그림 15는 앞에서 설계된 이득을 식 (5)에 적용하여 폐루프 전달함수를 보데선도로 나타내었다. 보상해야할 5차, 7차 주파수대역 보다 제어기 대역폭이 크게 설계된 것을 확인할 수 있고 이를 통해 계통연계형 인버터에서 비선형부하에 의해 발생하는 5차, 7차 고조파에 대한 보상을 시뮬레이션 및 실험으로 검증하였다.

4. 시뮬레이션

시뮬레이션은 독립운전모드에서의 전압제어와 계통연계모드의 전류제어에 대해서 진행하였다. 표 1은 시스템과 제어기의 파라미터 값들을 보인다.

그림 16은 독립운전모드에서 고조파 보상 이전의 출력전압을 나타내었다. 비선형부하로 인해 출력전압이 왜곡되었고 THD는 약 9%로 나타났다. FFT 분석을 통해

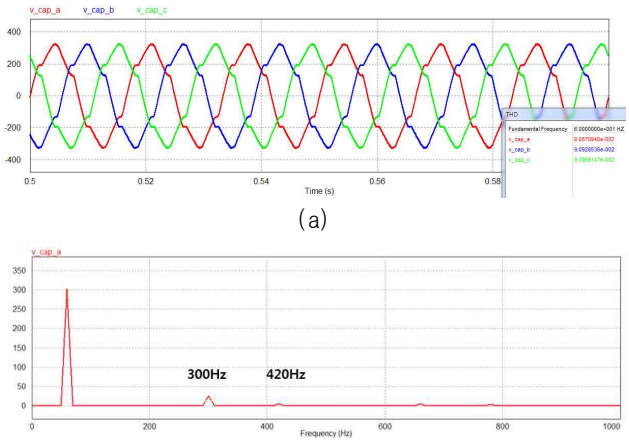


Fig. 16. Output voltage before harmonics compensation: (a) Voltage waveform (b) voltage FFT.

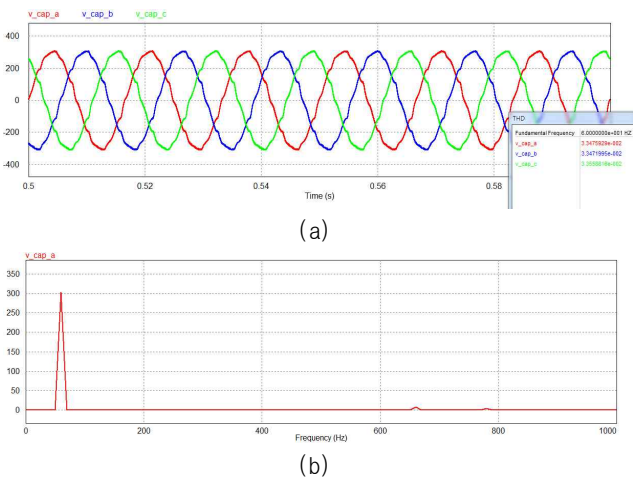


Fig. 17. Output voltage after harmonics compensation: (a) Voltage waveform (b) voltage FFT.

서 5차, 7차의 고조파가 존재함을 확인하였다. 이를 보상하기 위해서 고조파 보상 제어기를 추가한 결과를 그림 17을 통해 확인할 수 있는데 보상결과 THD가 약 3%로 감소하였음을 확인하였다. FFT 분석 결과 5차, 7차 고조파의 크기가 매우 감소한 것을 확인할 수 있다.

인버터가 계통연계형으로 동작할 때 전류제어기의 동작을 확인하기 위한 시뮬레이션을 진행하였다. 그림 18은 선형부하조건에서 계통전류 및 캐패시터 전압을 나타낸다. 선형부하조건이기 때문에 고조파는 포함되지 않고 계통전류가 정현파로 제어되는 것을 먼저 확인하였다. 그림 19는 비선형부하가 연결되었을 때 (a)는 보상 전 캐패시터 전압, (b)는 부하 전류, (c)는 보상 전 계통 전류를 각각 나타낸다. 보상 전 캐패시터 전압의 THD는 1.7%이고 계통 전류 THD는 약 14%로 측정되었는데 비선형부하의 영향으로 계통전류의 THD가 많이 왜곡되었다. 그림 20은 캐패시터 전압과 계통 전류의 FFT를 나타내었는데, FFT 분석을 통해서 5차, 7차 고조파가 존재하는 것을 확인할 수 있다. 그림 21은 고조파 보상

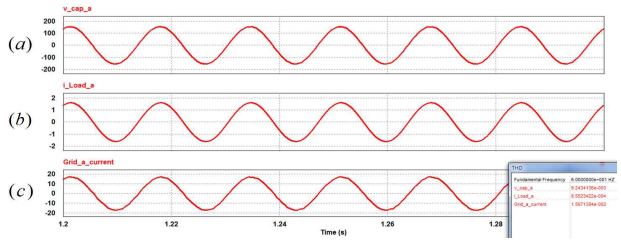


Fig. 18. Voltage and current waveforms in linear load condition: (a) Cap voltage (100V/div), (b) load current (1A/div), (c) grid current (10A/div).

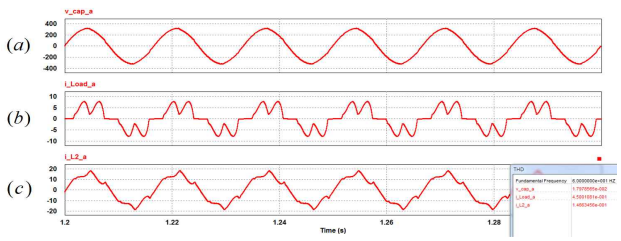


Fig. 19. Voltage and current waveform before compensation in grid-connected mode: (a) Cap voltage (100V/div), (b) load current (1A/div), (c) grid current (10A/div).

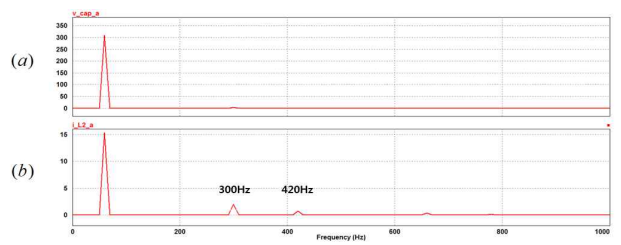


Fig. 20. FFT analysis before compensation in grid-connected mode: (a) Cap voltage, (b) grid current.

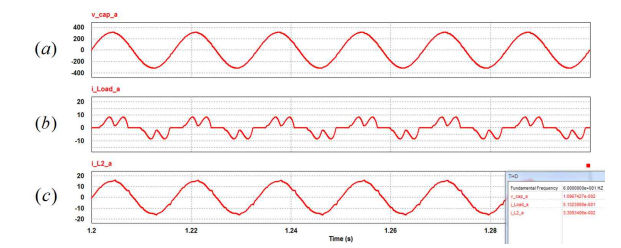


Fig. 21. Voltage and current waveform after compensation in grid-connected mode: (a) Cap voltage (100V/div), (b) load current (1A/div), (c) grid current (10A/div).

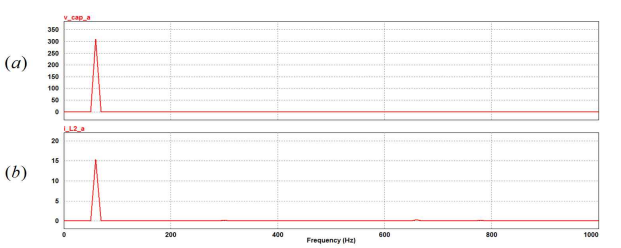


Fig. 22. FFT analysis after compensation in grid-connected mode: (a) Cap voltage, (b) grid current.

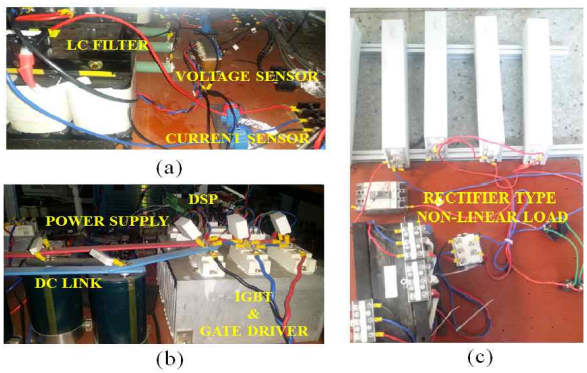


Fig. 23. Pictures of experimental setup: (a) Filter and sensor part, (b) inverter IGBT stack and DSP part, (c) nonlinear load part.

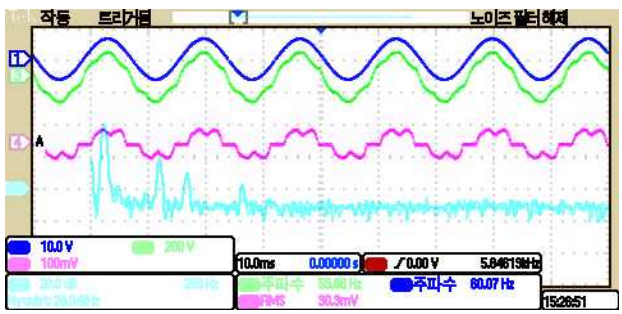


Fig. 24. Voltage and current waveform before compensation in stand-alone mode. (From top, reference voltage (200V/div), output voltage (200V/div), load current (10A/div), output voltage FFT)

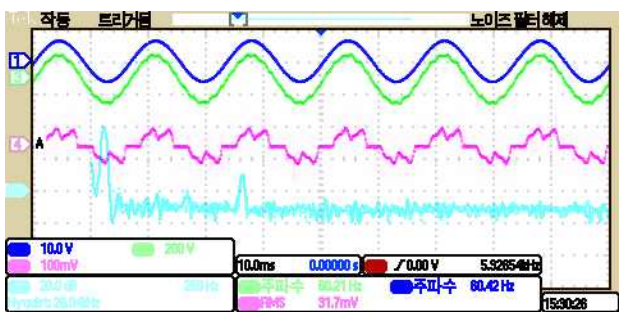


Fig. 25. Voltage and current waveform after compensation in stand-alone mode. (From top, reference voltage (200V/div), output voltage (200V/div), load current (10A/div), output voltage FFT)

이 포함된 후의 전압 및 전류 파형을 나타내었다. 그림 21 (a)는 보상 후 캐패시터 전압, (b)는 부하 전류, (c)는 보상 후 계통 전류를 각각 나타내었다. 캐패시터 전압과 계통 전류의 THD는 1%와 3.3%로 측정되었다. 그림 22에 보이듯이 FFT 역시 5차 7차 부근에서 크기가 많이 줄어든 것을 확인할 수 있다.

5. 실 험

실험은 시뮬레이션에서 확인했던 내용과 같은 방법으

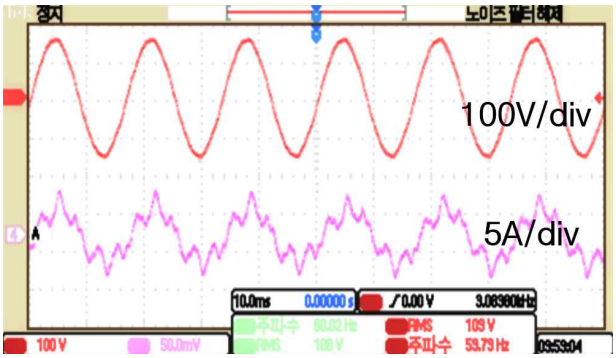


Fig. 26. Capacitor voltage and grid current waveform before compensation in grid-connected mode.

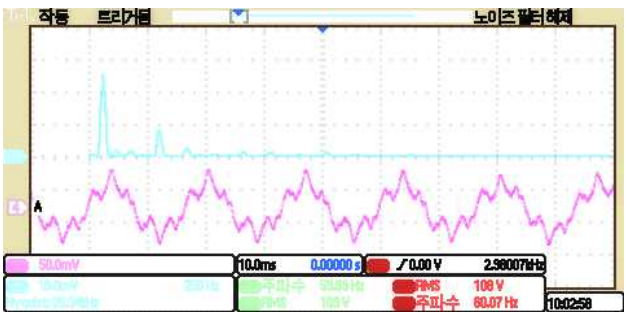


Fig. 27. FFT analyis of grid current before compensation in grid-connected mode.

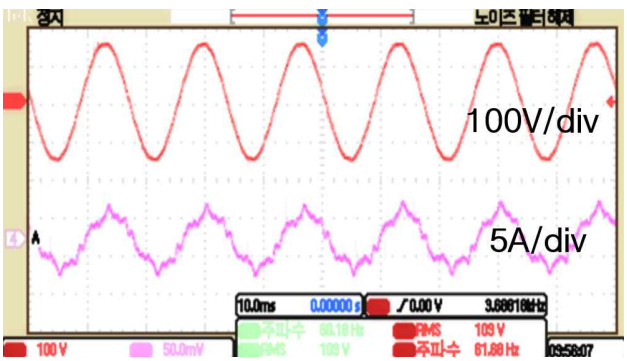


Fig. 28. Capacitor voltage and grid current waveform after compensation in grid-connected mode.

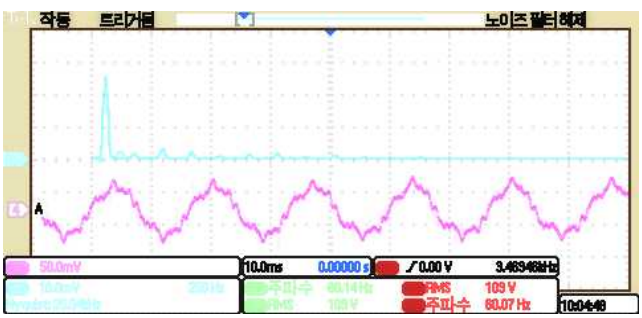


Fig. 29. FFT about grid current after compensation in grid-connected mode.

로 진행하였다. 그림 23은 실험 구성을 나타내는데 계통 조건은 3상 220V/60Hz를 사용하였다. DC link 전압은 400V 이고 인버터 출력전압은 190V이다. Y-Y 변압기를 사용하여 계통과 연계하였다. 계통과 인버터가 연결되는 지점의 절환 스위치를 ON/OFF 하면서 독립운전모드와 계통연계모드에 대한 실험을 진행하였다.

그림 24는 독립운전모드에서 고조파 보상 전의 출력전압과 부하전류를 나타내었다. 맨 위의 파형이 기준전압이고 바로 아래의 파형이 실제 출력전압 파형이다. 세 번째 파형은 부하전류를 나타내고 맨 아래 파형이 출력전압에 대한 FFT를 나타낸다. 보상 전 출력전압의 THD는 약 8.5%로 측정되었다. 그림 25는 고조파 보상 후 각각의 파형을 나타낸다. 고조파 보상 후에 THD가 3.8%로 향상된 것을 확인할 수 있다. 그림 26은 계통연계모드에서 캐패시터 전압과 계통전류를 나타낸다. 고조파로 인해 계통전류가 많이 왜곡되어 있고 보상 전 THD는 캐패시터 전압이 2%, 계통전류가 약 21%로 측정되었다. 그림 27은 계통전류의 FFT를 보여준다. 5차, 7차 고조파가 많이 포함된 것을 확인할 수 있다. 이를 보상하기 위해서 5차, 7차 고조파 보상 제어기를 추가하여 실험을 진행하였다. 그림 28은 보상 후 캐패시터 전압과 계통전류 파형을 나타낸다. 고조파 보상 후에 THD가 캐패시터 전압은 1.5%로 약간 향상되었고 계통전류는 10%로 향상됨을 확인할 수 있었다.

6. 결 론

본 논문에서는 독립운전모드와 계통연계모드에서 비선형부하에 의해 발생하는 고조파를 보상하기 위한 인버터 제어기 설계를 제시하였다. 독립운전모드에서 출력전압을 제어하기 위해 PR 제어기 기반의 전압제어기를 사용하였다. 외부 전압제어기와 내부 전류제어기로 구성하여 각각의 제어기에 대해 파라미터 값을 근궤적과 전달함수 보데선도를 통해 설계하였다. 계통연계모드에서는 앞서 설계한 전압제어기에 외부 전류제어기를 추가하여 계통전류를 제어하였다. 독립운전모드에서 사용한 제어기를 기반으로 설계하여 독립운전과 계통연계 사이의 전환 과정에서 제어기를 교체하지 않고 사용이 가능하도록 하였다. 시스템 안정성과 과도특성을 고려하여 각각의 제어기의 이득을 선정하였고 비선형부하로 인한 고조파를 해결하기 위한 각각의 공진제어기를 추가하여 고조파를 보상하였다. 위에서 설계된 이득을 적용하여 독립운전모드에서의 전압제어와 계통연계모드에서의 전류제어를 시뮬레이션 및 실험으로 입증하였다.

이 논문은 <2015년도 충북대학교 학술연구지원사업의 교내연구비 지원>과 <산업통상자원부와 한국에너지기술평가원의 지원 (No. 20168530050030)>을 받아 수행한 연구 과제입니다.

References

[1] F. Blaabjerg, Z. Chen, and S. B. Kjaer, "Power electronics as efficient interface in dispersed power generation systems," *IEEE Trans. Power Electron*, Vol. 19, No. 5, pp. 1184 - 1194, Sep. 2004.

[2] D. N. Zmood, D. G. Holmes, and G. H. Bode, "Stationary frame current regulation of PWM inverters with zero steady-state error," *IEEE Trans. Power Electron*, Vol. 18, No. 3, pp. 814-822, May 2003.

[3] K. Lim, J. Choi, J. Jang, S. Moon, and J. Kim, "Output voltage regulation based on P plus resonant control in islanded mode of microgrids," *Power Electronics and Motion Control Conference and Exposition (PEMC 2014)*, pp. 365-370, 2014.

[4] L. Asiminoaei, F. Blaabjerg, S. Hansen, and P. Thogersen, "Adaptive compensation of reactive power with shunt active power filters," *IEEE Trans. Ind. Appl.*, Vol. 44, No. 3, pp. 867 - 877, May/Jun. 2008.

[5] J. He, Y. W. Li, and S. Munir, "A flexible harmonic control approach through voltage controlled DG-Grid interfacing converters," *IEEE Trans. Ind. Electron.*, Vol. 59, No. 1, pp. 444 - 455, Jan. 2012.

[6] B. P. Mcgrath, D. G. Holmes, and J. J. H. Galloway, "Power converter line synchronization using a discrete Fourier transform (DFT) based on a variable sample rate," *IEEE Trans. Power Electron.*, Vol. 20, No. 4, pp. 877 - 884, Apr. 2005.

[7] H. Akagi, Y. Kanazawa, and A. Nabae, "Instantaneous reactive power compensation comprising switching devices without energy storage components," *IEEE Trans. Ind. Appl.*, Vol. 20, No. 3, pp. 625 - 630, Mar/Apr. 1984.

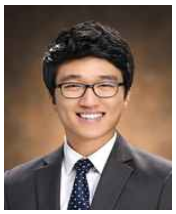
[8] P. Rodriuez, A. Luna, I. Candlea, R. Mujal, R. Teodorescu, and F. Blaabjerg, "Multiresonant frequency-locked loop for grid synchronization of power converters under distorted grid conditions," *IEEE Trans. Ind. Electron.*, Vol. 58, No. 1, pp. 127 - 138, Jan. 2011.

[9] J. Miret, M. Castilla, J. Matas, J. M. Guerrero, and J. C. Vasquez, "Selective harmonic-compensation control for single-phase active power filter with high harmonic rejection," *IEEE Trans. Ind. Electron*, Vol. 56, No. 8, pp. 3117 - 3127, Aug. 2009.

[10] J. He and Y. W. Li, "Hybrid voltage and current control approach for DG Grid interfacing converters with LCL filters," *IEEE Trans. Ind. Electron.*, Vol. 60, No. 5, pp. 1797 - 1809, May 2013.

[11] J. He, Y. W. Li, F. Blaabjerg, and X. Wang, "Active harmonic filtering using current-controlled, grid-connected DG units with closed-loop power control," *IEEE Trans. Power Electron.*, Vol. 29, No. 2, pp. 642 - 653, Feb. 2014.

[12] K. Lim and J. Choi, "PR control based cascaded current and voltage control for seamless transfer of microgrid," *International Future Energy Electronics Conference (IFEEC 2015)*, pp. 1-6, 2015.



신찬호(申燦鎬)

1989년 4월 26일생. 2014년 충북대 전자정보대학 전기공학과 졸업. 2017년 동 대학원 전기공학과 졸업(석사).

임경배(林敬培)

1985년 12월 19일생. 2011년 충북대 전자정보대학 전기공학과 졸업. 2013년 동 대학원 전기공학과 졸업(석사). 2017년 동 대학원 전기공학과 졸업(공박). 2017년~현재 bk21 충북정보기술사업단 박사 후 연구원.

Desmon Petrus Simatupang

1990년 1월 13일생. 2012년 Institut Teknologi Bandung (ITB) 졸업. 2016~현재 충북대 대학원 전기공학과 석사과정.

최재호(崔載昊)

1955년 9월 27일생. 1979년 서울대 공대 전기공학과 졸업. 1981년 동 대학원 전기공학과 졸업(석사). 1989년 동 대학원 전기공학과 졸업(공박). 1981년~1983년 중경공업전문대학 전자과 전임강사. 1983년~현재 충북대 전기공학부 교수. 1993년, 1998년, 2003년, 2009년 University of Toronto 객원교수. 2002년 Aalborg University Danfoss 객원교수. 2005년~2008년 당 학회 부회장. 2009년~2011년 Journal of Power Electronics(JPE) Editor-in-Chief. 2012년 당 학회 회장.