

위상제어 정류기의 전류구간(Commutation) 보상 제어를 위한 새로운 계통 인덕턴스의 추정 방법

이종학¹, 송승호[†]

A Novel Estimation Method of Grid Inductance for the Commutation Compensation Control of the Phase Controlled Rectifier

Jong-Hak Lee¹ and Seung-Ho Song[†]

Abstract

The phase controlled rectifier using thyristor is suitable for the high capacity and low-cost system. However, the rectifier output voltage drop is influenced by the grid inductance effect. Supposing the commutation area voltage and current are analyzed, the grid inductance can be estimated using the proposed algorithm. This paper presents the grid inductance estimation method for improved commutation compensation control of the phase controlled rectifier, and the proposed control algorithm effectiveness is verified by simulation.

Key words: Thyristor, Phase controlled rectifier, Commutation

1. 서 론

최근 산업의 발달로 반도체 소자는 종류와 용량에 발전을 하여 빠른 응답특성을 갖는다. PWM 인버터용으로 개발된 전력용 반도체 소자는 FET (Field Effect Transistor), IGBT (Insulated Gate Bipolar Transistor) 등으로 빠른 스위칭이 가능하다. 그러나 대용량화, 저가격, 유지 보수비용이 저렴하여 HVDC (High Voltage DC Transmission), 전력 송전 시스템, 대용량 풍력 발전 시스템 등에서는 여전히 Thyristor를 이용한 전력변환 시스템이 많다^[1-6]. Thyristor가 사용되는 설비는 교류전원측에 변압기를 연결하여 사용하기 때문에 인덕턴스(변압기 누설인덕턴스)의 영향이 발생하게 되며, Thyristor의 Turn-on/off 특성상 전류구간(Commutation)이 발생하게 된다. Thyristor를 사용하는 전력시스템에서 전류구간이 발생하게 되면 설비의 교류전원 파형이 왜곡되고 출력 DC 전압의 평균전압을 감

소시키는 문제가 발생하게 된다. 또한 이상적인 교류전원에 비해 전류구간이 존재할 경우 부하 변동에 따른 과도특성시 출력에 대한 성능이 하락하여 설비의 성능을 저하시키는 원인이 될 수 있다. 교류전원측의 인덕턴스의 영향으로 발생하는 Thyristor의 전류구간은 수식으로 접근하여 풀이할 수 있으며, 이를 역산하면 쉽게 인덕턴스를 계산할 수 있다.

따라서 본 논문에서는 Thyristor를 사용하는 위상제어 정류기의 교류전원측의 인덕턴스 값을 추정하고 추정된 인덕턴스 값을 통해 전류구간의 문제인 평균전압 감소를 보상하기 위한 보상알고리즘을 개발하였다.

2. 위상제어 정류기

Thyristor를 이용한 위상제어 정류기는 교류를 직류로 변환하는 장치로 널리 사용되고 있다. 위상제어 정류기의 기본원리는 다음과 같다. 출력전압을 정류하기 위해 정류기 교류전원측을 센싱하여 위상을 검출하고 검출된 위상을 기준으로 계산된 제어 출력신호의 크기에 따라 위상각을 조절한다. 제어기에서 출력된 위상각 신호를 이용하여 Thyristor를 점호하고 출력전압을 제어한다. 위상점호 제어하는 방법에 따라 선형 점호각 제어방식(Linear Firing Angle), 코사인 점호각 제어(Cosine Wave Crossing) 방식과 PLL(Phase Locked Loop Method)

Paper number: TKPE-2017-22-4-6

Print ISSN: 1229-2214 Online ISSN: 2288-6281

[†] Corresponding author: ssh@kw.ac.kr, Dept. of Electrical Engineering, Kwangwoon University
Tel: +82-2-940-5762 Fax: +82-2-940-5141

¹ Control System Research Department, POSCO ICT
Manuscript received Mar. 3, 2017; revised Mar. 24, 2017;
accepted May 4, 2017

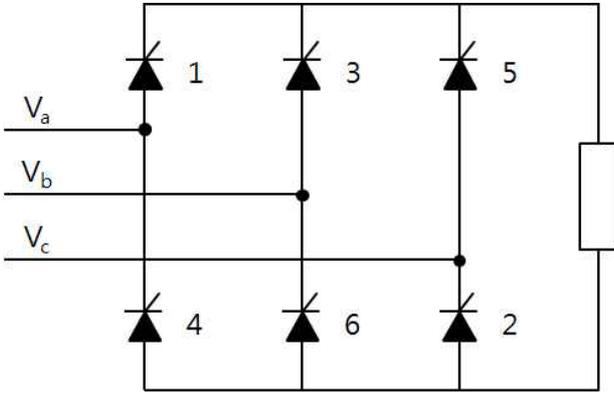


Fig. 2. 3 Phase full wave rectifier.

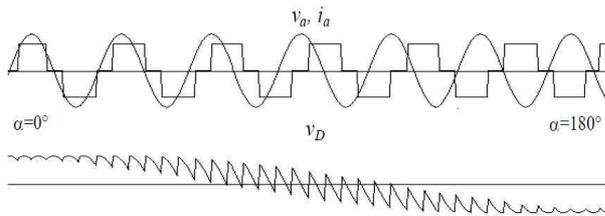


Fig. 3. Firing angle variation from $\alpha = 0^\circ$ to 180° .

방식이 있다. 그림 1은 일반적인 3상 전파 정류기를 보여주고 있다^[7].

부하 평균전압은 식 (1)과 같으며, Thyristor 점화각을 0에서 180도로 변경시켰을 때 DC 출력 파형은 그림 2와 같다.

$$V_D = \frac{2V_{MAX}}{2\pi} \int_{\alpha-\frac{\pi}{3}}^{\alpha+\frac{\pi}{3}} \cos\omega t d(\omega t) \quad (1)$$

$$\approx 1.35 V_{LL} \cos\alpha$$

3. 정류기 전류구간

Thyristor는 turn-off 하기 위해 흐르는 전류의 방향을 바꾸거나 역전압을 인가한다. Thyristor에 흐르는 전류가 0 또는 Holding Current 이하가 되는 경우 Thyristor는 turn-off 가 된다. Thyristor의 turn-off 시간은 수십 us ~ 수백 us로 실제적으로 Thyristor는 동시에 turn-on 상태가 존재하게 되며 두 상의 전류는 교차하게 된다. 이 때 라인 임피던스, 즉 변압기 2차측 누설 인덕턴스에 의해서 출력 전압이 감소되는 영역이 존재하게 된다.

그림 3은 Thyristor #1과 #2가 On 되어 있는 상황에서 Thyristor #3이 On 되고 Thyristor #1이 Off 되는 과정에서의 회로를 나타낸 것이다. 그림 4는 전류시 전압, 전류를 나타내고 있다^[8-9].

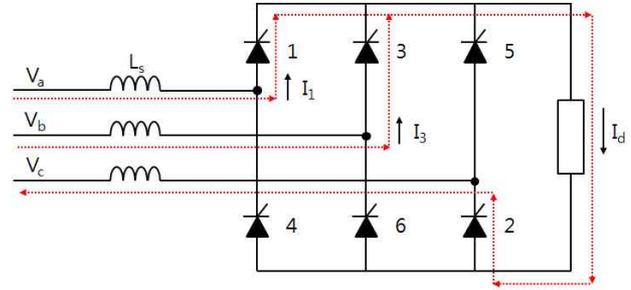


Fig. 4. Commutation process.

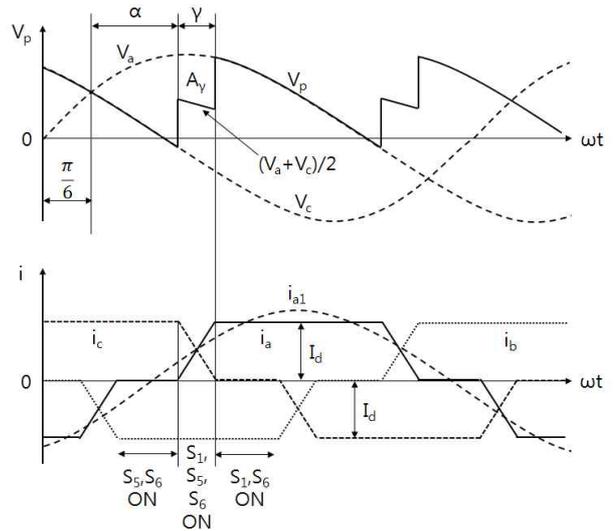


Fig. 5. Effect of the overlap angle on the voltages and currents.

감소되는 전압은 v_p 로 식 (2)와 같이 구할 수 있다.

$$v_p = -L_s \frac{di_a}{dt} + v_a = -L_s \frac{di_c}{dt} + v_c \quad (2)$$

$$= \frac{v_a + v_b}{2} - \frac{L_s}{2} \left(\frac{di_a}{dt} + \frac{di_c}{dt} \right)$$

여기서 $i_a + i_c = i_d$ 로 계산하면 식 (3)과 같다.

$$v_p = \frac{v_a + v_b}{2} \quad (3)$$

전압이 감소되는 영역 A_γ 은 식 (4)와 같이 구할 수 있다.

$$A_\gamma = \int_{\frac{\pi}{6} + \alpha}^{\frac{\pi}{6} + \alpha + \gamma} (v_a - v_p) d(\omega t) = \int_0^{I_d} \omega L_s di_a \quad (4)$$

$$= \omega L_s I_d$$

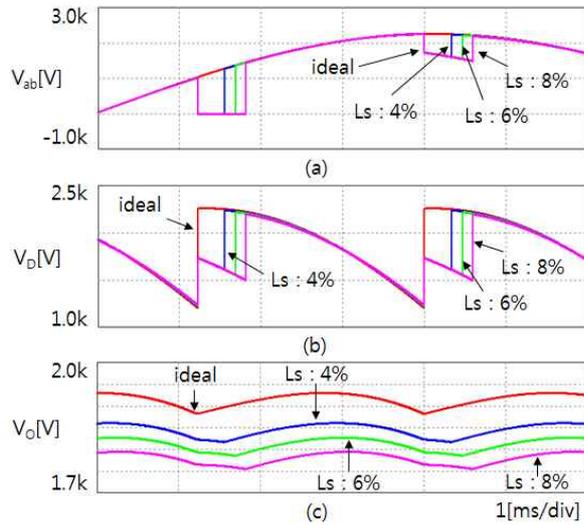


Fig. 6. Simulation waveform of commutation.
(a)AC voltage, (b)DC voltage, (c)output voltage

TABLE I
OUTPUT RESULT AT COMMUTATION BY Ls

Ls Parameter [uH]	Commutation Time [us]	DC Voltage(Drop) [V]
0 (ideal)	0	1914
80 (4%)	332	1844 (-3.66%)
120 (6%)	463	1810 (-5.43%)
160 (8%)	594	1778 (-7.10%)

이로부터 평균 전압 드롭분 ΔV 을 계산할 수 있다.

$$\Delta V = \frac{A_\gamma}{\frac{\pi}{3}} = \frac{3\omega L_s}{\pi} I_d \quad (5)$$

따라서 평균출력 DC 전압 V_d 은 식 (6)과 같다.

$$V_d = 1.35 V_{LL} \cos \alpha - \frac{3\omega L_s}{\pi} I_d \quad (6)$$

그림 5는 AC 선간전압이 1.6[kV]일 때 0.9[PU] 전류를 출력한 결과 파형이다. 이상적인 출력 전압과 변압기 2차측 누설 인덕턴스를 4%(80[uH]), 6%(120[uH]), 8%(160[uH])로 입력하여 생기는 전류구간과 전압 드롭을 확인할 수 있다. Ls 에 의해 생기는 전류의 시간과 전압 드롭량은 표 1로 나타내었다.

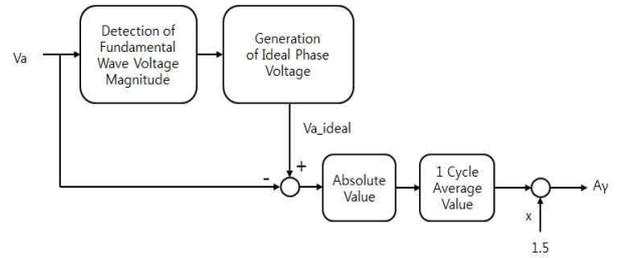


Fig. 7. Block diagram for area A_γ calculation.

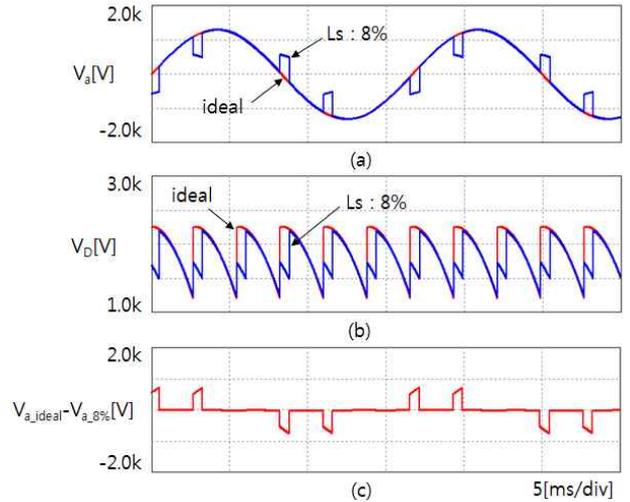


Fig. 8. Simulation waveform of commutation for area A_γ verification (a) A phase voltage, (b) DC voltage, (c) ideal $V_a - L_s 8\% V_a = A_\gamma$.

4. 계통 인덕턴스 추정

전류구간을 계산하는 방법은 그림 6과 같다. 상 전압을 계측하여 동기좌표계 DQ 변환하고 정상분의 크기를 도출하여 상전압의 위상에 맞춰 이상적인 기본과 상전압을 생성한다 이상적인 60[Hz] 상전압과 계측한 V_a 를 빼고 절대값을 취해 1주기간 평균한다. 한 상 1주기당 전류구간이 4회 발생하므로 6회를 반영하기 위해 평균값에서 1.5를 곱해주면 1주기 출력 전압 드롭영역(A_γ)를 구할 수 있다.

이상적인 상전압과 계측한 상전압의 차는 전류구간의 면적이며, 이는 그림 7과 같다.

전압 드롭분 면적(A_γ)을 이용하여 앞서 설명한 식 (5)를 통해 AC 전압 리액턴스를 식 (7)과 같이 계산할 수 있다.

$$L_s = \frac{\pi \Delta V}{3\omega I_d} \quad (7)$$

여기서 I_D 는 센싱을 통해 구할 수 있다.

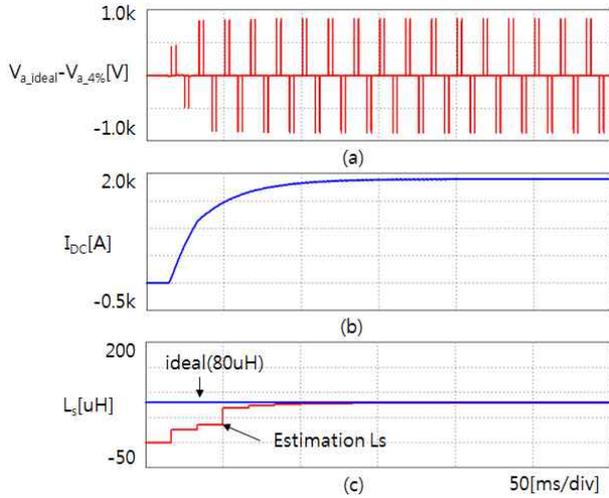


Fig. 9. Simulation waveform of Ls 80[uH](4%) estimation (a) ideal Va - Ls 4[%] Va, (b) DC current (c) Ls estimation.

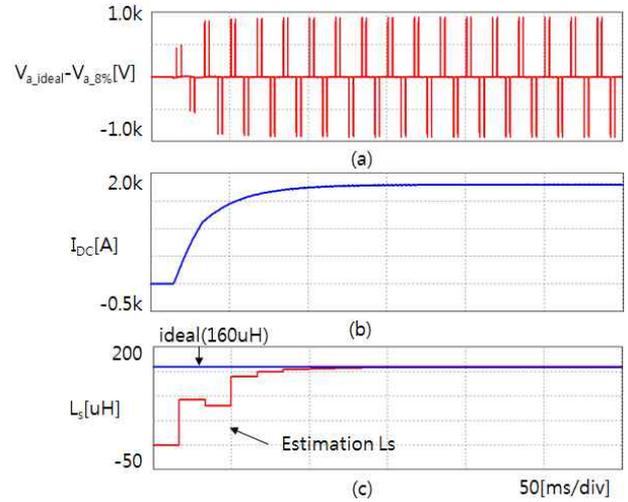


Fig. 11. Simulation waveform of Ls 160[uH](8%) estimation (a) ideal Va - Ls 8[%] Va, (b) DC current (c) Ls estimation.

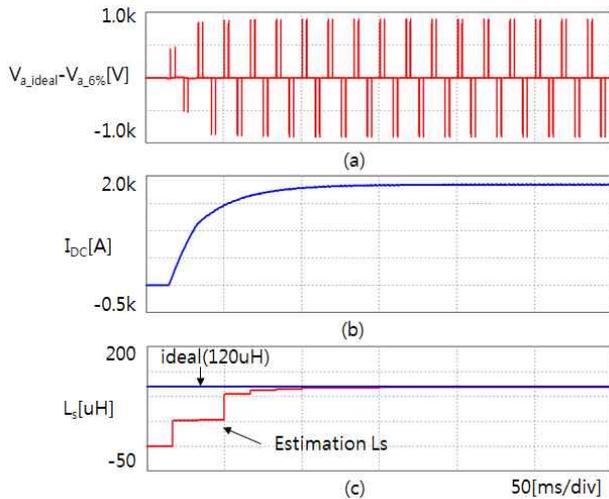


Fig. 10. Simulation waveform of Ls 120[uH](6%) estimation (a) ideal Va - Ls 6[%] Va, (b) DC current (c) Ls estimation.

그림 8-10은 교류전원측 인덕턴스 L_s 를 80[uH](4%), 120[uH](6%), 160[uH](8%)로 설정하고 L_s 추정을 위한 시뮬레이션 결과이다. 여기서 (a)는 이상적인 V_a 전압과 실제 계측된 V_a 전압의 차, (b)는 DC 전류, (c)는 L_s 추정의 결과이다. 모든 시뮬레이션 결과는 150[ms]이내 L_s 를 추정하였으며, 정리된 결과는 표 2와 같다. 모든 결과는 추정 오차가 1[%]이하인 것을 확인할 수 있다.

5. 전환구간 보상 알고리즘 및 시뮬레이션

그림 11은 정류기의 일반적인 PI제어를 이용한 전류제어알고리즘을 나타낸 것이다^[10].

TABLE II
SIMULATION RESULT OF LS ESTIMATION

Ls Parameter [uH]	Ls Estimation [uH]	Error [%]
80 (Ls 4%)	79.3	0.785
120 (Ls 6%)	118.8	1.000
160 (Ls 8%)	158.6	0.875

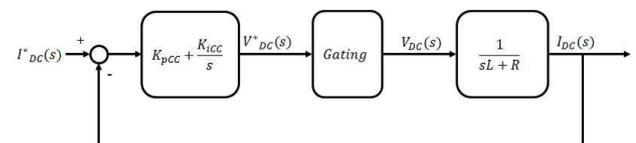


Fig. 12. Block diagram of basic current control system.

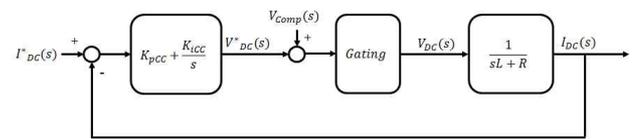


Fig. 13. Block diagram of improved current control system.

그림 12은 본 논문에서 제안한 전류구간에 의한 전압 드롭 분을 보상하기 위한 제어 알고리즘을 나타낸 것이다. 추정된 L_s 를 이용하여 전압 드롭분을 계산하고 전압 드롭분을 추가하여 정류기를 동작한다. (여기서 $\Delta V = V_{Comp}$)

전류구간을 보상하는 알고리즘을 검증하기 위한 시뮬레이션 회로도도 그림 13과 같으며 시뮬레이션 파라미터는 표 3과 같다.

TABLE III
SPECIFICATIONS OF SIMULATION

Items	Specification
Power [MW]	3.0
AC Voltage [kV]	1.6
DC Voltage [kV]	1.5
DC Current [kA]	2.0

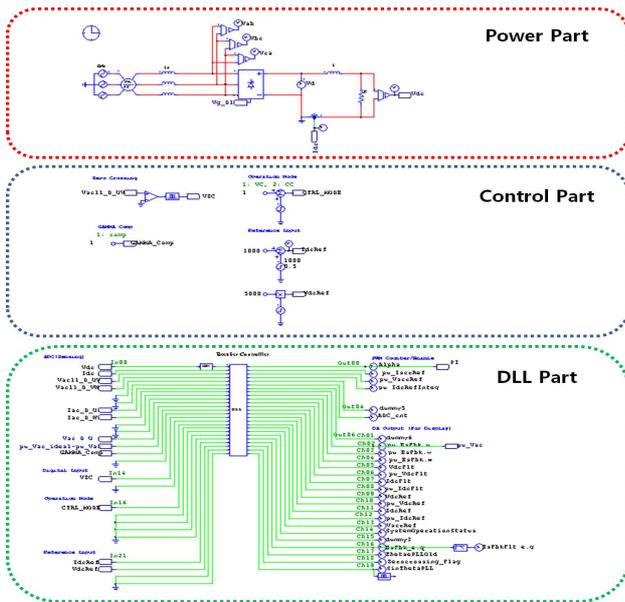


Fig. 14. Circuit diagram for improved algorithm verification commutation.

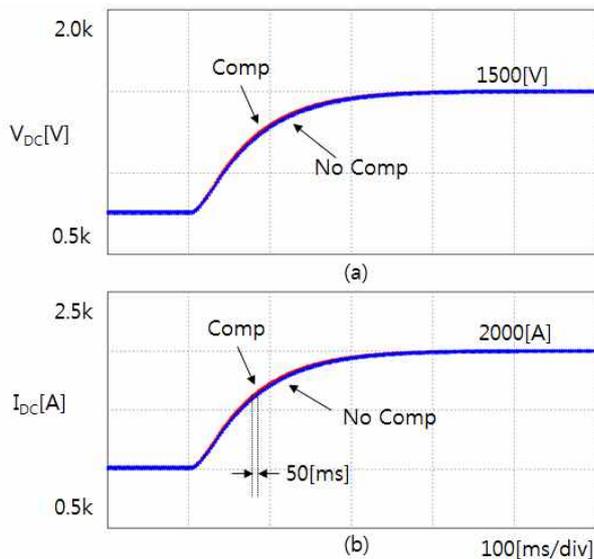


Fig. 15. Simulation waveform of improved algorithm verification ($L_s 80[\mu\text{H}]$) (a) DC voltage, (b) DC current (red : voltage compensation method, blue : basic method).

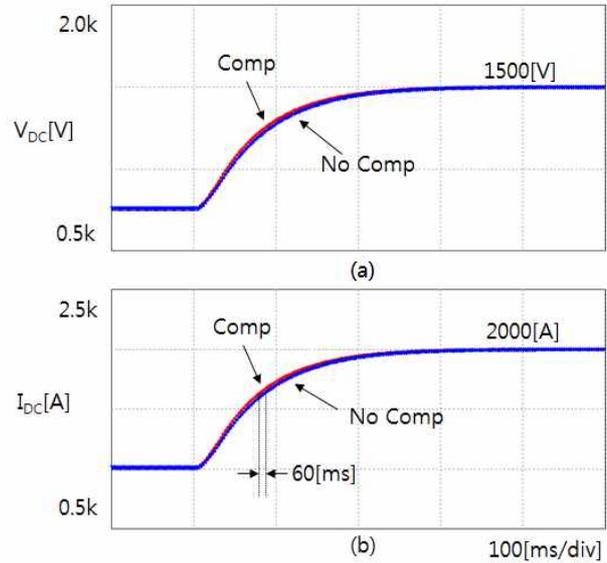


Fig. 16. Simulation waveform of improved algorithm verification ($L_s 120[\mu\text{H}]$) (a) DC voltage, (b) DC current (red : voltage compensation method, blue : basic method).

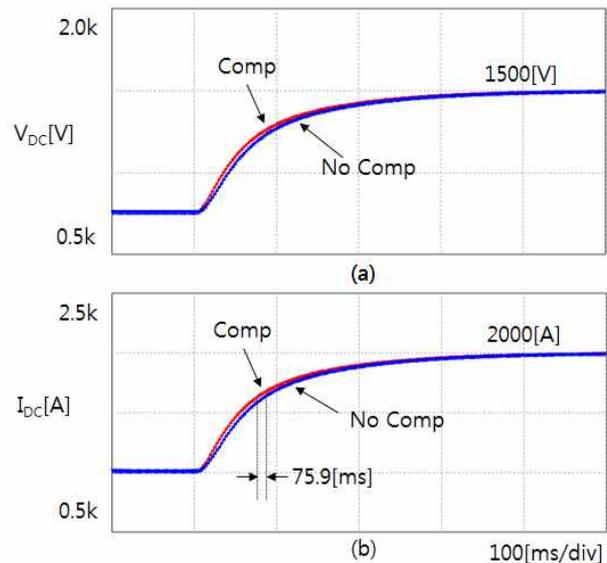


Fig. 17. Simulation waveform of improved algorithm verification ($L_s 160[\mu\text{H}]$) (a) DC voltage, (b) DC current (red : voltage compensation method, blue : basic method).

그림 14-16은 본 논문에서 제안한 방식의 전류구간 보상 알고리즘을 검증하기 위한 시뮬레이션 결과이다.

출력 전류를 1[kA]에서 2[kA]로 변경할 경우 전류구간에 대한 전압을 보상하면 전류 제어의 성능이 좋아짐을 확인할 수 있다. L_s 4[%], 6[%], 8[%] 일 때 보상 전후의 시정수는 각각 6.0[%], 7.1[%], 9.9[%] 상승함을 알 수 있다. 보상 전후의 시정수 데이터와 비교 결과는 표 4와 그림 17과 같다.

TABLE IV
SIMULATION RESULTS FOR
IMPROVED ALGORITHM VERIFICATION

Ls Parameter [uH]	Time Constant [ms]		Time Reduction [%]
	No Comp	Comp	
80 (Ls 4%)	78.3	83.3	6.0
120 (Ls 6%)	78.0	84.0	7.1
160 (Ls 8%)	75.9	84.2	9.9

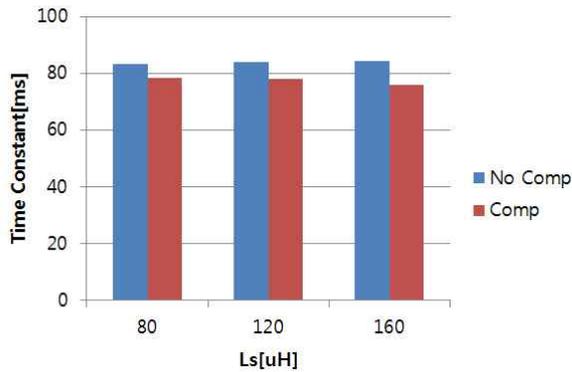


Fig. 18. Time constant of basic current control and improved current control.

7. 결 론

본 논문에서는 Thyristor를 사용하는 설비에서 발생할 수 있는 전류구간에 대해 언급하고 교류전원측 인덕턴스를 추정할 수 있는 방법에 대해 제안하였다. 또한 전류구간으로부터 발생하는 DC출력 전압 드롭을 보상하기 위한 알고리즘을 기술하였다. 제안한 교류전원측 인덕턴스 추정 알고리즘은 1[%]이내의 오차를 갖으며, 이를 사용한 제어알고리즘은 동특성시 최대 10[%]의 시간단축을 확인하고 검증하였다.

References

[1] G. B. Chung, "A study on the characteristics of thyristor controlled shunt compensator," *The Transactions of the Korean Institute of Power Electronics*, Vol. 4, No. 4, pp. 368-376, Aug. 1999.

[2] E. H. Song and B. H. Kown, "Direct digital control of the phase-controlled rectifier," *The Transactions of the Korean Institute of Electrical Engineers*, Vol. 40, No. 1, pp. 31-38, Feb. 1991.

[3] J. H. Jeon, K. S. Kim, J. W. Kim, and Y. H. Chun, "The design and implementation of controller for TCSC simulator," *The Transactions of the Korean Institute of Power Electronics*, Vol. 9, No. 2, pp. 150-157, Apr. 2004.

[4] J. M. Kim, "Digital firing control for thyristor converter," *The Transactions of the Korean Institute of Power Electronics*, Vol. 9, No. 6, pp. 584-591, Dec. 2004.

[5] S. J. Jeong and S. H. Song, "High precision gating algorithm for predictive current control of phase controlled rectifier," *The Transactions of the Korean Institute of Electrical Engineers*, Vol. 53B, No. 3, pp. 206-211, Mar. 2004.

[6] S. H. Song, "Current control of 12-pulse dual converter for high current coil power supply," *The Transactions of the Korean Institute of Power Electronics*, Vol. 7, No. 4, pp. 332-338, Aug. 2002.

[7] J. H. Lee, I. H. Lim, H. S. Ryu, and T. W. Jeong, "A study on firing control of generator control system", in *Annual Conference of the KIPE*, pp. 488-490, 2007.

[8] M. H. Rashid, "Power electronics handbook : Devices, Circuits and applications, Second edition", 2007.

[9] E. H. Song and B. H. Kwon, "A current source using the 12-pulse phase-controlled rectifier," *The Transactions of the Korean Institute of Electrical Engineers*, Vol. 39, No. 6, pp. 545-556, Jun. 1990.

[10] J. H. Choi, S. H. Song, S. G. Jeong, J. S. Oh, J. W. Choi, and J. H. Suh, "Design of differentiator and LPF for feedforward control of current reference in high power thyristor dual converter," in *Annual Conference of the KIPE*, pp. 296-298, 2009.



이종학(李鐘鶴)

1984년 7월 15일생. 2009년 숭실대 전기공학과 졸업. 2011년 동 대학원 전기공학과 졸업(석사). 2016년~현재 광운대 전기공학과 박사과정. 2011년~현재 (주)포스코ICT 제어시스템연구그룹 선임연구원.



송승호(宋丞鎬)

1968년 8월 27일생. 1991년 서울대 전기공학과 졸업. 1993년 동 대학원 전기공학과 졸업(석사). 1999년 동 대학원 전기공학부 졸업(공학박사). 2000년~2006년 전북대 전자정보공학부 조교수. 2006년~현재 광운대 전기공학과 교수. 당 학회 재무이사.