

# GaN FET 기반 동기정류기를 적용한 저전압-대전류 DC-DC Converter 효율 예측

정재웅<sup>1</sup>, 김현빈<sup>1</sup>, 김종수<sup>1</sup>, 김남준<sup>†</sup>

## A Study on the Efficiency Prediction of Low-Voltage and High-Current dc-dc Converters Using GaN FET-based Synchronous Rectifier

Jea-Woong Jeong<sup>1</sup>, Hyun-Bin Kim<sup>1</sup>, Jong-Soo Kim<sup>1</sup>, and Nam-Joon Kim<sup>†</sup>

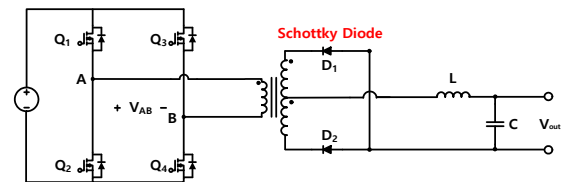
### Abstract

The purpose of this paper is to analyze losses because of switching devices and the secondary side circuit diodes of 500 W full bridge dc-dc converter by applying gallium nitride (GaN) field-effect transistor (FET), which is one of the wide band gap devices. For the detailed device analysis, we translate the specific resistance relation caused by the GaN FET material property into algebraic expression, and investigate the influence of the GaN FET structure and characteristic on efficiency and system specifications. In addition, we mathematically compare the diode rectifier circuit loss, which is a full bridge dc-dc converter secondary side circuit, with the synchronous rectifier circuit loss using silicon metal-oxide semiconductor (Si MOSFET) or GaN FET, which produce the full bridge dc-dc converter analytical value validity to derive the final efficiency and loss. We also design the heat sink based on the mathematically derived loss value, and suggest the heat sink size by purpose and the heat divergence degree through simulation.

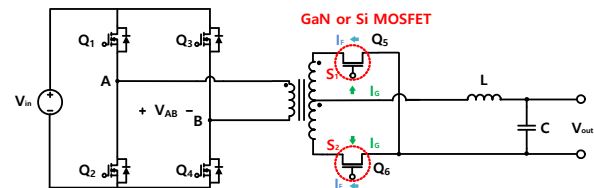
**Key words:** Efficiency prediction, Full bridge DC-DC converter, GaN FET, Power loss, Synchronous rectifier

### 1. 서 론

환경차량 및 통신시장의 급격한 성장으로 인해 xEV 용 LDC (Low Voltage dc-dc Converter)나 통신용 정류기 등 저전압-대전류 출력을 가지는 DC-DC Converter의 수요는 지속적으로 증가하고 있다<sup>[1]</sup>. 이러한 DC-DC Converter는 강압 및 인체 안전 등의 이유로 절연형 방식이 주로 사용되며<sup>[2]</sup>, 시스템 효율 및 신뢰성 등의 이유로 풀브릿지 회로가 주로 사용된다<sup>[3]</sup>. 그림 1(a)와 같이 풀브릿지 dc-dc 컨버터의 2차측 회로는 변압기 2차측 교류 출력 전압을 정류하는 역할로 FRD (Fast Recovery Diode) 또는 SBD (Schottky



(a) FRD or SBD for secondary side



(b) Synchronous rectifier with GaN or MOSFET

Fig. 1. SBD or GaN FET or Si MOSFET applied full bridge DC-DC converter.

Barrier Diode)를 이용한 다이오드 정류기가 주로 사용되어 왔으나, 그림 1(b)와 같이 효율 및 전력밀도 향상을 위해 스위칭 소자인 MOSFET을 이용한 동기정류기

Paper number: TKPE-2017-22-4-3

Print ISSN: 1229-2214 Online ISSN: 2288-6281

<sup>†</sup> Corresponding author: njkim@daejin.ac.kr, Dept. of Electrical Engineering, Korea Daejin University  
Tel: +82-31-539-1912 Fax: +82-31-539-1910

<sup>1</sup> Dept. of Electrical Engineering, Daejin University  
Manuscript received Jan. 31, 2017; revised Feb. 21, 2017;  
accepted Apr. 5, 2017

— 본 논문은 2016년 추계학술대회 우수추천논문임

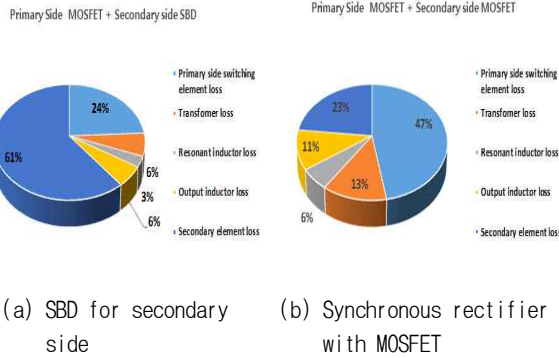


Fig. 2. Power loss distribution of full-bridge dc-dc converter.

법 (SR, Synchronous Rectifier)의 적용이 날로 확대되고 있다.

현재까지 알려진 바에 따르면, 풀브릿지 컨버터의 2차 측에 FRD나 SBD를 적용할 경우 시스템의 구현은 간단하나 저전압-대전류 특성으로 인해 상대적으로 도통손실 (Conduction loss)이 그림 2(a)와 같이 전체 시스템 손실의 약 60% 이상을 차지하게 되어 시스템 효율 및 전력밀도 향상이 매우 어려워진다. 이러한 한계를 극복하기 위해 MOSFET를 이용한 SR 기법의 적용이 활발히 연구되고 있고<sup>[3,4]</sup>, 상대적으로 낮은 스위치의 내전압으로 인한 매우 작은  $R_{ds,on}$ 으로 ( $R_{ds,on} \propto BV_{DSS}^{2.5 \sim 2.7}$ ) 도통손실을 현저히 줄일 수 있어 전체 시스템 손실 대비 약 20~25% 수준으로 줄일 수 있는 것으로 알려져 있다<sup>[5]</sup>.

최근 MOSFET 등의 실리콘 (Si, Silicon) 반도체를 대체할 차세대 전력반도체 소자로 관심이 집중되고 있는 WBG (Wide Band Gap) 소자 중 GaN(Gallium Nitride) FET은 Al GaN과 GaN의 이중접합 구조로 인해 높은 전자 이동도, 낮은 도통저항, 고온동작가능, 높은 내압 및 고속 스위칭 동작이 가능하다는 장점을 가지고 있어 전력변환장치의 효율 및 전력밀도를 향상시킬 수 있을 것으로 기대되며, 이에 따라 해외 선진기업 및 대학 등에서 기존 Si MOSFET을 GaN FET으로 대체하는 연구를 활발히 수행중이다<sup>[6-7]</sup>. 그러나 GaN FET을 SR 스위치로 사용하는 연구는 아직 초기 단계로 TI, On-semi, EPC, Transphorm사 등 일부 선진 기업에서 평가보드를 소개하는 수준이며<sup>[8-9]</sup>, 일부 대학에서 SR용으로 GaN FET을 적용한 연구결과를 발표하였으나<sup>[10-11]</sup> 대부분 소용량-고주파 응용분야에 국한되어 있으며 단순 구현결과를 소개하는 내용으로 상세한 학술적 분석내용은 매우 부족한 실정이다.

따라서 본 논문에서는, xEV용 LDC 등의 저전압-대전류 시스템에 사용되는 풀브릿지 dc-dc 컨버터의 2차측 SR 스위치로 GaN FET을 적용할 경우 어느 정도의 손실 저감효과가 있는지를 정량적으로 상세히 분석하여 GaN FET SR 적용 가능성 여부를 확인하였다. 이를 위해 GaN

TABLE I  
COMPARISON TABLE FOR CANDIDATE DEVICES<sup>[12]</sup>

	Si	SiC	GaN
Energy Band Gap(eV)	1.1	3.26	3.45
Critical Electric Field for Breakdown(MV/cm)	0.3	3	4
Electron Mobility( $cm^2/Vs$ )	1500	100	125
Dielectric Constant	11.8	9.7	9
Saturated Electron Velocity( $10^7cm/s$ )	1	2	2.2
Thermal Conductivity(w/cm-k)	1.5	4.9	1.3

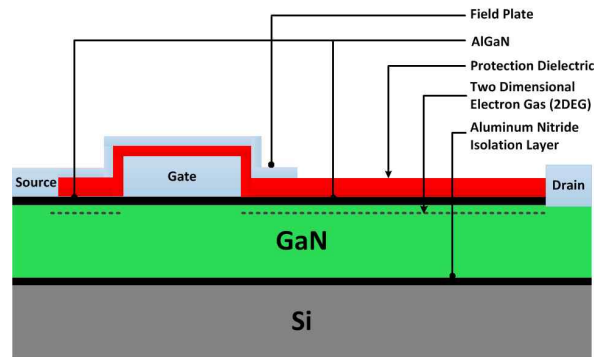


Fig. 3. Physical structure of GaN transistor<sup>[13]</sup>.

FET의 상세한 스위치 특성 분석내용 및 풀브릿지 dc-dc 컨버터의 SR 동작을 상세히 소개하고, GaN FET이 SR 스위치로 적용될 경우 발생하는 손실을 도통손실, 스위칭 손실, 역도통 손실, 게이트 손실로 나누어 상세히 분석하였다. 특히 Si MOSFET을 GaN으로 대체 하였을 경우 역도통 손실을 상세히 소개하고 일반적인 turn-on 및 turn-off 과정에서 발생하는 전압-전류의 선형화된 적분의 해를 구하는 방법이 아닌, turn-on 및 turn-off 과정을 모드별로 나누어 보다 정밀한 스위칭 손실분석을 수행하였다. 이론적 분석 결과의 타당성을 검증하기 위해 500W급 ( $V_{out}=14V, I_{out}=36A$ ) 풀브릿지 dc-dc 컨버터를 실구현하고, 2차측 스위치로 SBD와 GaN FET 기반SR을 각각 적용한 실험결과를 제시하였다.

## 2. GaN FET 물성적 특성

GaN FET는 넓은 에너지 밴드갭, 높은 전자 포화속도 등 물성적 성질 때문에 고전력 밀도화가 가능한 소자로 전력전자 시스템에서의 응용이 기대되고 있다. 표 1은 반도체 재료의 기본특성을 나타내며 이중 GaN 반도체가 가지는 에너지 밴드갭은 3.4eV로 Si 반도체보다 약 3배

TABLE II  
KEY PARAMETERS OF CANDIDATE DEVICES

Parameter	Diode (STPS6 1L60C)	MOSFET (BSB028N0 6NN3G)	GaN FET (EPC2020)
$V_{TH}$	0.36 [V]	0.9 [V]	1.7 [V]
$R_D/R_{DS(on)}$	10 [mΩ]	5 [mΩ]	1.42 [mΩ]
$V_P$	-	4.7 [V]	2.15 [V]
$Q_{GS,TH}$	-	18 [nC]	1.95 [nC]
$C_{rSS}$	-	100 [pF]	24 [pF]
$Q_G$	-	108 [nC]	16 [nC]
$Q_{rr}$	-	87 [nC]	0 [nC]
$R_{DS(off)}$	-	5 [mΩ]	4 [mΩ]

TABLE III  
DESIGN PARAMETERS FOR FULL-BRIDGE  
CONVERTER

Parameter	Value	Parameter	Value
$P_{out}$	500 [W]	$I_{F(avg)} = I_{D(avg)}$	17.85[A]
$V_{in}$	300 [V]	$I_{F(rms)} = I_{D(rms)}$	25.25[A]
$V_{out}$	14 [V]	$T_j$	25°C
$V_{DS}$	46 [V]	$f_{sw}$	100[kHz]
$V_{GS,MOSFET}$	15 [V]	$V_{GS,GaN FET}$	5 [V]

로써 넓은 밴드갭으로 인해 Si 또는 SiC 에 비해 낮은 고유 캐리어 농도를 가지고 있으므로 높은 온도에서도 동작 가능하다.

그림 3는 P-type GaN FET의 구조이다. AlGaIn/GaN 층이 기반이 되며 이 두층 사이인 이중접합구조에서 2DEG (2 Dimensional Electron Gas)가 형성되는데 이는 두 물질의 전도대의 offset이 크고 자발분극과 압전효과가 발생하기 때문이다. 이러한 2DEG의 형성은 GaN FET이 전력 스위칭 소자로서 뛰어난 항복전압과 낮은  $R_{DS(on)}$ 의 장점을 갖게 해주며 고온, 고 전력, 고 효율의 동작을 가능하게 한다<sup>[13]</sup>.

GaN FET은 Normally-on인 공핍모드와 Normally-off인 강화 모드로 나뉜다. Normally-on은 게이트 전압을 인가하지 않았을 때 채널이 존재하여 드레인 전류가 흐르기 때문에 상대적으로 위험하여 기존 MOSFET 기반 시스템에 적용되기 어려운 문제점이 있다. 때문에 Normally-off 특성을 가지는 공핍모드가 Si MOSFET 기반 시스템에서는 더 적합하다. Normally-off 작동을

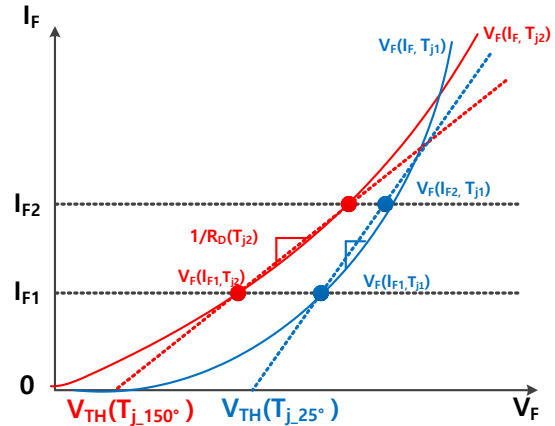


Fig. 4.  $R_{DS(on)}$  values according to  $V_{TH}$ ,  $I_F$ <sup>[14]</sup>.

위해서는 별도의 Cascode 구조로 바꿔주거나 불순물 도핑, P-type 게이트 구조 같은 특별 처리를 필요로 한다.

본 논문에서 사용된 GaN FET은 P-Type 이며 현재 P-type GaN은 Si MOSFET과 Cascode 구조의 GaN보다 낮은 문턱전압을 가지고 Normally-off 특성을 가지나 구동전압이 3~7V 이기 때문에 기존 MOSFET 기반 시스템에 적용하기 위해서는 별도의 게이트 드라이버가 필요하다.

### 3. SBD vs 스위칭 소자별 손실분석

본 논문은 그림 1과 같이 Full Bridge DC-DC Converter 시스템을 선정하여 2차측 소자의 손실을 상세히 분석하였다. 2차측 회로에 GaN FET, Si MOSFET, SBD를 각각 적용하여 손실분석을 진행하였다. 손실분석을 위한 주요파라미터는 표2와 같고 Full Bridge Converter 디자인 설계 사양은 표 3과 같다.

#### 3.1 SBD Conduction loss

다이오드 손실은 크게 도통손실과 스위칭 손실로 구분할 수 있다. 다이오드 정류기의 도통손실은 순방향 전압 강하  $V_F$ 와 순방향 전류  $I_F$ 의 곱에 비례하고 이는 식 1 과 같다.

$$P_{Dcon} = (V_F \cdot I_{F(avg)}) \text{ or } (V_{TH} \cdot I_{F(avg)} + R_D \cdot I_{F(rms)}^2) \quad (1)$$

$R_D$  값과  $V_F$  값은  $T_j$ 값에 따라 변한다.  $R_D$  값은 동적 저항으로써 이를 그래프로 나타내면 그림 4처럼 표현 가능하다.  $I_F$ 와  $T_j$  값에 의해 결정되는 두 지점의  $V_F$  점을 알 때 두 점 사이의 기울기는  $1/R_D$ 이기 때문에  $R_D$ 값을 도출 가능하다<sup>[14]</sup>.

#### 3.2 SBD Switching loss

다이오드의 역 회복 손실은 크게 턴온 동작과 턴오프

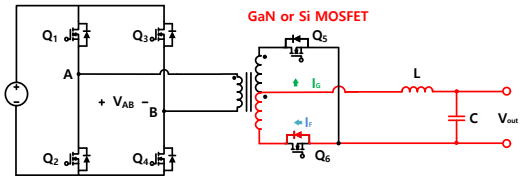


Fig. 5. Current flow during dead-time.

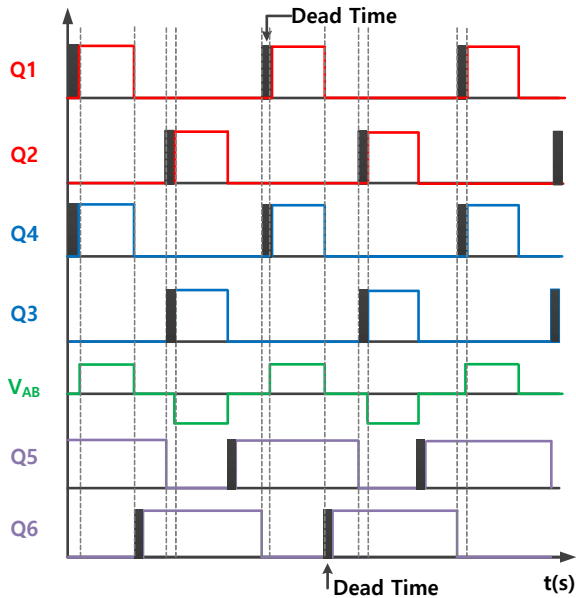


Fig. 6. Switching pattern with synchronous rectifier.

동작으로 인한 손실로 구분할 수 있다. 턴은 동작으로 인한 손실은 시간에 따른 순방향 전류의 변화율에 의해 결정되며  $t_{tr}$ 이 보통 ns 수준으로 매우 짧은 시간이므로 이때의 손실은 무시할 정도로 작다<sup>[15]</sup>.

턴 오프 손실은 다이오드가 순방향으로 도통되어 있다가 역방향 바이어스가 되면 소자에 역 전압이 걸리게 되고 소수 캐리어들의 이동으로 인해 손실이 발생한다<sup>[14]</sup>. 이때의 손실은 공핍영역에 축적된 전하량( $Q_{rr}$ )과 다이오드에 걸리는 전압( $V_{Drr}$ ) 및 스위칭 주파수를 알 때 아래와 같이 해석할 수 있다<sup>[16]</sup>.

$$P_{rrl} = \frac{1}{4} \cdot Q_{rr} \cdot V_{Drr} \cdot f_{sw} \quad (2)$$

현재 분석대상 다이오드는 SBD를 사용하여  $Q_{rr}$ 값이 0에 근접하며 Datasheet상에 기재되어 있지 않다. 이는 역 회복 손실이 매우 작다는 것을 의미하기 때문에 역 회복 손실은 고려하지 않았으며 해석결과는 SBD에서 발생하는 도통손실만 반영된 결과를 제시하였다.

### 3.3 Switching device conduction loss

GaN FET과 MOSFET에서 발생하는 손실은 크게 도통손실, 스위칭 손실, 게이트 손실로 나눌 수 있고

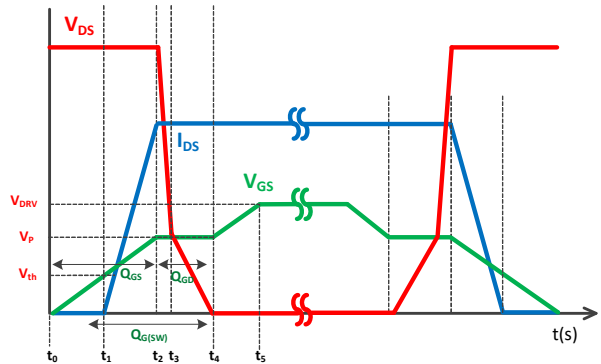


Fig. 7. Linear approximation of the switching loss<sup>[17]</sup>.

MOSFET은 역 회복 손실이 추가된다. GaN FET과 MOSFET의 도통 손실은 크게 게이트 전압이 인가된 경우, 게이트 전압이 인가되지 않은 경우 (역방향 도통 손실 또는 데드타임 손실) 두 가지로 분류 가능하다. 게이트 전압이 인가된 경우는 정 방향 도통구간이므로 각 스위치의 도통 손실은 각 스위치의  $R_{DS(on)}$ 에 비례하여 얻어진다. 이는 식 3과 같이 계산 가능하다.

$$P_{Scon} = V_{DS}(t) \cdot i_D(t) = R_{DS(on)} \cdot i_D^2(t) \quad (3)$$

식 3에서 구한 순시전력 손실 값을 한주기에 대하여 적분하면 Si MOSFET 및 GaN FET의 평균 도통 손실 값을 구할 수 있다.

$$P_{Scon} = \frac{1}{T} \int_0^T (R_{DS(on)} \cdot i_D^2(t) dt) = R_{DS(on)} \cdot I_D^2 \quad (4)$$

게이트 전압이 인가되지 않았을 때는 스위치가 Off 상태이므로 MOSFET 스위치 사용 시 기생다이오드를 통해 역방향 전류가 흐르기 때문에 전압강하로 인한 손실이 발생한다. GaN FET은 물성적인 구조상 역 병렬 다이오드가 존재하지 않고 2DEG의 채널을 통해 역방향 도통이 가능한 특성을 가지고 있다. 하지만 역방향 도통시 Si MOSFET보다 약 2배의 전압강하가 발생하여 역도통시 손실이 크게 나타난다. 이는 GaN FET의 역도통 손실이 Si MOSFET의 역도통 손실보다 더 크게 나타난다는 것을 예상할 수 있다.

그림 5는 역방향 도통 시 전류흐름이며 그림6과 같은 파형 중 역방향 도통 손실은 검정색 구간에서 발생한다. Dead Time은 한 주기의 2%값인 200ns로 설정하였고 이때 발생하는 손실은 식 5와 같이 계산가능하다.

$$P_{DT} = \int_0^{200ns} V_{TH} \cdot I_{D(avg)} + I_D^2 \cdot R_{DS(on)} \quad (5)$$

### 3.4 Switching device switching loss<sup>[18]</sup>

GaN FET과 Si MOSFET의 스위칭 손실을 계산할

때 식 6과 같이 드레인 전류  $I_D$ 와 드레인 전압  $V_{DS}$ 를 1차 함수로 근사화 하여 전압과 전류가 겹치는 시간을 곱하여 계산할 수 있다.

$$P_{sw} = \frac{1}{2} V_{DS} \cdot I_D \cdot f_{sw} \quad (6)$$

하지만 MOSFET와 GaN FET는 소자 내에 기생 커패시터 성분을 포함하고 있어 이로 인해 비선형적인 특성을 가지므로 더욱 정확한 손실분석을 위해서는 이러한 비선형적인 특성도 고려되어야한다. 따라서 본 논문은 기생커패시터로 인한 비선형적인 특성을 고려하여 Turn-on, Turn-off 손실을 그림7과 같이 구간별로 나누어 상세한 손실분석을 하였다.

### Mode 1 [ $t_0 - t_1$ ]

$t_0$ 에서 제어전압의 인가에 의해 게이트 전류가 입력 커패시턴스  $C_{GS}$ 를 충전하여 게이트 전압  $V_{GS}$ 는 상승한다.  $V_{GS}$ 가 문턱전압  $V_{th}$ 보다 작으므로 스위치는 Turn-off 상태를 유지한다. 이 구간동안 스위칭 손실은 발생하지 않지만 입력 커패시터를 충전하는 구간이므로 게이트 손실이 일부 발생하게 된다.

### Mode 2 [ $t_1 - t_2$ ]

$t_2$ 와  $t_1$ 구간에서 게이트 전압이  $V_{TH}$ 를 넘어서면 드레인 전류가 흐르기 시작한다. 이때 게이트 전압은 밀러 Plateau 전압  $V_P$ 에 도달하기 전이며 스위칭 에너지는 전압과 전류의 적분을 통해 다음과 같이 계산할 수 있다.

$$P_{on, t_2-t_1} = \int_{t_1}^{t_2} V_{DS}(t) \cdot i_D(t) dt = \frac{V_{DS} \cdot I_D (t_2 - t_1)}{2} \quad (7)$$

이때 스위칭 시간은 전하량과 전류의 관계에 의해 다음과 같이 근사할 수 있다.

$$t_2 - t_1 = \frac{Q_{GS, V_{TH}}}{i_{g, on}} \approx \frac{Q_{GS, V_{TH}} \cdot R_{(on)}}{V_{drv} - V_P} \quad (8)$$

$Q_{GS, V_{TH}}$ 는 문턱전압까지의 게이트 전하량을 나타내며  $i_g$ 는 게이트 전류를 의미한다.  $V_{drv}$ 는 게이트 드라이버의 출력 전압이며  $R_{(on)}$ 는 Turn-on시 게이트 저항을 나타낸다. 스위치의 데이터 시트에서 게이트 전압에 따른 전하량을 제공하지 않는 경우  $Q_{GS, V_{TH}}$ 는  $Q_{GS}$ 의 1/2로 근사할 수 있다<sup>[19]</sup>.

### Mode 3 [ $t_2 - t_4$ ]

게이트 전압이  $V_P$ 에 도달하면 Miller effect에 의해 게이트 전압은  $V_P$ 에 고정된다. 이와 동시에  $C_{GD}$ 가 게이트 전류에 의해 방전되기 시작하며,  $C_{DS}$ 는 부하 전류에 의해 방전되기 시작한다.  $V_{DS}$ 의 기울기는  $V_{GD}$  전압과 같

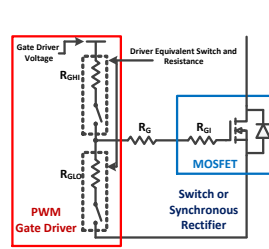


Fig. 8. Gate loss<sup>[20]</sup>.

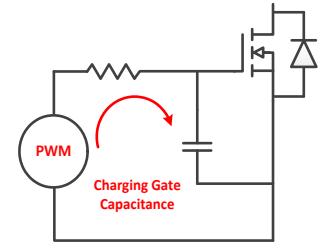


Fig. 9. MOSFET or GaN FET Gate loss<sup>[20]</sup>.

은 기울기를 갖기 때문에  $V_{GD}$ 의 기울기를 통해 스위칭 손실을 계산할 수 있다. 이때  $C_{GD}$ 에 흐르는 전류  $i_{cgd}$ 는 게이트 전류  $i_{g, on}$ 와 같으며 다음수식과 같이 나타낸다.

$$i_{cgd} = i_{g, on} = \frac{V_{drv} - V_P}{R_{(on)}} \quad (9)$$

$$E_{on, t_4-t_2} = \int_{t_2}^{t_4} V_{DS}(t) \cdot i_D(t) dt = \frac{V_{DS} \cdot I_D \cdot (t_4 - t_2)}{2} \quad (10)$$

$$t_4 - t_2 = \frac{Q_{GS, V_{TH}}}{i_{g, on}} \approx \frac{V_{DS} \cdot C_{r_{ss}} \cdot R_{DS(on)}}{V_{drv} - V_P} \quad (11)$$

이와 같이 Turn on 손실을 정리할 수 있으며 Turn-off 시의 스위칭 손실 계산과정은 Turn-on시의 손실분석과 같으나 밀러 전압 및 게이트 off 저항을 고려하여 적용해야 한다. Turn off시 게이트 전류는 아래와 같이 계산할 수 있다.

$$i_{g, off} = \frac{V_P}{R_{off}} \quad (12)$$

위와 같은 방법으로 Turn-on 손실( $E_{on}$ ), Turn-off 손실( $E_{off}$ )을 계산할 수 있으며 이 두 손실의 합에 스위칭 주파수를 곱하였을 때 전체 스위칭 손실을 구할 수 있다.

$$P_{sw} = (E_{on} + E_{off}) \cdot f_{sw} \quad (13)$$

### 3.5 Switching device gate loss

그림 8은 일반적인 GaN FET과 MOSFET의 Gate 손실을 발생시키는 여러 요소들을 나타낸 것이다. 게이트 손실은 GaN FET 혹은 MOSFET의 게이트를 충전하는데 필요한 에너지로 인해 발생된다. 그림 8에서 볼 수 있듯이 게이트 드라이버에 의한 게이트 손실이 큰 요소를 차지하지만 본 논문은 스위치 소자의 손실을 비교하는 것이므로 스위치에서 발생하는 게이트 손실을 분석하였다. 그림 9은 스위치에서 발생하는 게이트 손실 요소



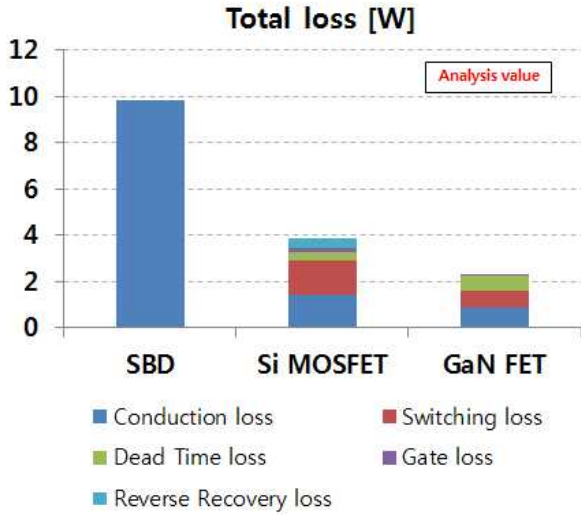
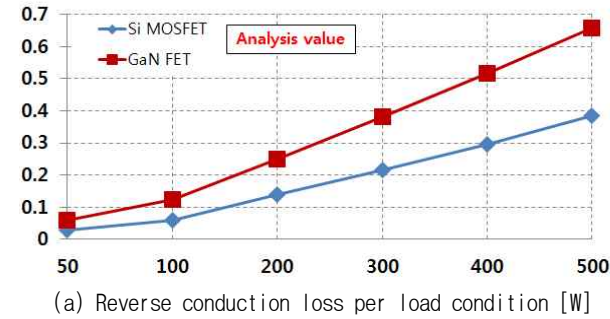
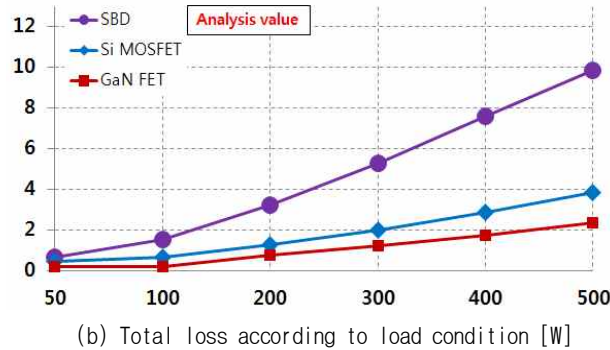


Fig. 10. Power losses according to junction temperature.



(a) Reverse conduction loss per load condition [W]



(b) Total loss according to load condition [W]

Fig. 11. Loss analysis result.

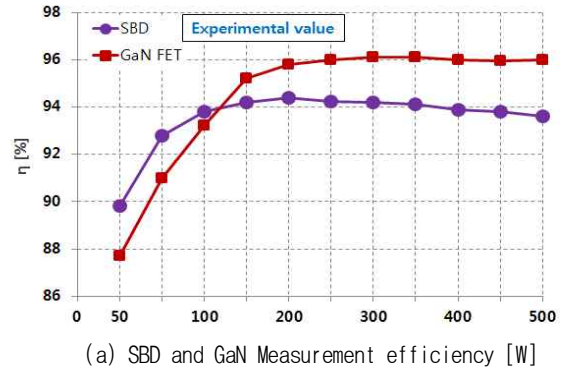
를 나타낸 것이며 스위칭 구동을 위한 게이트 전하량의 총, 방전 에너지는 다음과 같이 나타낸다<sup>[19]</sup>.

$$P_{Gate} = Q_G \cdot V_{drv} \cdot f_{sw} \quad (14)$$

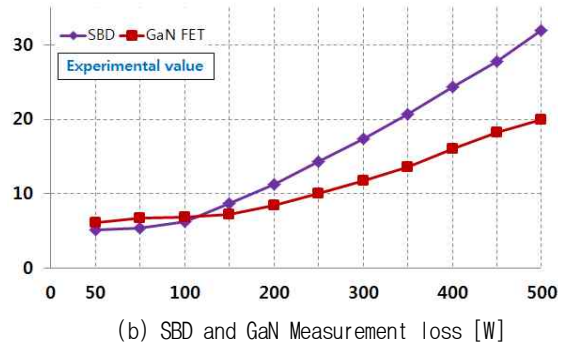
이때  $Q_G$ 는 소자의 Datasheet에서 제공되는 게이트 전하량 특성 그래프에서 게이트 드라이버 인가 전압  $V_{drv}$ 에 해당하는 전하량을 적용한다.

### 3.6 Switching device reverse recovery loss

Si MOSFET은 구조적으로 역 병렬 다이오드가 내장



(a) SBD and GaN Measurement efficiency [W]



(b) SBD and GaN Measurement loss [W]

Fig. 12. Experiment result.

되어있기 때문에 역 회복 특성을 가진다. 역 병렬 다이오드에 의해 발생하는 손실은 식 15와 같이  $Q_{rr}$ 과 다이오드에 걸리는 전압 및 스위칭 주파수를 통해 알 수 있다<sup>[17]</sup>.

$$P_{rrl} = \frac{1}{4} \cdot Q_{rr} \cdot V_{Drr} \cdot f_{sw} \quad (15)$$

## 4. 분석결과 및 실험결과

500W 부하조건에서 GaN FET, Si MOSFET, SBD의 손실 추정 값은 그림 10과 같다. GaN FET의 전체 손실은 SBD에서 발생하는 손실인 9.82W보다 약 4.2배 정도 감소하여 2.33W 즉 7.49W의 손실의 차이를 보이며 Si MOSFET 보다 약 1.64배 감소하여 3.84W 즉 1.51W의 손실의 차이를 보인다. 이는 GaN FET을 적용한 동기정류기가 SBD 및 Si MOSFET보다 효율이 높다는 것을 의미한다. 또한 GaN FET에서 발생하는 손실 비율은 도통손실이 약 38.6%, 스위칭 손실 30.6% 역 도통 손실 28.1% 게이트 손실이 2.3%로 추정되며. 이중 역 도통 손실은 Si MOSFET에 비하여 큰 값을 가질 것이라 예상된다. 각 부하별 조건에서 손실분석한 결과 그림 11 (b)와 같이 50W 부하 조건에서 SBD와 Si MOSFET, GaN FET의 손실은 크게 차이가 나지 않지만 부하가 커질수록 손실의 차이가 커짐을 알 수 있다. 이론적 분석결과와 타당성을 검증하기 위해 500W급 ( $V_{out}=14V$ ,  $I_{out}=36A$ ) 풀브릿지 DC-DC 컨버터를 제작하여 실험

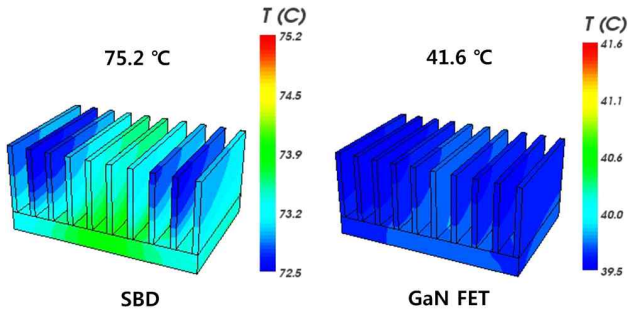


Fig. 13. Analysis results for heat sink.

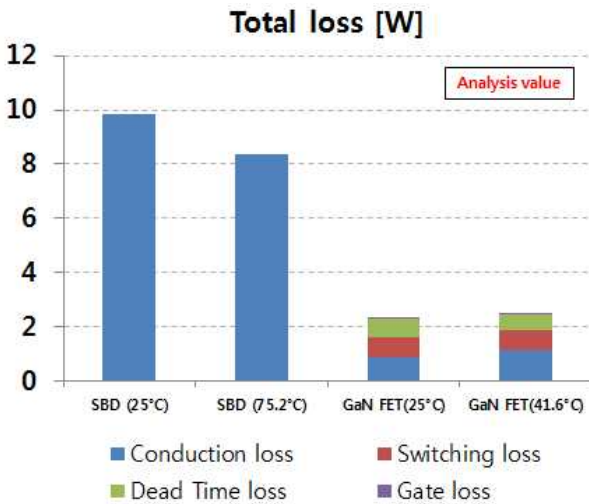


Fig. 14. Power losses according to junction temperature.

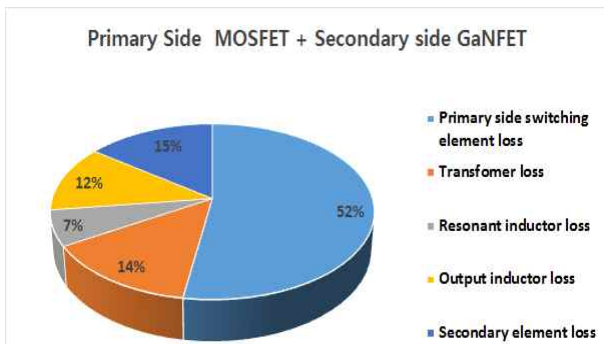


Fig. 15. Power loss distribution for synchronous rectifier with GaN FET.

결과 그림 12 (a)와 같이 500W 전부하 조건에서 Full Bridge DC-DC 컨버터에 SBD를 적용하였을 경우 93.8%의 효율이 측정되었고 GaN FET를 적용할 경우 95.8%의 효율이 측정 되었으며 손실 값으로 나타내었을 때 그림 12 (b)와 같다.

실험결과 SBD 정류 손실과 GaN FET 정류동기 손실의 차는 12W이며 이는 2개의 정류 소자를 고려했을 때 SBD에서 발생하는 손실과 GaN FET에서 발생하는 손실의 차이가 6W임을 알 수 있다. 이는 분석결과인

7.49W 보다 낮은 수치이나 분석결과는 외부온도 및 접합부 온도를 25° 조건으로 가정한 상태에서의 손실 분석이므로 실제 조건과의 차이가 발생한다. 가령 부하가 커져 접합부 온도가 증가하는 조건에서는 SBD의 전압강하가 작아져 손실이 25° 조건보다 감소하고 GaN FET은 손실이 증가한다. 따라서 손실 분석시 온도조건을 고려하여 분석할 필요가 있다. 따라서 온도 조건을 고려하기 위해 그림 13과 같이 Mersen社의 66280패키지, 너비 73mm, 높이 34mm, 두께 7.49mm, 조건, 자연냉각방식, 실제 패키지 사이즈 고려를 고려하여 방열 시뮬레이션 진행하였으며 위 온도에 따른 손실분석을 하였을 때 결과는 그림 14와 같다. 분석결과 500W 전부하 조건에서 SBD에서 발생하는 손실이 9.82W에서 8.39W로 줄었으며 GaN FET에서 발생하는 손실이 2.31W에서 2.5W로 증가하였다. 따라서 SBD와 GaN FET의 손실의 차이는 5.89W 로써 실험값인 6W의 손실에 근접하게 나타나는 것을 알 수 있었으며 이는 그림 15와 같이 전체 손실 중 2차측에서 발생하는 손실이 경감함을 의미한다.

### 5. 결 론

본 논문은 xEV용 LDC 등의 저전압-대전류 시스템에 사용되는 풀브릿지 DC-DC 컨버터의 2차측 SR 스위치로 GaN FET을 적용하였을 경우 손실분석을 하여 GaN FET의 동기정류기 적용가능성 여부를 판단하였다. 면밀한 분석을 위해 전압-전류의 선형화된 적분의 해를 구하는 방법이 아닌, turn-on 및 turn-off 과정을 모드별로 나누어 정밀한 스위칭 손실분석을 수행하였으며 정량적인 손실분석을 위해 기존 SBD 정류, Si MOSFET 동기정류와 비교하여 분석하였다. 손실분석결과 500W 전 부하조건에서 GaN FET의 데드타임동안 발생하는 역 도통 손실은 Si MOSFET에 비해 약 2배정도 크게 추정되었고 이는 전체 손실의 23.2%를 차지하여 데드타임 최적화가 필요한 것으로 판단되며 도통손실, 스위칭 손실, 게이트 손실은 SBD 및 Si MOSFET에서 발생하는 손실보다 낮게 계산되어 전체적인 손실은 SBD 보다 4.12배, Si MOSFET에 비해 1.54배 경감되었다. 손실분석의 타당성을 검증하기 위해 500W급 Full bridge DC-DC Converter를 실구현하였고, 2차측 스위치로 SBD와 GaN FET 기반 SR을 각각 적용한 실험 결과를 제시하였다.

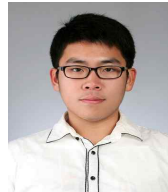
실험 결과 전 부하 조건에서 GaN FET를 적용한 Full bridge DC-DC Converter에서 96%의 효율을 보여 SBD를 적용한 Full bridge DC-DC Converter보다 효율이 약 2.4%증가하는 현상을 보였고 이는 각 소자에서 발생하는 손실의 차이가 6W임을 나타내며 분석결과와 거의 일치하였다. 따라서 GaN FET는 저전압-대전류 시스템에서 높은 효율을 보일 수 있으며 이는 향후 xEV용 LDC뿐만 아니라 저전압-대전류 시스템을 활용하는 대부분의 토폴로지에 적용 가능함을 확인할 수 있다.

## References

- [1] Y. S. Kim, "Optimal design and control of low voltage DC-DC converter integrated on-board charger for electric vehicles," Ph.D. diss, University of Sungkyunkwan, Korea, 2014.
- [2] M. S. Choi, S. G. Song, S. J. Park, D. G. Kim, and Y. G. Kim "Development of high efficiency boost DC/DC converter for EV," *The Transactions of the Korean Institute of Power Electronics*, Vol. 15, No. 2, pp. 127-133, Apr. 2010.
- [3] T. Y. Ahn, "A study on the power losses and conversion efficiency analysis for the phase-shift controlled full-bridge converter," *The Transactions of the Korean Institute of Power Electronics*, Vol. 14, No. 3, pp. 228-234, Jun. 2009.
- [4] S. M. Go, Y. Kim, S. H. Baek, I. J. Maeng, P. S. Kim, and S. H. Yoon, "Study of high efficiency H-B converter using synchronous rectifier," *The Korean Institute of Electrical Engineers*, pp. 1977-1980, Jul. 1998.
- [5] C. Andersson, "Design of a 2.5kw DC/DC full bridge converter," *Chalmers university of technology sweden*, pp. 2011.
- [6] S. Abbasian and T. Johnson, "High efficiency GaN HEMT synchronous rectifier with an octave bandwidth for wireless power applications," *Microwave Symposium (IMS) 2016 IEEE MTT-S International*, pp. 1-4, 2016.
- [7] S. Abbasian and T. Johnson, "Power-efficiency characteristics of class-F and inverse class-F synchronous rectifiers," *Microwave Theory and Techniques IEEE Transactions on*, Vol. 64, pp. 4740-4751, Nov. 2016.
- [8] EPC, "Using enhancement mode GaN-on-silicon power FETs (eGaN FETs) application note," AN 003, 2014.
- [9] ON Semiconductor, "NCP4305-secondary side synchronous rectification driver," 2014.
- [10] Y. C. Li, F. C. Lee, Q. Li, X. Huang, and Z. Liu, "A novel AC-to-DC adaptor with ultra-high power density and efficiency," *Applied Power Electronics Conference and Exposition (APEC) 2016 IEEE*, pp. 1853-1860, 2016.
- [11] I. Ramos and Z. Popovic, "A fully monolithically integrated 4.6 GHz DC-DC converter," *Microwave Symposium (IMS) 2016 IEEE MTT-S International*, pp. 1-4, 2016.
- [12] M. N. Yoder, "Wide bandgap semiconductor materials and devices," *IEEE Trans. Electron. Dev.* 43, 1633 1996.
- [13] A. Lidow and J. Strydom, "Gallium Nitride (GaN) technology overview," white paper of EPC(WP001), Dec. 27th, 2012.
- [14] M. G. Kim, D. G. W, B. G. Lee, N. G. Kim, and J. S. Kim, "Loss analysis of power conversion equipment for efficiency improvement," *The Transactions of the Korean Institute of Power Electronics*, Vol. 19, No. 1, pp. 80-90, Feb. 2014.
- [15] P. Haaf and J. Harper, "Diode reverse recovery and its effect on switching losses," Fairchild Semiconductor Application Note, Nov. 2006.
- [16] D. Graovac, M. Purshel, and A. Kiep, "MOSFET power losses calculation using the data-sheet parameters," Infineon Application Note, July 2006.
- [17] X. Huang, Q. Liu, Z, and F. C. Lee "Analytical loss model of high voltage GaN HEMT in cascode configuration," *IEEE Transaction on Power Electronics*, Vol. 29, No. 5, pp. 2208-2219, May 2014.
- [18] D. M. Joo, "Research on a switching characteristic of GaN HEMT for resonant dc-dc converters," Ph.D. diss, University of Sungkyunkwan, Korea, 2017.
- [19] J. Klein, "Synchronous buck MOSFET loss calculations with Excel mode," application Note(AN-6005), Fairchild semiconductor, 2006.
- [20] G. Lakkas, "MOSFET power losses and how they affect power-supply efficiency," TI Application Note, 2016.

**정재웅(鄭在雄)**

1993년 11월 13일생. 2016년 대전대 전기공학 학과 졸업. 2016년~현재 동 대학원 전기공학 학과 석사과정.

**김현빈(金鉉彬)**

1989년 10월 17일생. 2015년 대전대 전기공학 학과 졸업. 2017년 동 대학원 전기공학과 졸업(석사). 2013년~현재 동 대학원 전기공학과 박사과정.

**김종수(金鍾秀)**

1975년 3월 5일생. 2008년 성균관대 대학원 전자전기컴퓨터공학과 졸업(석사). 2011년 동 대학원 전자전기컴퓨터공학과 졸업(공학박). 2011년~2012년 서일대 전기과 강의전담교수. 2012년~2013년 삼성종합기술원 MD연구소 Power Lab 전문연구원. 2013년~현재 대전대 전기전자공학부 조교수. 당 학회 학술위원.

**김남준(金南俊)**

1964년 12월 19일생. 1988년 한양대 전기공학 학과 졸업. 1997년 동 대학원 전기공학과 졸업(공학박). 1992년~현재 대전대 전기전자공학부 교수. 당 학회 학술위원.