

두 개의 출력을 갖는 LDO 레귤레이터 설계

Design of LDO Regulator with Two Output

권민주*, 김채원*, 곽재창**★

Min-Ju Kwon*, Chea-Won Kim*, Jae-Chang Kwak**★

Abstract

This paper proposes the Low-Dropout regulator with two output. Each of the two output has feedback, and shared feedback loop. PMOS is added to solve the problem the occur when sharing the feedback loop. Thus eased the Load Transient Response. Also Using one of the bias circuit and one of the pass transistor, Area is reduce by half compared to Existing Area that used to obtain output of two output.

요약

본 논문에서는 하나의 입력 전압을 받아 두 개의 출력전압을 가지는 LDO 레귤레이터를 제안한다. 두 개의 출력은 각각의 피드백단을 갖는다. 또한 각각의 피드백 단은 서로 피드백 루프를 공유하며, 서로 피드백 루프를 공유할 시 서로 미치는 영향을 최소화 하기 위하여 피드백 역할을 하는 PMOS를 추가하여 Load Transient Response를 완화 시켰다. 또한 하나의 바이어스 회로와 하나의 패스 트랜지스터를 사용함으로써 기존 두 개의 출력전압을 얻기 위해 두 개의 LDO 레귤레이터를 사용할 때 대비 면적이 절반으로 줄어 들었다.

Key words : Two output, Low-dropout Regulator, Load transient, Feedback, Multi-output

1. 서론

최근 집적 회로의 기술의 발달과 소비자들의 문화적 요구에 의해 MP3, 스마트폰, 노트북과 같은 휴대용 멀티미디어 기기들의 시장이 넓어지고 있다. 이러한 기기들은 고효율, 소형화를 위해 PMIC(Power management IC)를 사용하게 되며 이러한 PMIC는 크게 선형 레귤레이터인 LDO

레귤레이터와 스위칭 레귤레이터로 나누어진다. 선형 레귤레이터는 응답 속도가 빠르고 노이즈가 적지만 상대적으로 낮은 효율을 갖는다. 반면, 스위칭 레귤레이터는 효율은 높지만 외부 소자가 필요하며 노이즈가 많기 때문에 고성능을 위한 아날로그 시스템에서는 선형 레귤레이터가 많이 사용된다[1]. 대표적인 선형 레귤레이터의 종류에는 LDO(Low Drop-out) 레귤레이터가 있다. 최근의 연구에서 LDO 레귤레이터는 외부의 큰 커패시터를 제거해 집적도를 향상시키기 위해 Capless-LDO 레귤레이터를 개발하는 방향이다. 하지만 외부 커패시터가 없는 안정적인 동작을 하기 힘들기 때문에 기존 LDO 레귤레이터에서 집적도를 향상시키는 연구가 계속되고 있다. 본 논문에서는 하나의 입력으로 두 개의 출력을 갖는 LDO 레귤레이터를 제안하였다. 기존의 LDO 레귤레이터는 하나의 입력에 하나의 출력만 갖기 때문에 두 개의 출력을 얻기 위해서는 두 개의 LDO 레귤레이터를 사용하여 한다. 하지만 본 논문에서 제안하는 구조를 사용할 경우 한 개의 LDO 레귤레이터를 이용해 두 개의 출력을 얻음으로써 면적적인 측면에서 큰 장점을 가진다.

* Dept. of Electronics and Electrical Engineering, Dankook University

** Dept. of , Computer Science, Seokyeong University

★Corresponding author

e-mail: jckwak@skuniv.ac.kr, tel: 02-940-7758

Manuscript received Jun. 16, 2017; revised Jun. 23, 2017 ; accepted Jun. 30, 2017

This is an Open-Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License(<http://creativecommons.org/licenses/by-nc/3.0>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

II. 본론

1. LDO 레귤레이터

LDO 레귤레이터는 크게 패스 트랜지스터, 오차증폭기, 부하로 구성된다. 선형적인 제어 방식을 이용하기 때문에 그 구성이 스위칭 레귤레이터에 비해 상대적으로 간단한 것이 특징이다. 동작 방식으로는 출력전압의 변화를 오차증폭기를 통해 감지하게 되고, 오차증폭기는 오차신호를 발생시킨다. 발생된 오차신호는 패스 트랜지스터를 통해 부하 단에 전달된다. 부하에 전달된 값은 피드백 저항을 통해 피드백 루프를 형성하게 되고, 피드백 루프를 통해 외부 변화에 의해서도 안정적인 출력 전압을 제공할 수 있게 된다. LDO 레귤레이터의 안정적인 구동과 성능 평가에 척도가 될 수 있는 것은 최대 출력전압과 부하 조건에 따른 안정도이며, 최대 출력전압을 제공하기 위해서는 dropout 전압이 작아야한다. dropout 전압은 패스 트랜지스터의 종횡비를 통해 결정된다. 따라서 종횡비가 클수록 최대 출력전압이 상승하여 상대적으로 높은 효율을 제공할 수 있다[2]-[3].

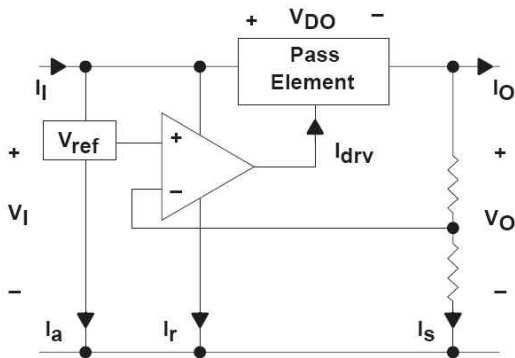


Fig. 1. LDO Regulator
그림 1. LDO 레귤레이터

2. 제안하는 LDO 레귤레이터

본 논문에서는 하나의 입력을 통해 두 개의 출력 가지는 LDO레귤레이터를 제안하였다. 본 논문에서 제안하는 LDO 레귤레이터는 그림2와 같으며, 하나의 오차증폭기, 하나의 패스 트랜지스터, 두 개의 피드백단, 피드백 모스로 구성되어 있다. 동작 원리는 일반적인 LDO 레귤레이터와 유사하게 오차증폭기가 밴드갭 기준 전압과 Rf1과 Rf2, Rf3와 Rf4에 의한 피드백 전압을 입력받아

오차신호를 발생시키게 된다. 발생된 오차 신호는 패스 트랜지스터로 전달되며, 패스트랜지스터는 전달 받은 오차 신호를 통해 출력단으로 흘러보낼 전류량을 제어하게 된다. 이때 패스 트랜지스터는 선형 영역에서 동작하게 된다[4]. 첫 번째 출력단과 두 번째 출력단은 작은 저항으로 연결되어 있으며 저항 값을 통해 첫 번째 출력단과 두 번째 출력단의 값을 조절할 수 있다. 또한 첫 번째 출력단의 전압에 변동이 생기게 되면, 일반적인 LDO 레귤레이터의 피드백 루프를 통해 제어되며, 두 번째 출력 단의 전압에 변동이 생기게 되면, M1의 드레인단자가 출력 전압의 변화를 감지하고 M1의 게이트 단자를 통해 패스 트랜지스터의 게이트 전압을 제어하게 된다[5].

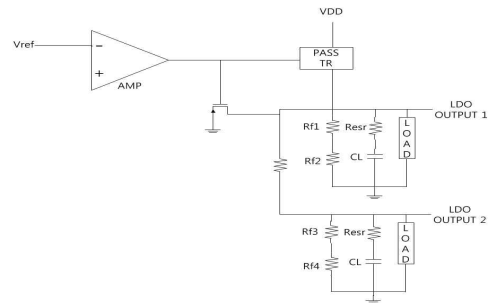
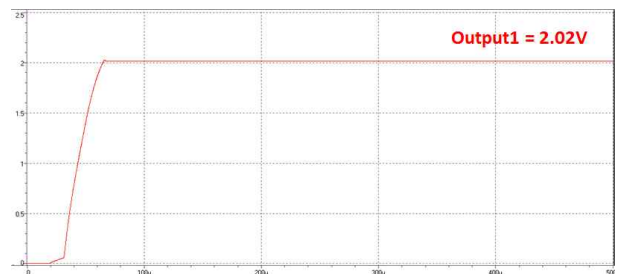


Fig. 2 Proposed LDO Regulator
그림 2 제안하는 LDO 레귤레이터

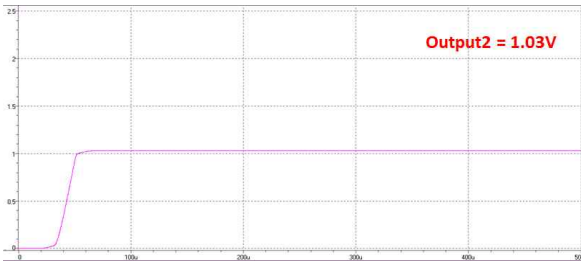
첫 번째 출력단과 두 번째 출력단의 전압 값이 변동함에 따라 동일한 피드백루프를 공유함으로써 서로 영향을 받게 되는데 M1을 두 번째 출력 단 쪽에 연결해 줌으로써 서로 받는 영향을 줄일 수 있다.

3. 시뮬레이션 결과

그림 3은 본 논문에서 제안한 두 개의 출력을 갖는 LDO 레귤레이터의 출력 전압 파형이다.



(a)



(b)

Fig. 3 Output Voltage (a) Output1 (b) Output2
 그림 3 출력 전압 (a) Output1 (b) Output2

본 시뮬레이션에서는 2.7V의 입력전압과 1.2V의 기준전압 V_{ref} 를 사용하였고, 첫 번째 출력단에서는 2.02V의 전압을, 두 번째 출력단에서는 1.03V의 전압을 출력하였다.



Fig. 4 Load Transient 1
 그림 4 Load Transient 1

그림 4는 첫 번째 출력단에서만 부하전류를 100uA에서 100mA로 급격히 변화 시켰을 때의 Load Transient 파형이다. 이때 첫 번째 출력단의 출력전압은 17mV의 변화를, 두 번째 출력단에서는 10mV의 변화를 가졌다.

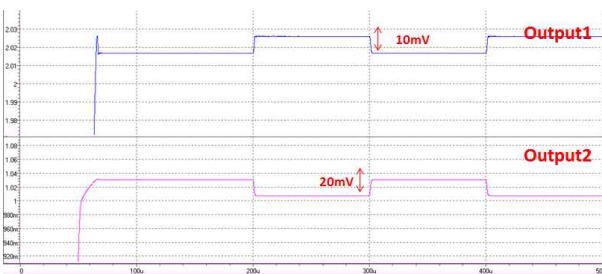


Fig. 5 Load Transient 2
 그림 5 Load Transient 2

그림 5는 두 번째 출력단에서만 부하전류를 100uA에서 100mA로 급격히 변화 시켰을 때의 Load Transient 파형이다. 이때 첫 번째 출력단의 출력전압은 10mV의 변화를, 두 번째 출력 단

에서는 20mV의 변화를 가졌다. 그림 5의 결과를 보면 두 번째 출력단에서만 부하전류를 흘렸을 때 첫 번째 출력단은 M1 때문에 반대로 전압이 상승하는 모습을 확인할 수 있다. 그림 6은 첫 번째 출력단과 두 번째 출력단에서 모두 부하전류를 100uA에서 100mA로 급격히 변화 시켰을 때 Load Transient 파형이다. 이때 첫 번째 출력단의 출력전압은 12mV의 변화를, 두 번째 출력단에서는 25mV의 변화를 가졌다.



Fig. 6 Load Transient 3
 그림 6 Load Transient 3

III 결론

본 논문에서는 하나의 입력을 통하여 두 개의 출력을 가지는 LDO 레귤레이터를 제안하였고, 제안된 LDO는 하나의 패스 트랜지스터와 하나의 바이어스회로를 가짐으로써 두 개의 출력을 얻기 위해 LDO 레귤레이터 사용할 때 대비 절반의 면적만을 사용하여 두 개의 출력을 생성했다. 또한 첫 번째 출력단과 두 번째 출력단에 연결되어 있는 저항을 이용해 두 개의 출력 전압을 제어할 수 있고, 피드백을 위해 사용된 PMOS소자를 통해 부하전류에 따른 출력 전압의 변화를 완화 시켰다.

References

[1] Shen, Jsung-Mo, Yang, Wei-BinHsieh, Chang-Yo, Lo and Yu-Lung L, "A low power multi-voltage control technique with fast-settling mechanism for low dropout regulator" Proceedings of the IEEE, pp.558 - 561, 2009
 [2] Thomas Coulot, Estelle Lauga, Jean-Michel Fournier, Mazen Alamir, and Frederic Hasbani, "Stability Analysis and Design Procedure of Multi-loop Linear LDO Regulators via State Matrix Decomposition" Proceedings of the IEEE, pp.1, 2013.
 DOI:10.1109/TPEL.2013.2241456

[3] "A Fast-Recovery Low Dropout Linear Regulator for Any-Type Output Capacitors" *The IEEE Trans. Asian Solid-State Circuits Conference*, 1-3 Nov. 2005, pp. 497 - 500.

DOI: 10.1109/ASSCC.2005.251786

[4] *IEIE Transactions on circuits and system-1: fundamental theory and applications*, VOL.41, NO.1, January 1994

[5] Park Kyeong-Hyeon, Kwon Min-Ju, Koo Yong-Seo, Yoo Seok-Won, "*LDO Regulator with Feedback Network Improved Transient Response*" *Journal of IKEEE*, pp.307 - 309, 2016. DOI : 10.7471/ikeee.2016.20.3.307