

## 송전선로 보호용 고장기록장치의 설계 및 구현

(Design and Implementation of Fault Recorder for Transmission Line Protection)

최순철\* · 박철원\*\*

(Soon-Choul Choi · Chul-Won Park)

### Abstract

When a fault occurs on a transmission line, it is important to identify the fault location as speedily as possible for improvement of the power supply reliability. Generally, distance to fault location is estimated by off line from the recorded data. Conventional fault recorder uses the fault data at one end.

This paper deals with the design of an advanced fault recorder for enhancement accuracy of the fault distance estimation and fast detection a fault occurrence position. The major emphasis of the paper will be on the description of the hardware and software of the fault recorder. The fault locator algorithm utilizes a GPS time-synchronized the fault data at both ends. The fault data is transmitted to the other side substation through communication. The advanced fault locator includes a Power module, MPU(Main Processing Unit) module, ADPU(Analog Digital Processing Unit) module, and SIU(Signal Interface Unit) modules. The MMI firmware and software of an advanced fault recording device was implemented.

Key Words : Fault Distance, Fault Location, Fault Recorder, GPS, Transmission Line, Time-Synchronized

### 1. 서 론

전력시스템에 고장이 발생할 경우 구성요소의 손상과 경제적 손실을 최소화하기 위하여, 고장부분은 건전한 계통으로부터 신속하게 분리되어야 한다. 보호장치는 전력공급의 신뢰성을 향상시키기 위해 신속하

고 정확하게 이 책무를 감당해야 하는 동시에 가능한 빨리 고장이 발생한 위치를 판별해야 한다[1].

그동안 고장점 표정(Fault Location) 알고리즘들은 송전선로의 편단이나 양단으로부터 추출된 데이터를 이용하여 고장위치를 더 잘 추정하기 위하여 개발되었다. 한편 배전시스템에서 고장위치 판별은 선로의 비 균일성, 고장저항, 부하 불확실성 및 상 불평형 등에 따라 복잡하며 어려움이 많았다. 이에 배전선로 고장위치에 관한 주제는 과거 전력 엔지니어와 연구자들에게 상당한 관심을 가져왔다[2].

국내에서는 푸리에급수(Fourier Series)를 이용한 고장점 추정에 관한 논문을 시작으로, 영상분을 이용

\* Main author : Gangneung-Wonju National University

\*\* Corresponding author : Gangneung-Wonju National University

Tel : 033-760-8786, Fax : 033-760-8781

E-mail : cwpark1@gwnu.ac.kr

Received : 2015. 8. 20.

Accepted : 2016. 1. 22.

한 고장점 표정 알고리즘과 병행 2회선을 위한 전류분배계수(Current Distribution Factor)를 이용한 고장점 표정 기법이 제시되었다[3-5]. 근래에는 지중선로의 고장 판별과 고장점 표정을 위하여 웨이브릿(Wavelet)과 퍼지 추론(Fuzzy Inference)이 적용되었다[6]. 또 전류 페이지를 이용한 송전선로의 고장점 표정 기법, 배전시스템의 고장점 표정, 적응적 전원 임피던스를 사용한 고장위치 알고리즘이 제시되었다. 해외에서는 2014년 AC 송전선로와 배전선로의 고장점 표정을 위한 IEEE 표준이 개정, 공개되었다[7-12].

종래의 고장점 표정방식은 운영자가 사고가 발생한 송전선로 인근에 설치된 고장기록장치(Fault Recorder : F/R)를 검색하고, 검색된 고장기록장치로부터 사고 데이터를 취득한 후, 수집한 데이터를 연산을 이용하여 고장점 위치를 검출하게 되므로, 고장점 위치를 검출하는데 많은 시간이 필요할 뿐만 아니라, 정확도가 떨어진다는 문제점이 있었다[13-15].

본 논문은 GPS 시각 동기화된(Time-synchronized) 사고 데이터를 이용하여 고장점 위치를 정확히 산출할 수 있도록 전력계통 선로 양단 사고 데이터를 이용한 고장점 표정 기능을 구비한 고장기록장치를 제안하였다.

## 2. 개선된 고장기록장치

### 2.1 양방향 고장점 표정 알고리즘

본 고장기록장치는 AB 송전선로에서 고장이 발생한 경우 양단에 설치된 F/R는 수신한 GPS 신호를 이용하여 동기화된 페이지(Synchronized Phasor)를 계산한 후, A 변전소의 F/R는 특정 고장 데이터를 통신으로 B 변전소의 F/R로 보내고, 또 B 변전소의 F/R는 특정 고장 데이터를 통신으로 A 변전소의 F/R로 보내게 된다. 그림 1은 개발한 개선된 고장기록장치의 개념도이다.

그림 2는 개선된 고장기록장치의 양단 고장점 표정 알고리즘을 나타낸다. 정확한 고장거리 산출은 식 (1)과 같이 동기화된 고장 파일에서 분석한 양단의 정상분 임피던스의 분배율에 따라 계산된다[14].

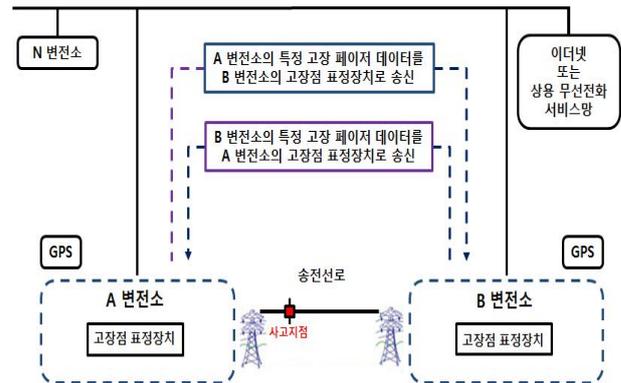


Fig. 1. Concept Diagram of Advanced Fault Recorder

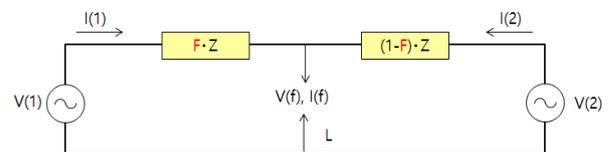


Fig. 2. Two-end Fault Location Algorithm

$$F = \text{Re} \left[ \frac{\frac{V(1) - V(2)}{Z} + I(2)}{I(1) + I(2)} \right] \quad (1)$$

$$D = F \cdot L$$

여기서 동기 페이지 측정 요소는 V(1), I(1), V(2), I(2), V(f), I(f)이고, 기본입력요소로 Z는 선로 임피던스, L은 선로길이, 연산요소로 F/L에 대한 고장 임피던스 비율(%), D는 고장거리이다.

### 2.2 고장기록장치의 하드웨어

개선된 고장기록장치는 시각 동기화된 사고 데이터를 이용하여 고장점 위치를 정확히 산출할 수 있도록 전력계통의 선로 양단 사고 데이터를 이용한 고장점 표정 기능을 구비하였다. 그림 3은 고장점 표정장치의 하드웨어 모듈별 입출력 관계도를 도식화한 것으로 총 4개의 모듈로 구성된다. 그림 3과 같이 고장점 표정장치는, 입출력, 표시부 및 전원공급부, 취득한 아날로그 및 디지털 신호를 고속으로 처리 및 저장하고, 외부 장치 또는 상위 호스트와 통신을 수행하며 버튼 입

력과 같은 MMI를 처리하는 데이터 연산 및 처리부, LAN 통신, USB/SERIAL 통신, 데이터 저장부, GPS 통신부, 무선 통신부 및 시각 동기화부로 구성하였다.

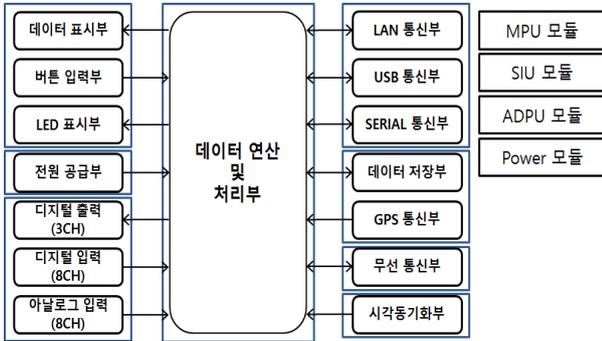


Fig. 3. Relation Diagram of Modules

고장기록장치 하드웨어의 구성은 전원을 공급하는 Power 모듈, 데이터 취득 연산을 담당하는 MPU(Main Processing Unit) 모듈, 전압/전류 소스를 입력받아 디지털 신호로 변환하여 전송하고 바이너리 점점 정보를 수집하는 ADPU(Analog Digital Processing Unit) 모듈, 그리고 이 두 가지 모듈을 수용하는 SIU(Signal Interface Unit) 모듈로 이루어져 있다. 그림 4는 하드웨어 구성 다이어그램을 나타낸다.

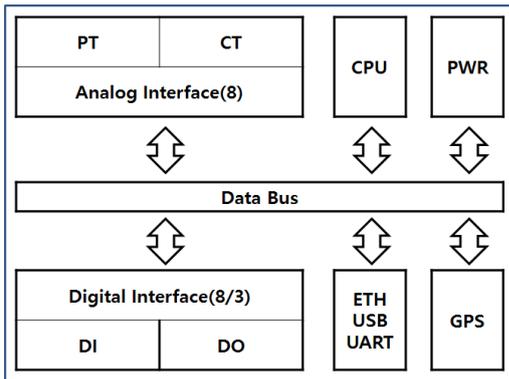


Fig. 4. Diagram of Hardware Configuration

2.2.1 MPU 모듈 설계 및 제작

그림 5는 MPU 모듈의 전면을 나타낸다. MPU 모듈은 Arm Coretex-M4 32bit(STM32F405RGT6) CPU

Core와 4\*20 Character LCD with Back-Light 디스플레이 장치, 7개의 버튼, 4개의 LED, Ethernet (10/100Mbps), USB 및 WI-FI(11Mbps, WEP128 Security) 무선통신으로 구성하였다.

CPU 모듈은 AI/DI 모듈에서 취득한 전압/전류의 순시신호 데이터를 입력받아 위상, 주파수 및 유효/무효 전력 값을 연산하기 위한 RMS값으로 만들기 위해 부동소수점 연산이 가능한 CPU를 사용하였다. 이더넷 TCP/IP 또는 UDP/IP 통신을 위한 포트이며 일반적인 규격인 RJ-45 Ethernet Port이다. CAT5를 지원하며 속도는 10/100Mbps이다. RTC는 자체 내부시계이며, ADPU 모듈에 장착된 자체 배터리로 시스템의 전원입력의 유무에 관계없이 독립적으로 운영이 되며, GPS에서 수신한 시각정보를 통해 장치의 내부 시각정보를 관리한다. USB 디바이스를 위한 시리얼 통신 버스 Host 프로그램과 연계용이다. 1PPS(1 Pulse per Second)를 설계 및 적용하여 GPS 시각동기장치로부터 1PPS 신호를 TTL레벨의 인터럽트로 수신하여 AI 모듈의 AD 컨버터가 동기 위상데이터를 위한 동기 샘플링 작업을 수행 할 수 있는 동기신호를 입력 받는다.



Fig. 5. Front of MPU Module

2.2.2 ADPU 모듈 설계 및 제작

그림 6은 ADPU 모듈의 구성을 나타낸다. ADPU 모듈은 AI Input 포트(PT 4Ch, CT 4Ch)와, DI

In/Output로 구성하였다. Analog 입력부는 외부에서 인입되는 AC 정격전압(63.5V)와 정격전류(5A)를 각각 PT와 CT를 거쳐 노이즈 필터링을 한 후 AD 변환을 통해 디지털 데이터로 CPU 모듈에 전송하는 정밀 계측모듈이다. CT의 경우 전류 값의 범위에 따라서 스위칭을 해서 ADC로 보내야 하기 때문에 Reference 전압(9V)과의 비교를 통해 자동으로 스위칭한다. PT는 ADPU 모듈에서 계측하려는 전압 소스를 계측 가능한 범위로 크기를 변화시키는 변성기로서 계측 범위가 0~240V이며 정격이 63.5V(154kV: 110V/√3) 또는 66.4V(345kV: 115V/√3)이다. CT회로는 외부의 Clamp 타입을 사용하여, 기존 보호 장치반에 영향을 주지 않고 계측하는 방식을 사용한다. CT 회로의 계측범위는 0.1~100A이며 5A가 정격으로서 정밀계측용(Class 1.0)을 사용하며, Split Core 타입으로써 기존의 CT 회로를 보호하였다.

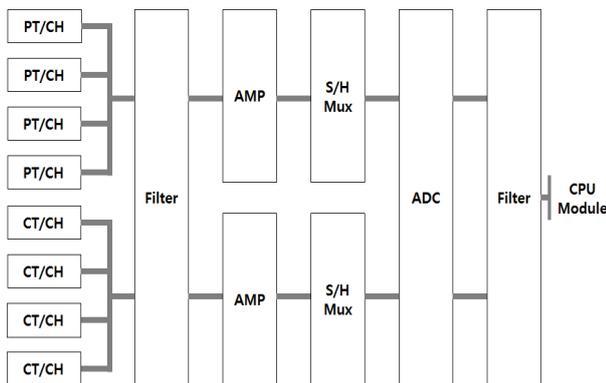


Fig. 6. Diagram of ADPU Module

디지털 입력부는 계통을 보호하는 전력설비의 동작 접점을 입력받아 그 상태를 DSP에 전달하는 역할을 하는 장치이다. 그림 7은 DI 모듈의 구성을 나타낸다. 디지털 입력부에 구성되는 필터는 접점의 On/Off시 채터링을 방지하는 역할을 담당하도록 구성하였고, Optical Isolation을 채택하여 내부회로와의 절연이 가능하도록 하였다. DI 모듈도 외부에서 유입되는 노이즈 방지의 대책으로 Varistor를 장착하여 동작의 신뢰성을 향상시켰다.

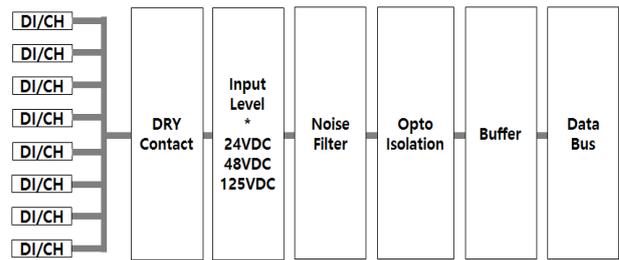


Fig. 7. Diagram of DI Input

### 2.2.3 SIU 모듈 설계 및 제작

그림 8은 SIU 모듈의 구성을 나타낸다. SIU 모듈은 MPU 모듈과 ADPU 모듈간의 데이터를 처리하는 모듈이다. 시각동기된 데이터 샘플링을 수행하기 위하여 GPS 수신모듈을 적용하여 설계하였으며, 외부의 신호를 받고자 할 때는 GPS 수신 장치의 출력을 선택할 수 있도록 설계하였다. 순시과형과 페이지 기록을 각각 128개 저장할 수 있도록 메모리를 768MB로 설계하였다.

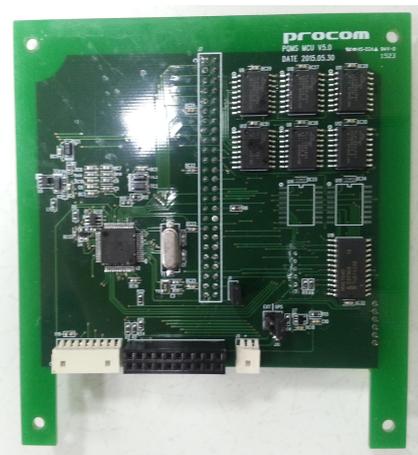


Fig. 8. Front of SIU Module

### 2.2.4 Power 모듈 설계 및 제작

그림 9는 Power 모듈을 나타낸다. 주 장치에서 사용하는 전원의 종류는 +5V, +24V이며, 24V는 디지털 접점을 구성하기 위하여 사용하였다.

상기 설계를 바탕으로 제작한 개선된 고장점 표정장치는 그림 10과 같다. 크기는 약 220\*120\*90mm이며, 좌우 AI PT 입력단과, DI 입출력단으로 구성된 단자

대를 배치하였으며, 제품 하단에는 AI CT 입력 포트와, GPS 안테나 혹은 IRIG-B 신호를 입력 받을 수 있는 단자가 있으며, Host 프로그램과 통신을 할 수 있는 이더넷 포트가 위치한다.

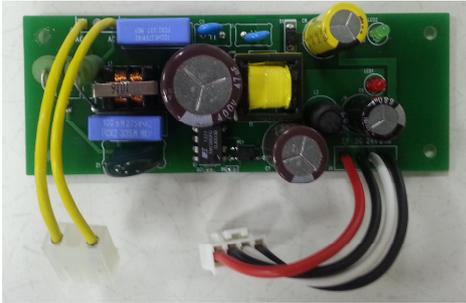


Fig. 9. Power Module



Fig. 10. Front of Advanced Fault Locator

### 2.3 고장기록장치의 펌웨어

고장기록장치의 펌웨어 개발 환경은 IAR EWARM 6.4이며 펌웨어의 기본 구조는 Main 보드인 MPU와 ADPU로 구성 되어 있으며 각각의 C 파일들과 헤더 파일들로 구성되어 있다. 소스 파일 중 OffrDef.h 파일은 고장기록장치의 모든 소스 파일에서 사용되는 Structure 구조에 대하여 정의한 파일이다. 표 1은 MPU용 프로젝트 구성을 나타내고 표 2는 ADPU용 프로젝트 구성을 나타낸다.

Table 1. Project Configuration for MPU

소스파일	헤더파일	설 명
OffrButton.c	OffrButton.h	버튼 입력처리 및 함수 정의
OffrCharLcd.c	OffrCharLcd.h	LCD 처리 및 함수 정의
OffrLan.c	OffrLan.h	이더넷 통신 처리 및 함수 정의
OffrLed.c	OffrLed.h	LED 장치 I/O 함수 정의
OffrMain.c	OffrMain.h	호스트 통신 및 메인 함수 정의
OffrRelay.c	OffrRelay.h	릴레이 출력 동작 처리 함수 정의
OffrRtc.c	OffrRtc.h	RTC 처리 함수 정의
OffrSerialFram.c	OffrSerialFram.h	FRAM 처리 함수 정의
OffrWizfi220.c	OffrWizfi220.h	Wi-Fi 모듈 처리 함수 정의
stm32F405x_init.c	stm32F405x_init.h	프로그램 환경설정등 Start-Up 함수 정의
task_led.c	task_led.h	장치 LED 출력 동작 처리 함수 정의

Table 2. Project Configuration for ADPU

소스파일	헤더파일	설 명
AiGpsDelay.c	AiGpsDelay.h	클램프 CT 위상 지연 상수 정의
OffrAiGps.c	OffrAiGps.h	IRIG-B / GPS 시각 동기화 함수 정의
OffrAiMain.c	OffrAiMain.h	통신 처리 및 메인 함수 정의
OffrAiMath.c	OffrAiMath.h	연산에 필요한 수학 함수 정의
OffrAiRtc.c	OffrAiRtc.h	RTC 처리 함수 정의
OffrAiTest.c	OffrAiTest.h	매뉴얼 트리거 및 트리거 저장 함수
OffrAiTrig.c	OffrAiTrig.h	트리거 처리 함수 정의
OffrSerialFlash.c	OffrSerialFlash.h	트리거 데이터 처리를 위한 시리얼 플래시 처리 함수 정의
OffrUtil.c	OffrUtil.h	프로그램에서 사용되는 보조 함수 정의
stm32F405x_init.c	stm32F405x_init.h	프로그램 Start-Up 함수 정의

#### 2.3.1 시각동기기능 설계 및 구현

고장기록장치에서 시각동기된 데이터 샘플링을 수행하기 위하여 GPS 수신 장치의 시각동기 신호인 1PPS를 이용한다. 이 1PPS 신호는 GPS 수신 장치가 GPS 위성으로부터 정보를 수신하여 정확하게 매초당 1회의 짧은 펄스를 발생시킨다.

최초 전원투입 후 GPS 수신 장치가 부팅하기까지의 과정은 로컬시스템에 내장된 정밀한 클럭 타이머에 의하여 데이터 취득이 이루어지며, 이때 취득되는 데이터는 시각이 동기된 데이터는 아니다. 시각 동기 샘플링은 GPS 수신 장치가 정상 운영되는 시점부터 이루어질 수 있다. 그림 11은 시각동기 방식을 나타낸다.

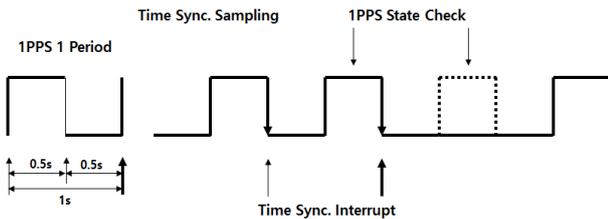


Fig. 11. Time Synchronization Method using GPS 1PPS Signal

### 2.3.2 신호처리, 측정데이터 연산

측정된 데이터는 각 채널별 실효치 및 위상데이터와 1피더의 전력 및 무효전력 데이터, 기준채널에 대한 주파수 데이터를 연산한다. 측정 데이터 중 아날로그 각 채널별 실효치 및 위상데이터는 시작동기 데이터 취득시점에서 연산되며, 전력, 무효전력 및 주파수 데이터는 1주기 당 1회 연산을 수행한다. 1주기 당 1회 연산되는 데이터는 1주기 취득이 완료되는 시점에서 연산되어 온라인 통신 및 측정데이터 표시에 활용되며, 매 샘플링순간에 취득되는 데이터는 설치현장에서 발생하는 사고를 감지하는 데 주로 사용하고 1주기 취득이 완료되는 시점의 데이터는 온라인 통신 및 측정데이터표시에 활용된다. 측정되는 값의 범위는 상기된 값과 같으며, 셋업 모듈의 PT비, CT비에 의존하여 계산되는 값이다.

### 2.3.3 통신프로토콜 설계 및 구현

고장기록장치와 Host 프로그램과 통신으로 연계되는 데이터의 종류는 표 3과 같다.

Table 3. Type of Communication Data

통신 데이터의 종류	주요 내용	비고
온라인 데이터	장치에서 측정된 상태 데이터	1회/1주기 자동 전송 장치에서 호스트로 전송
사고 데이터	장치에 기록된 사고 데이터	장치에서 호스트로 전송
셋업 데이터	장치 환경설정	양방향 전송
운전 명령 데이터	리모트 트리거 자료취득 시작/정지	호스트에서 장치로 전송

## 2.4 MMI 소프트웨어

MMI 사용자 인터페이스를 위해 구성한 전면의 MMI는 그림 9와 같다. 좌우 AI PT 입력단과 DI 입력력단으로 구성된 단자대를 배치하였으며, 제품 하단에는 AI CT 입력 포트와, GPS 안테나 혹은 IRIG-B 신호를 입력 받을 수 있는 단자가 있으며, Host 프로그램과 통신을 할 수 있는 이더넷 포트가 위치한다.

총 4개의 LED와 7개의 푸쉬 버튼을 적용하였으며 LCD 화면에는 실시간 측정 데이터가 표시되며, 표시되는 실시간 데이터 표시 항목 변경은 화살표 버튼을 사용한다. 버튼 입력이 있으면 LCD Backlight가 점등되고, Backlight가 점등된 상태에서 30초가 경과하면 자동으로 Backlight가 소등된다. 세부적인 데이터 표시중에서 전원 연결 후, 표시되는 초기화면은 그림 12와 같다.



Fig. 12. Initial Screen

## 3. 결론

송전선로에 고장이 발생하면 전력공급의 신뢰성을 유지하기 위하여 가능한 신속하게 고장이 발생한 위치를 찾아내어야 한다. 일반적으로 고장점 표정을 위해서 고장기록장치에 기록된 데이터가 이용된다.

본 논문에서는 고장점 위치를 신속하게 검출하고 고장점 표정의 정확도를 향상하기 위하여, 개선된 고장기록장치를 제작하였다. 본 고장기록장치는 GPS 시각 동기화된 양단의 사고 데이터를 이용하는 고장점 표정 알고리즘을 사용하였다. 이때 고장 데이터는 통신으로 상대단의 변전소로 전달된다. 고장기록장치의 하드웨어는 Power 모듈, MPU 모듈, ADPU 모듈, 그리고 SIU 모듈로 구성하였다. 또한 구현한 고장기록장치의 펌웨어와 MMI 소프트웨어를 소개하였다.

**감사의 글**

이 논문은 2015년도 (사)한국산업기술진흥협회 학연공동 기업부설연구소 연계 후속 연구개발 지원사업의 연구비 지원을 받아 수행되었음.

**References**

[1] M.M. Saha, J. Izykowski, E. Rosolowski, "Fault Location on Power Networks", Springer-Verlag London Limited, pp. 1~425, 2010.

[2] S.H. Horowitz, A.G. Phadke, "Power System Relaying", John Wiley & Sons, Ltd, RSP, pp. 1~331, 2008.

[3] M.C. Shin, M.U. Kim, C.H. Kim, "An Algorithm on the Estimation of the Fault Location in Transmission Line using Fourier Series", 1986 KIEE Summer Conference, pp. 293~295, 1986. 7.

[4] H.K. Park, J.G. Lee, S.K. You, "Fault Location Algorithm in Parallel Transmission Line Usin Zero Sequence Network", 1999 KIEE, Autumn Conference, pp. 282~284, 1999, 11.

[5] Y.J. Ahn, S.H. Kang, M.S. Choi, S.J. Lee, "Current Distribution Factor Based Fault Locating Algorithms for Double-Circuit Transmission Lines," Trans. KIEE. Vol. 50A, No. 3, pp. 146~152, MAR, 2001.

[6] J.H. Park, J.B. Lee, "A Study on the Fault Discrimination and Location Algorithm in Underground Transmission System Using Wavelet Transform and Fuzzy Inference," Trans. KIEE. Vol. 55A, No. 3, pp. 116~122, MAR, 2006.

[7] S.M. Yeo, C.H. Kim, "Estimation of Fault Location on Transmission Lines using Current Phasor," Trans. KIEE. Vol. 58, No. 11, pp. 2095~2100, NOV, 2009.

[8] S.W. Lee, B.N. Ha, "A Using Study for Fault Locator Algorithm of Distribution System", 2009 KIEE Summer Conference, pp. 74~76, 2009. 7.

[9] G.H. Park, S.H. Kang, S.K. Kim, J.H. Shin, "A Fault Location Algorithm Using Adaptively Estimated Local Source Impedance for a Double-Circuit Transmission Line System," Trans. KIEE. Vol. 61, No. 3, pp. 373~379, MAR, 2012.

[10] C.W. Park, M.S. Kim, S.R. Kim, H.K. Min, W. H. Ban, "Study on Digital Distance Relaying Algorithm using ATPdraw", 2012 KIEE Summer Conference, pp. 1686~1687, 2012. 7.

[11] J.S. Kang, J.J. Yang, "Effects on Distance Protection by Changing Parallel Transmission Line Operation Mode and Zero Sequence Current", 2014 KIEE, Power System Protection & Automation Research Group, Spring Conference, pp. 27~30, 2014. 4.

[12] IEEE Std. C37.114TM-2014, "IEEE Guide for Determining Fault Location on AC Transmission and Distribution Lines", pp. 1~76, 2014.

[13] J.S. Choi, S.Y. Oh S.G. Song, D.H. Jung, B.C. Park, "Development of Transmission Line On Renewable Energy Fault Location Estimation Algorithm Using Synchronized

Phasor", 2014 KIEE Summer Conference, pp. 584~585, 2014. 7.

[14] C.W. Park, K.D. Yoon et al., "Development of Fault Locator for T/L using Synchophasor", Mid-Report MSP(Ministry of Science, ICT and Future Planning), pp. 1~42, 2015. 8.

[15] C.W. Park, "Advanced Distance Relaying of on a Double Circuit Transmission Line", Journal of KIEE, Vol.29, No.8, pp. 23~31, 2015. 8.

◇ 저자소개 ◇



**최순철 (崔洵喆)**

1990년 9월 2일생. 2016년 국립강릉원주대학교 전기공학과 졸업. 2016년~현재 국립 강릉원주대학교 대학원 전기공학과 석사과정. 2015년 한국조명·전기설비학회 캡스톤디자인 경진대회 우수상 수상.

Lab : (033)760-8796

Fax : (033)760-8781

E-mail : csc900900@naver.com



**박철원 (朴哲圓)**

1961년 8월 13일생. 1988년 성균관대학교 전기공학과 졸업. 1996년 성균관대학교 대학원 전기공학과 졸업(박사). 1989~1993년 금성산전연구소 주임연구원. 1993~1996년 프로컴시스템 기술연구소 선임연구원. 1993~1997년 성균관대학교 전기전자 및 컴퓨터공학부 강사. 1997~2007년 국립강릉원주대학교 전기공학과 전임강사, 조교수, 부교수. 2007년~현재 국립강릉원주대학교 전기공학과 정교수. 2011년~현재 대한전기학회 전력기술부문회 이사. 2012~2014년 대한전기학회 논문지 P권 편집위원장. 2016년~현재 한국조명·전기설비학회 편수위원. 2016년~현재 대한전기학회 전력계통보호 및 자동화 연구회 위원장. 2010년 대한전기학회 학술상 수상. 2013년 사단법인 전력계통보호제어연구회 R&D 대상 수상. 2013년 한국조명·전기설비학회 논문상 수상.

Tel : (033)760-8786

Lab : (033)760-8796

Fax : (033)760-8781

E-mail : cwpark1@gwnu.ac.kr