

논문 2016-53-7-12

고장 입력이 존재하는 비동기 순차 머신을 위한 내고장성 제어

(Fault-Tolerant Control of Asynchronous Sequential Machines with Input Faults)

양 정 민*

(Jung-Min Yang[Ⓢ])

요 약

비동기 순차 머신을 위한 교정 제어는 이미 설계된 비동기 순차 머신의 오동작이나 머신에서 발생하는 고장의 영향을 없애는 새로운 제어 기법이다. 본 논문에서는 비동기 순차 머신 교정 제어 시스템의 입력단에서 일어나는 고장을 탐지하고 극복하는 방법을 제안한다. 교정 제어기는 제어 대상 머신의 입력단에서 일어나는 고장을 탐지할 수 있으나 외부 입력단에서 발생하는 고장은 알지 못한다. 이번 연구에서는 비동기 순차 머신을 사용하는 외부 운용자(operator)가 상태 피드백을 받아서 고장을 발견한 후 제어기에 고장 극복 동작을 명령하는 방식으로 외부 입력단의 고장을 위한 내고장성 제어 기법을 완성한다.

Abstract

Corrective control for asynchronous sequential machines is a novel automatic control theory that compensates illegal behavior or adverse effects of faults in the operation of existent asynchronous machines. In this paper, we propose a scheme of diagnosing and tolerating faults occurring to input channels of corrective control systems. The corrective controller can detect faults occurring in the input channel to the controlled machine, whereas those faults happening in the external input channel cannot be detected. The proposed scheme involves an outer operator which, upon receiving the state feedback, diagnoses a fault and sends an appropriate command signal to the controller for tolerating faults in the external input channel.

Keywords: Asynchronous Sequential Machines, Corrective Control, Fault Diagnosis and Tolerance, Input Faults

I. 서 론

자동제어와 비동기성의 원리를 이용하여 비동기 순차 머신의 안정 상태(stable state) 동작을 바꿀 수 있는 교정 제어 이론(corrective control theory)은 2000년대 초반 정립되었다^[1]. 교정 제어는 주로 비동기 순차 머신

에서 발생하는 여러 가지 고장을 탐지하고 극복하는 데 우수한 성능을 보였으며^[2~3], 최근 다양한 형태 및 특성을 가지는 비동기 순차 머신의 모델 정합(model matching) 제어에도 적용되었다^[4~5].

본 논문에서는 교정 제어 시스템의 입력단(input channel)에서 발생하는 고장에 대한 탐지 및 극복 제어 기법을 제안한다. 교정 제어 시스템에는 제어기에 들어가는 외부 입력(external input), 제어기가 생성하여 제어 대상 비동기 머신에 들어가는 제어 입력(control input) 등 두 개의 입력단이 존재한다. 이번 연구에서는 고장 입력(fault input)이 각 입력단에 흘러 들어가 원하지 않는 상태 천이를 일으킨다고 설정한다. 제어 입력단에서 발생하는 고장은 상태 피드백의 변화를 야기하기 때문에 상태 천이 고장에 대한 기존 연구 결과^[6]와 유사한 방법으로 대처 가능하다. 하지만 외부 입력단에서 발생하

* 정회원, 경북대학교 전자공학부 (School of Electronics Engineering, Kyungpook National University)

Ⓢ Corresponding Author (E-mail : jmyang@ee.knu.ac.kr)

※ 이 논문은 2015년도 정부(미래창조과학부)의 재원으로 한국연구재단의 지원을 받아 수행된 기초연구사업임(No. NRF-2015R1A2A1A15054026). 이 논문은 2015년도 정부(교육부)의 재원으로 한국연구재단의 지원을 받아 수행된 기초연구사업임(No. NRF-2015R1D1A1A01056764).

Received ; February 2, 2016 Revised ; June 11, 2016

Accepted ; June 28, 2016

는 고장은 정상적인 입력 변화와 차이가 없을 수도 있기 때문에 제어가 탐지하지 못한다.

본 논문에서는 외부 운용자(operator)가 상태 피드백의 변화를 관측하고 외부 입력단에서 발생한 고장을 탐지한 다음 교정 제어기에 고장 극복 명령을 전달하는 방식의 내고장성 제어 기법을 제안한다. 즉 교정 제어기는 외부 입력과 상태 피드백만을 가지고 동작하는 최소한의 구조를 지니며, 교정 제어 폐루프(closed-loop) 시스템에 입력을 넣어주는 외부 운용자가 지니는 정보를 이용하여 고장을 발견하는 새로운 방식이다. 이러한 기법은 교정 제어기의 경량화를 목적으로 하는 디지털 시스템을 구현할 때 유용하게 쓰일 수 있다. 또한 고장 입력 이외에도 연결선 지연 고장 등^[7] 디지털 시스템에서 발생하는 다양한 형태의 고장에 대해서도 적용 가능하다.

우리는 교정 제어 이론에서 사용되는 비동기 머신에 대한 특성 분석 기법을 이용하여 각 입력단에서 발생하는 고장에 의한 상태 천이를 되돌리는 데 필요한 머신의 도달가능성(reachability) 조건을 해석적으로 규명한다. 또한 고장 극복 제어기 설계 과정을 제시하고 예제를 통해서 제안된 제어 기법의 적용 과정을 보인다.

II. 고장 입력이 존재하는 교정 제어 시스템

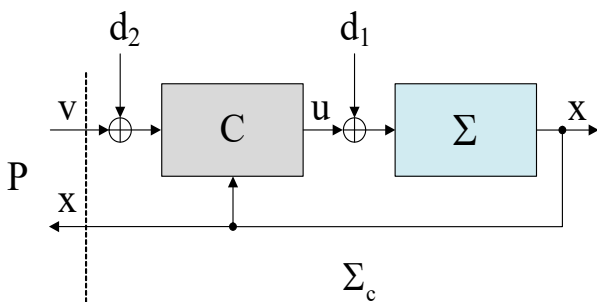


그림 1. 고장 입력이 존재하는 교정 제어 시스템
Fig. 1. Corrective control system with input faults.

그림 1은 고장 입력이 존재하는 교정 제어 시스템이다. Σ는 제어 대상 비동기 머신으로 입력/상태 머신, 즉 현재 상태 값이 출력으로 나오는 형태라고 가정한다. C는 교정 제어기이며 역시 비동기 머신으로 구현된다. C와 Σ가 결합된 폐루프 시스템을 Σc라고 명명한다. v는 외부 입력이며 u는 C가 생성하는 제어 입력이고 x는 Σ의 상태 피드백이다. 또 d1과 d2는 각각 제어 입력단과 외부 입력단에서 발생하는 고장 입력을 가리킨다.

고장이 일어나지 않은 정상 동작에서 C는 제어 목적

에 따라 Σc의 안정 상태 동작을 변경하는 역할을 한다. 고장 입력이 발생하면 C는 고장을 탐지하거나 적절한 제어 입력 스트링(string)을 생성하여 고장에 의해 발생한 원하지 않는 상태 천이를 극복하는 역할을 한다. 그림 1에서 P는 현재의 상태 값 x를 보고 외부 입력 v를 생성하는 외부 운용자이다. 외부 운용자는 Σc와 직렬 결합된 다른 시스템인 경우가 많다. P는 x를 받아서 외부 입력단에서 발생하는 고장 d1을 탐지하여 C가 고장 극복 동작을 수행하도록 하는 명령 신호를 v를 통해 보낸다.

P와 Σc는 모두 비동기 머신의 기본 모드 동작 원리(the principle of fundamental mode operations)^[8]를 준수한다고 가정한다. 즉 P와 C, Σ 중 한 시스템이 상태 천이를 할 때 다른 두 시스템은 모두 안정 상태에 있어야 하며, Σc의 두 개 이상의 변수 값이 동시에 변하지 말아야 한다. 비동기 머신의 폐루프 시스템이 기본 모드를 준수한다면 교정 제어기는 고장 탐지 및 극복 동작을 매우 빠르게 수행할 수 있기 때문에 기존 연구 결과^[1-6]에서 알 수 있듯이 고장의 영향이 시스템에 미치기 전에 내고장성 목적을 달성할 수 있다.

입력/상태 비동기 머신 Σ를 유한 상태 머신으로 모델링하면

$$\Sigma = (A, X, x_0, f)$$

와 같다. A와 X는 각각 입력 및 상태 집합이며 x0는 초기 상태, f: X×A→X는 상태 천이 함수이다. 전역 클럭(clock) 없이 동작하는 비동기 머신은 오로지 입력에 따라서 현재 상태가 안정 또는 과도(transient) 상태 중 하나가 된다. f(x,v)=x이면 x는 v에 대해서 안정 상태이며, f(x,v)≠x이면 과도 상태이다. Σ가 과도 상태에 진입하면 다음 안정 상태에 도달할 때까지 여러 개의 과도 상태를 거친다. 그런데 Σ가 과도 상태에 머무르는 시간이 극히 짧기 때문에 보통 과도 상태를 생략하고 안정 상태 간의 동작만으로 Σ의 동작을 표현한다. 이를 위해 ‘stable recursion 함수’

$$s: X \times A \rightarrow X$$

를 도입한다^[1]. 예를 들어 f(x,v)≠x이고 Σ가 (x,v)에서 출발하여

$$f(x,v)=x_1, f(x_1,v)=x_2, \dots, f(x_{k-1},v)=x_k, f(x_k,v)=x_k$$

의 천이 과정을 거친다면 $s(x,v)=x_k$ 로 정의되며 Σ 가 중간에 통과하는 과도 상태 x_1, \dots, x_{k-1} 은 생략된다. 또 s 를 길이가 2 이상의 입력 스트링에 대해서 다음과 같이 확장한다.

$$s(x, v_1 v_2 \dots v_k) := s(s(x, v_1), v_2 \dots v_k), v_1 v_2 \dots v_k \in A^+$$

III. 고장 입력 탐지

D 를 고장 입력 집합이라고 정의하고 $A \cap D \neq \emptyset$ 라고 설정한다. 또 그림 1에 나타난 고장 입력 d_1 과 d_2 는 모두 $A \cap D$ 에 속한 값이라고 가정한다.

$$d_1, d_2 \in A \cap D, \forall d_1, d_2$$

즉 Σ 에서 상태 천이를 야기하지 않는 고장은 고려할 필요가 없기 때문에 d_1 과 d_2 가 모두 A 에 속한 값이라고 설정한다. d_1 과 d_2 는 정상 입력 u 와 v 대신 Σ 또는 C 로 들어가기 때문에 원하지 않는 상태 천이를 일으킨다.

먼저 d_1 이 발생했다고 가정하자. 기본 모드 원리에 따라 d_1 이 일어난 순간 Σ 는 어떤 안정 조합 $(x, u) \in X \times A$ 에 머물러 있다. d_1 이 들어오면 입력이 u 에서 d_1 로 바뀐다. 또 현재 상태 x 와 d_1 에 대해서 f 가 정의된다면 Σ 는 x 에서 $s(x, d_1)$ 로 비정상적인 상태 천이를 한다. C 는 제어 입력 u 를 바꾸지 않았는데도 Σ 의 상태가 x 에서 $s(x, d_1)$ 로 변하는 것을 상태 피드백을 통해 관측한 순간 d_1 의 발생을 감지한다. 즉 C 는 d_1 에 대한 고장 탐지는 완벽하게 할 수 있으며 Σ 를 $s(x, d_1)$ 에서 원래 상태 x 로 되돌리는 일이 내고장성 제어 문제의 목적이 된다.

다음으로 d_2 의 발생에 대해서 알아보자. 앞서와 마찬가지로 기본 모드 원리에 따라서 d_2 가 발생한 순간 C 와 Σ 는 모두 안정 상태에 있다. Σ 의 현재 상태를 x 라 하자. 먼저 $f(x, d_2)$ 가 정의되지 않으면 C 는 d_2 를 받는 순간 고장 입력을 들어왔다는 것을 안다. 따라서 C 는 d_2 를 버리고 현재의 제어 입력 u 를 그대로 유지하는 것으로 고장 극복을 할 수 있다. 그런데 $f(x, d_2)$ 가 정의된다면 C 는 d_2 가 고장 입력인지, 아니면 외부 입력 v 가 바뀌어 새로운 값이 들어왔는지를 구분하지 못한다. 따라서 C 는 일단 d_2 를 정상 입력으로 간주하고 그에 따른 제어 동작을 수행한다. d_2 의 발생은 외부 운용자 P 가 올바른 상태 피드백을 받은 후 비로소 탐지된다. 예를 들어 d_2 에 대해서 C 가 잘못된 제어 동작을 취한 다음 Σ 가 안정 상태가 x' 에 도달했다고 하자. 그림 1에서 x

대신 x' 를 상태 피드백으로 받는 순간 P 는 고장 입력 d_2 의 발생을 감지하고 C 에게 고장 극복 동작을 하도록 명령 신호를 보낸다. 여기서 중요한 사실은 외부 운용자 P 는 모든 외부 입력과 상태 값의 조합을 가지고 있으나, C 는 자신의 동작 범위 내에서 정상 제어 과정을 수행한 후이므로 현재 상태 x' 만 저장하고 있다는 것이다. 본 논문에서는 P 가 올바른 상태 값 x 를 외부 입력 $v=x$ 로 C 에게 전달함으로써 C 가 Σ 를 x' 에서 x 로 되돌리는 작업을 시작하게 만드는 방법을 제안한다.

제어 목적이 Σ_c 를 주어진 기준 모델의 동작과 일치시키는 모델 정합 문제라면 x' 는 기준 모델에 따라서 결정된다. 본 논문에서는 기술의 편의성을 위해 Σ_c 가 대상 머신 Σ 의 동작을 유지하도록 하는 것을 제어 목적으로 정의한다(모델 정합 문제에 대해서도 제안된 방법은 바로 적용 가능하다). 따라서 C 는 d_2 를 변경 없이 Σ 에 전달하기 때문에 $u=d_2$ 이며 $x'=s(x, d_2)$ 가 된다. 앞에서 기술한 고장 탐지 과정을 요약하면 아래와 같다.

고장 입력 탐지: 그림 1에서 C 와 Σ 는 안정 상태에 있으며 외부 입력은 v , 제어 입력은 u , Σ 의 현재 상태는 x 라고 하자.

- i) d_1 발생: 상태 피드백이 x 에서 $s(x, d_1)$ 로 변함을 C 가 관측하여 고장 탐지.
- ii) d_2 발생: 상태 피드백이 x 에서 $s(x, d_2)$ 로 변함을 P 가 관측하여 고장 탐지.

IV. 고장 극복 제어

1. 제어기 존재 조건

Σ_c 를 어떤 안정 상태 x 에서 다른 안정 상태 x' 로 비동기적으로 보내는 교정 제어기 C 가 존재할 필요충분 조건은 Σ 가 두 안정 상태 사이에서 도달가능성을 가져야 한다는 것이다. 이 조건을 명시적으로 표현하면 아래와 같다^[1~2].

$$[\Sigma_c: x \rightarrow x'] \Leftrightarrow [\Sigma: \exists t \in A^+ \text{ s.t. } s(x, t) = x'] \quad (1)$$

C 는 입력 스트링 t 를 이용하여 교정 제어 동작을 구현하며, t 의 길이 $|t|$ 만큼의 보조 상태를 C 에서 정의해야 한다. 또한 t 의 길이는 $|t| < |X| - 1$ 로 한정될 수 있다는 성질도 기준 연구^[1]에서 규명되었다($|X|$ 는 Σ 의 총 상태 수).

조건 (1)을 바탕으로 d_1 과 d_2 에 대한 고장 극복 제어 가능성 조건을 유도하자. 앞서와 마찬가지로 고장 발생

순간 C와 Σ 는 안정 상태에 있으며 외부 입력은 v, 제어 입력은 u, Σ 의 현재 상태는 x라고 하자.

$$\begin{aligned} d_1 \text{ 발생} &: \exists t \in A^+ \text{ s.t. } s(s(x, d_1), t) = x \\ d_2 \text{ 발생} &: \exists t \in A^+ \text{ s.t. } s(s(x, d_2), t) = x \end{aligned} \quad (2)$$

d_1 또는 d_2 가 발생하면 Σ 는 $s(x, d_1)$ 또는 $s(x, d_2)$ 로 원하지 않는 상태 천이를 한다. C가 고장의 영향을 없애기 위해서는 Σ 를 원래 상태 x로 되돌려야 하며 그러한 교정 동작을 구현하기 위한 조건은 (2)와 같이 표현된다.

2. 제어기 설계 : 고장 입력 d_2 극복

내고장성 제어기 존재 조건 (2)가 임의의 x, d_1 , d_2 에 대해서 만족된다고 가정하고 교정 제어기 C를 설계한다. 먼저 d_1 에 대한 고장 극복 제어 과정은 과도 고장(transient fault)에 대한 기존 연구 결과^[2]와 유사하므로 생략하고 여기서는 d_2 에 대한 고장 극복 제어 과정을 기술한다. 이를 위해 고장 입력 $d_2 = \beta$ 에 대해서 천이가 정의된 Σ 의 상태들의 집합을 $X(\beta) \subset X$ 라 하자.

그림 1에서 C는 아래와 같은 입력/출력 비동기 순차 머신으로 표현된다.

$$C = (X \times (AUX), A, \Xi, \xi_0, \phi, \eta)$$

$X \times (AUX)$ 는 입력 집합, A는 출력 집합이다. 그림 1에서 C는 상태 피드백 x와 외부 입력 v를 받는다. 그런데 앞 장에서 설명했듯이 d_2 에 대한 고장 탐지는 외부 운용자 P가 수행하며 고장 탐지 결과로 P는 Σ 가 복귀해야 할 상태 값을 외부 입력으로 C에 전달한다. 따라서 C의 입력 집합은 $X \times (AUX)$ 이다. 또 C는 제어 입력 u를 생성하므로 출력 집합으로 A를 가진다. Ξ 는 C의 상태 집합, $\xi_0 \in \Xi$ 는 초기 상태이며

$$\phi: \Xi \times X \times (AUX) \rightarrow \Xi$$

$$\eta: \Xi \rightarrow A$$

는 각각 C의 상태 천이 함수와 출력 함수이다.

(i) ξ_0 : 초기 상태 ξ_0 에 있던 C는 Σ 가 $X(\beta)$ 에 속한 어떤 상태 $z \in X(\beta)$ 에 도달하면 ‘transition 상태’^[1] ξ_1 로 천이한다. 기본 모드 원리에 따라서 고장 입력 $d_2 = \beta$ 는 Σ 가 $X(\beta)$ 에 속한 안정 상태에 있을 때에만 발생할 수 있다. 따라서 C는 Σ 가 z에 진입한 것을 관측하고 ξ_1 로

상태를 옮긴 후 다음에 일어날 수 있는 고장 입력을 대비한다.

(ii) ξ_t : C가 ξ_t 에 있을 때 고장 입력 $d_2 = \beta$ 가 발생한다고 가정하자. C는 β 가 고장 입력인지 인지하지 못하므로 β 를 제어 입력 $u = \beta$ 로 해서 그대로 Σ 에 전달한다. β 를 받은 Σ 는 z에서 $s(z, \beta)$ 로 천이하고 상태 피드백 $s(z, \beta)$ 는 C와 P에 각각 전달된다. 그런데 P는 상태 피드백이 현재의 외부 입력 v에 대한 Σ 의 올바른 안정 상태 z에서 $s(z, \beta)$ 로 바뀌는 것을 보고 고장 입력 발생을 감지한다. 고장을 탐지한 순간 P는 외부 입력 $v = z$ 를 C에 전달한다. A에 속한 입력 값 대신 X에 속한 상태 값이 외부 입력으로 들어오면 C 역시 고장 입력 d_2 의 발생을 알게 되며, Σ 를 고장으로 천이된 현재 상태 $s(z, \beta)$ 에서 원래 상태 z로 되돌리는 고장 극복 제어 동작을 수행한다. 조건 (2)에 따라서 $s(s(z, \beta), t) = z$ 인 입력 스트링 $t := v_1 v_2 \dots v_k \in A^+$ 가 존재하므로 C는 t를 이용하여 교정 동작을 구현한다. 교정 동작을 만들기 위해서는 |t|개의 상태가 필요하므로 C의 보조 상태 $\xi_1, \xi_2, \dots, \xi_k$ 를 상태 집합 Ξ 에서 새롭게 정의하자.

(iii) $\xi_1 \sim \xi_k$: $\xi_1 \sim \xi_k$ 에서의 교정 제어는 다음과 같이 이루어진다. 먼저 $v = z$ 를 입력 받은 C는 첫번째 보조 상태 ξ_1 로 천이한다. 그런 다음 t의 첫번째 입력 v_1 을 생성하여 Σ 에 전달한다. v_1 을 받은 Σ 는 $s(z, \beta)$ 에서 $x_1 := s(s(z, \beta), v_1)$ 로 상태 천이한다. 바뀐 상태 피드백 x_1 을 받은 C는 두번째 보조 상태 ξ_2 로 천이한다. 이전 단계와 마찬가지로 C는 t의 두번째 입력 v_2 를 제어 입력으로 Σ 에 보내며 Σ 은 $x_2 := s(x_1, v_2)$ 로 상태 천이하고, 상태 피드백 x_2 를 받은 C는 다음 단계 동작을 실행한다. 이러한 일련의 상호 동작을 거쳐 Σ 가 원래 상태 z에 도달하고 고장 극복 제어 동작은 완료된다. C의 상태 집합 Ξ 는 다음과 같이 정리된다.

$$\Xi = \{\xi_0, \xi_t, \xi_1, \dots, \xi_k\}$$

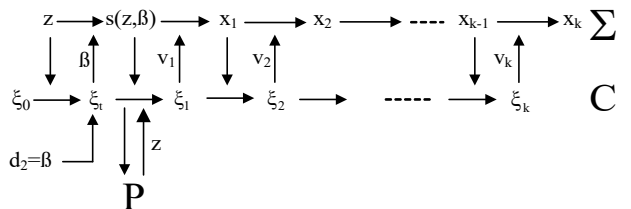


그림 2. 고장 입력 $d_2 = \beta$ 에 대한 탐지 및 고장 극복 제어 과정

Fig. 2. Fault diagnosis and fault tolerant control for the input fault $d_2 = \beta$.

물론 내고장성 제어 동작 (i)~(iii)의 과정에서 P에 전달되는 상태 피드백 값도 계속 바뀐다. 하지만 (i)~(iii)의 교정 동작은 비동기적으로 매우 빠르게 진행되므로 P는 의미 있는 상태 피드백 값을 인지하지 못하며, 고장 극복 동작에 대한 명령 신호 z를 생성하는 즉시 상태 피드백이 목적 상태 z로 바뀌는 것만 관측한다. 따라서 제안된 내고장성 탐지 및 극복 기법은 교정 제어기의 경량화(외부 입력단 고장 탐지 모듈 미탑재)와 비동기적 내고장성 구현이라는 두 목적을 모두 달성했다고 말할 수 있다. 그림 2는 (i)~(iii)의 고장 극복 제어 과정을 도시한 그림이다.

V. 예 제

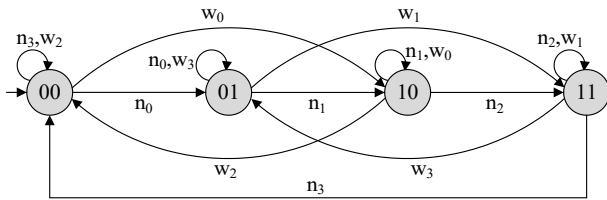


그림 3. 비동기 SEU 오류 카운터^[9]
Fig. 3. Asynchronous SEU error counter^[9].

제안한 방법의 효용성을 예시하기 위하여 선행 연구^[9]에서 다룬 그림 3의 비동기 SEU(single event upset) 오류 카운터 $\Sigma=(A,X,x_0,f)$ 를 생각하자. Σ 의 역할은 1-비트 또는 2-비트 SEU 오류를 세면서 상태 천이를 하는 것이다. Σ 의 입력과 상태 집합은 아래와 같다.

$$A = \{n_i, w_i; i = 0, 1, 2, 3\}$$

$$X = \{00, 01, 10, 11\} := \{x_1, x_2, x_3, x_4\}$$

$$x_0 := x_1$$

$n_0 \sim n_3$ 는 1-비트 오류, $w_0 \sim w_3$ 은 2-비트 오류를 가리킨다. 그런데 외부 입력 중 2-비트 오류 값 $w_0 \sim w_3$ 이 실제 SEU 오류가 일어나지 않았는데도 고장 입력 d_2 를 통해 발생할 수 있다고 가정하자. 만약 이러한 고장 입력을 극복하지 못한다면 고장 발생 이후의 오류 카운팅은 모두 틀린 결과를 낼 것이다.

고장 극복 교정 제어기의 존재가능성을 확인하기 위해서 먼저 $w_0 \sim w_3$ 에 대한 천이가 정의된 상태를 그림 3에서 찾는다. w_2 와 w_3 을 예를 들어보자. w_2 는 $x_1(=00)$ 과 $x_3(=10)$ 에서, w_3 은 $x_2(=01)$ 와 $x_4(=11)$ 에서 상태 천이를 가진다. 그런데 이 중 (x_1, w_2) 와 (x_2, w_3) 은 상태 값이

바뀌지 않는 안정 조합이므로 내고장성 제어를 적용할 필요가 없다. 따라서 $X(w_2)=\{x_3\}$ 이고 $X(w_3)=\{x_4\}$ 와 같이 설정해도 일반성을 잃지 않는다. w_0 과 w_1 에 대해서도 동일한 논리를 적용하여 모든 $X(w_i)$ 를 구하면 ($i=0, \dots, 3$) 아래와 같다.

$$X(w_0) = \{x_1\}, X(w_1) = \{x_2\},$$

$$X(w_2) = \{x_3\}, X(w_3) = \{x_4\}$$

Σ 가 $X(w_i)$ 에 속한 각 상태로부터 w_i 에 의해서 이동하는 상태 및 이동한 상태에서 $X(w_i)$ 에 속한 원래 상태까지의 도달가능성, 즉 두 상태를 잇는 입력 스트링이 존재하는지를 조사한 결과는 아래 표와 같다.

표 1. 고장 극복 교정 제어기 존재 조건
Table 1. Condition for the existence of a fault-tolerant corrective controller.

w_i	$X(w_i)$	$s(z, w_i), z \in X(w_i)$	$\exists t \in A^+ \text{ s.t. } s(s(z, w), t) = z?$
w_0	X_1	x_3	$s(x_3, n_2 n_3) = x_1$
w_1	X_2	x_4	$s(x_4, n_3 n_0) = x_2$
w_2	X_3	x_1	$s(x_1, n_0 n_1) = x_3$
w_3	X_4	x_2	$s(x_2, n_1 n_2) = x_4$

표 1에서 알 수 있듯이 모든 고장 입력에 대해서 조건 (2)가 만족되므로 C에 대해서 고장 극복 교정 제어기를 꾸밀 수 있다. 또한 표 1의 입력 스트링 t에서 d_2 에 속한 외부 입력으로 이루어진 t는 고장 극복 제어 과정에서 P에 혼란을 초래할 수 있기 때문에 모두 제외시켰다.

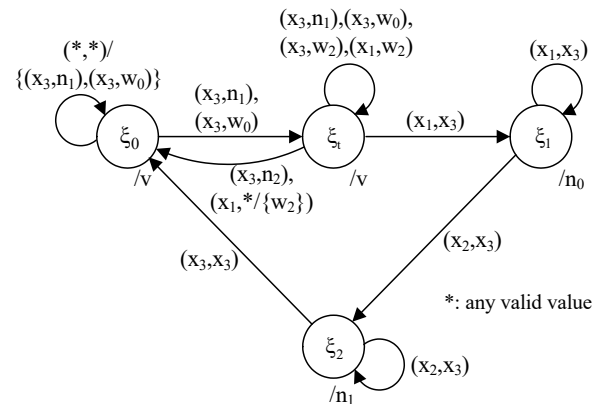


그림 4. w_2 에 대한 고장 극복 교정 제어 모듈
Fig. 4. Fault-tolerant corrective control module for w_2 .

그림 4는 설계된 교정 제어기 C 중 고장 입력 w_2 에 대한 교정 제어 모듈이다. 상태 아래 '/' 다음에 각 상태에 대한 출력 값 $n(\cdot)$ 를 표기하였다. 표 1에서 $X(w_2)$, 즉 고장 입력 w_2 가 발생 가능한 상태는 x_3 이다. 따라서 C는 Σ 가 안정 상태 x_3 에 진입하는 순간 초기 상태 ξ_0 에서 ξ_t 로 상태 천이한다. ξ_t 에서 C는 현재 상태에 머무르거나 Σ 가 정상 동작을 보이면 ξ_0 로 복귀한다.

C가 ξ_t 에 있을 때 고장 입력 w_2 가 발생했다고 가정하자. 표 1에 나와 있듯이 w_2 가 일어나면 Σ 는 x_3 에서 x_1 로 천이한다. 그런데 C는 아직 이 상태 천이가 고장에 의한 것인지 아니면 정상 동작인지 구별하지 못한다. 따라서 C는 입력 (x_1, w_2) 를 받으면 현재 상태 ξ_t 에 계속 머무른다(그림 4의 ξ_t 참조). 본 논문에서 제안한 대로 외부 고장 입력의 발생은 상태 피드백 x_1 을 받은 P에 의해서 감지되고, P는 고장 극복 명령에 해당하는 외부 입력 $v=x_3$ 을 생성한다. x_3 을 받은 C는 비로소 고장 극복 교정 동작을 시작한다. 표 1에서 w_2 에 대한 입력 스트림은 $t=n_0n_1$ 이므로 C는 입력 (x_1, x_3) 에 반응하여 보조 상태 ξ_1 로 천이하고 첫번째 제어 입력 n_0 을 생성한다. ξ_2 에서도 동일한 동작이 실행되며, 상태 피드백이 목적 상태 x_3 로 바뀌면 고장 극복 동작이 완료되고 C는 ξ_0 로 복귀한다.

그림 4의 동작은 주어진 고장 극복 제어 목적을 달성하며 기본 모드 원리 또한 준수한다. 다른 고장 입력에 대한 제어기의 설계도 그림 4와 유사하게 진행된다.

앞에서 기술했듯이 상태 천이 고장에 대한 기존 내고장성 교정 제어 시스템은 본 사례 연구를 해결하지 못한다. 특히 기존 내고장성 제어기는 C가 상태 ξ_t 에 있을 때 외부 입력에 고장 d_2 가 발생하는 경우를 감지하지 못하며, 따라서 이후의 고장 극복 동작도 기본 모드 하에서 수행하기가 불가능하다.

VI. 결 론

이번 논문은 내고장성 교정 제어기 설계에 관한 연구로서 특히 상태 피드백을 받는 외부 운용자가 고장 극복 명령을 교정 제어기에 내리는 형태를 새롭게 제안하였다. 교정 제어 시스템과 신호를 주고받는 외부 운용자가 존재할 경우는 교정 제어기가 외부 입력단에서 발생하는 고장을 탐지하는 모듈을 장착하는 대신 외부 운용자의 신호에 따라서 내고장성 동작을 수행하는 것이 더 효율적이다. 제어기의 존재조건 및 설계 과정을 제시하였으며 예제를 통해 그 효용성을 입증하였다.

REFERENCES

- [1] T. E. Murphy, X. Geng, and J. Hammer, "On the control of asynchronous machines with races," *IEEE Transactions on Automatic Control*, vol. 48, no. 6, pp. 1073-1081, 2003.
- [2] J.-M. Yang and J. Hammer, "State feedback control of asynchronous sequential machines with adversarial inputs," *International Journal of Control*, vol. 81, no. 12, pp. 1910-1929, 2008.
- [3] J. Peng and J. Hammer, "Bursts and output feedback control of non-deterministic asynchronous sequential machines," *European Journal of Control*, vol. 18, no. 3, pp. 286-300, 2012.
- [4] J.-M. Yang, "Model matching for composite asynchronous sequential machines in cascade connection," *Journal of The Institute of Electronics Engineers of Korea*, vol. 50, no. SC-5, pp. 253-261, 2013.
- [5] Y. K. Park and J.-M. Yang, "Model matching for input/output asynchronous machines using output equivalent machines," *Journal of The Institute of Electronics Engineers of Korea*, vol. 51, no. SC-9, pp. 2059-2067, 2014.
- [6] J.-M. Yang and J. Hammer, "Asynchronous sequential machines with adversarial intervention: the use of bursts," *International Journal of Control*, vol. 83, no. 5, pp. 956-969, 2010.
- [7] H. B. Yi, Y. H. Kim, S. J. Park, and C. W. Park, "Interconnect delay fault test in boards and SoCs with multiple system clock," *Journal of The Institute of Electronics Engineers of Korea*, vol. 43, no. SD-1, pp. 37-45, 2006.
- [8] Z. Kohavi and N. K. Jha, *Switching and Finite Automata Theory*, 3rd ed., Cambridge University Press: Cambridge, UK, 2010.
- [9] J.-M. Yang and S. W. Kwak, "Corrective control of asynchronous machines with uncontrollable inputs: application to single-event-upset error counters," *IET Control Theory and Applications*, vol. 4, no. 11, pp. 2454-2462, 2010.

— 저 자 소 개 —



양 정 민(정회원)

1993년 한국과학기술원 전기 및 전자공학과 학사 졸업

1995년 한국과학기술원 전기 및 전자공학과 석사 졸업

1999년 한국과학기술원 전기 및 전자공학과 박사 졸업

1999년~2001년 한국전자통신연구원 선임연구원

2001년~2013년 대구가톨릭대학교 전자공학과 교수

2013년~현재 경북대학교 전자공학부 교수

<주관심분야: 비동기 머신 제어, 복잡계 네트워크의 제어 등>