Journal of the Korea Industrial Information Systems Research Vol. 21 No.1, Feb. 2016 :43-50
http://dx.doi.org./10.9723/jksiis.2016.21.1.043 ISSN:1229-3741

자동변환 LC 캘리브레이터를 이용한 SAW 필터 없는 GPS RX 프론트앤드 구현

(A SAW-less GPS RX Front-end using an Automatic LC Calibrator)

김 연 보[1], 문 현 원[2]*
(Yeon-Bo Kim and Hyunwon Moon)

요 약 본 논문에서 PVT 변환에 상관없이 거의 일정한 주파수 특성을 갖는 LC 수동 필터를 구현하기 위해 자동 변환 LC 캘리브레이터를 제안하다. 이를 이용하여 SAW 필터 없는 GPS 수신기 프론트엔드를 65nm CMOS 공정을 이용하여 구현하였다. 또한 자동 변환 LC 캘리브레이터에 필요한 신호를 제공하기 위한 새로운 이중 모드 저 잡음 증폭기의 구조를 제안하였다. 구현된 GPS 수신기 프론트엔드의 특성은 약 42.5 dB 전압 이득, 1.35dB 이하의 잡음 지수, 가장 최악 조건의 1710 MHz 블로커 신호에서 -24 dBm의 블로커 입력 P1dB 특성을 보이며 이 때 1.2 V 전원에 7 mA 전류를 소모한다.

핵심주제어 : GPS 수신기, 프론트엔드, 수동 LC 필터, LC 캘리브레이터, 저 잡음 증폭기

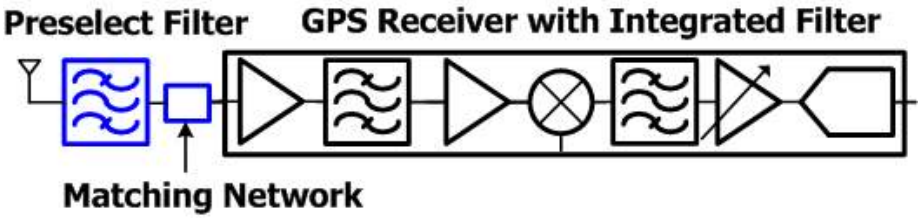
Abstract In this paper, new automatic LC calibrator is proposed for realizing a passive LC filter with almost constant frequency characteristic regardless of the PVT variations. The SAW-less GPS RX front-end is implemented using a 65nm CMOS process using the proposed LC calibrator. Also, new dual-mode low noise amplifier (LNA) structure is proposed to generate the RF signal required for the LC calibrator. The characteristics of the implemented GPS RX front-end show the voltage gain of about 42.5 dB, noise figure of below 1.35 dB, the blocker input P1dB of -24 dBm in case of the worst blocker signal at 1710 MHz frequency, while it consumes 7 mA current at 1.2 V power supply voltage.

Key Words : GPS Receiver, Front-end, Passive LC filter, LC Calibrator, Low noise amplifier

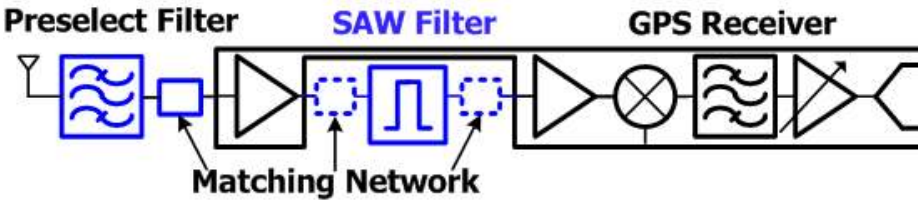
1. 서 론

군사용으로 개발된 위성 시스템인 GPS(Global Positioning System)의 L1 주파수 대역을 민간 상업용 사용이 허용되면서 GPS 수신기는 차량용 내비게이션 시스템에 사용됨으로써 널리 보급되기 시작하였다. 특히, 2005년 이후 미국에서 E911을 구현하기 위해 판매되는 모든 휴대 전화기에 GPS 수신기를 장착하도록 FCC (Federal Communication Commission)에서 의무화하였다. 그 이후 애플 아이폰의 등장으로 스마트폰이 일반 이동 전화 사용자들에게 널리 사용하게 됨에

* Corresponding Author : mhw@daegu.ac.kr
† 이 논문은 2014학년도 대구대학교 학술 연구비 지원에 의하여 연구되었음.
Manuscript receivrd November 10, 2015 /accepted Fabruary 24, 2016
1) 대구대학교 전자전기공학부, 제1저자
2) 대구대학교 전자전기공학부/정보통신연구소, 교신저자



(a) GPS receiver with external SAW filter



(b) Fully integrated GPS receiver

Fig. 1 GPS receiver architecture to reject the blocker signals

따라 GPS 수신기로부터 얻는 위치 정보를 이용한 다양한 서비스가 가능하게 되었다. 따라서 GPS 수신기의 이용은 단순 차량용 내비게이션에서 벗어나 LBS(Location Based Service)으로 발전하여 현재 매우 다양하게 사용되고 있다.

GPS 수신기는 지구 대기권 밖에 있는 정지 위성으로 오는 매우 낮은 레벨의 L1 주파수의 GPS 신호를 수신하여 위치 정보를 얻어야하기 때문에 수신기의 매우 낮은 위상 잡음 특성을 요구한다. 일반적으로 L1 주파수 대역에는 다른 무선 시스템의 사용을 금지하고 있고 또한 GPS 시스템은 단일 채널로 구성되어 있기 때문에 주변에 간섭신호가 존재하지 않아 내비게이션용으로 사용하는 GPS 수신기의 선형성 특성은 크게 중요하지 않았다. 하지만 이동 전화기에 GPS 수신기가 장착되어 사용될 때에는 셀룰라 무선 표준의 매우 큰 송신 신호 혹은 이의 고조파 신호들이 GPS 수신기에 간섭 신호로 작용을 한다. 특히 스마트폰에 사용되는 GPS 수신기는 다양한 셀룰라 무선 시스템 표준 송신기들과 WiFi, Bluetooth등의 송신기로부터 출력되는 매우 큰 신호의 안테나와 근접하게 GPS 수신기 안테나가 위치하게 된다. 이처럼 스마트폰에서의 다양한 송신기 출력 신호는 GPS 수신기에게 매우 큰 간섭 신호로 작용하게 되어 모바일 디바이스에 사용되는 GPS 수신기를 구현하고자 할 때에는 매우 큰 선형성 특성을 요구하게 되고 이를 만족하도록 설계되어야 한다.

일반적으로 Fig. 1 (a)에서 보는 것과 같이 간섭 신호의 영향을 줄이기 위하여 신호 제거 특성이 뛰어난 SAW 필터를 GPS 수신기 구조에 주로 사용해 왔다[1-2]. 따라서 모바일 기기에 사용하는 SAW 필터를 갖는 GPS 수신기는 여러 개의 셀룰라 송신기들에서 생성되는 매우 큰 간섭 신호로부터의 수신 감도 특성 열화를 최소화 할 수 있다. 또한 GPS 수신기의 선형성 특성을 높이기 위해 사용하는 전류 소모의 증가를 막을 수 있다. 하지만 값 비싼 외부 부품인 SAW 필터의 사용으로 인하여 GPS 수신기의 가격이 상승하고 또한 SAW 필터의 삽입 손실에 의해 잡음 특성이 열화 된다. 그리고 외부 소자의 사용은 스마트폰과 같이 모바일 디바이스의 보드 사이즈가 커지게 되어 경쟁력을 확보할 수가 없으며 GPS 수신기와 SAW 필터 사이에 임피던스 매칭을 위한 추가적인 외부 수동 부품이 필요하다. 따라서 그림 1(b)와 같이 외부의 SAW 필터 없이 원치 않는 간섭신호의 영향을 최소화 하며 기존의 GPS 수신기 특성을 유지할 수 있는 집적화된 RF 필터와 높은 선형성 특성을 갖는 수신기의 구현이 요구 된다[3-4].

본 논문에서는 SAW 필터 없이 높은 선형성 특성을 갖는 GPS 수신기 구조 및 회로를 제안하였다. 또한 외부 밴드의 매우 큰 간섭 신호에 의한 GPS 수신기 특성의 영향을 최소화하기 위하여 집적화된 수동 LC 대역통과필터를 구현하였고 이 수동 LC 대역통과필터의 특성을 PVT 변화에 거의 같은 중심 주파수와 주파수 선택도 특성을 유지하기 위하여 자동 변환 LC 캘리브레이터를 구현하였다. 그리고 자동 변환 LC 캘리브레이터에 필요한 LC 대역통과필터의 공진기에 의해 결정되는 RF 주파수 신호를 생성하기 위한 이중 모드 저 잡음 증폭기 구조를 제안하였다. 제안된 이중 모드 저 잡음 증폭기는 기존 방법 [3]과 달리 LC 캘리브레이터에 필요한 RF 주파수 신호를 저 잡음 증폭기에서 구현이 가능하여 추가적인 RF 차동 증폭기가 필요 없다. 따라서 단일 신호를 차동 신호로 변환하는 회로가 필요 없어 전류 소모를 줄일 수 있으며 또한 추가적인 집적화된 LC 필터가 필요 없어 실리콘 면적을 줄일 수 있다. 제안된 LC 캘리브레이터와 이중 모드 저 잡음 증폭기를 통해 SAW 필터 없는 매우 높은 선형성 특성을 갖는 GPS 수신기를 구현하였다.

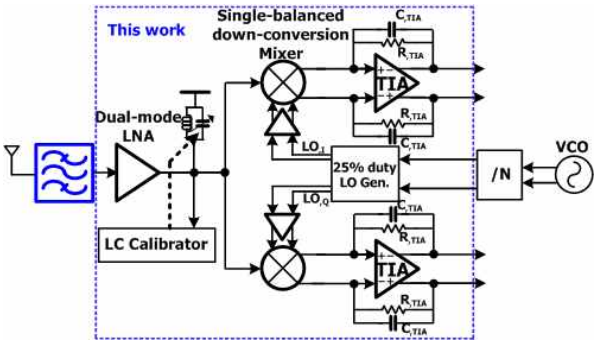


Fig. 2 Block diagram of the proposed GPS RX front-end architecture

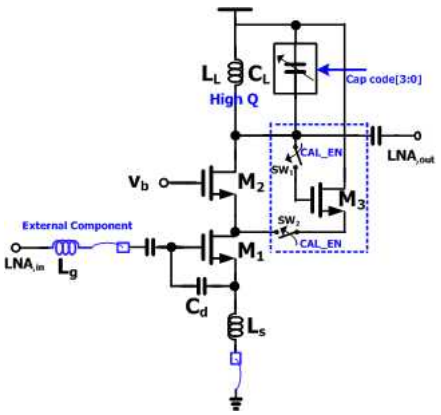
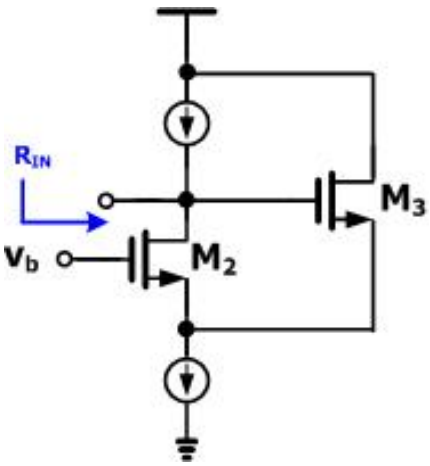
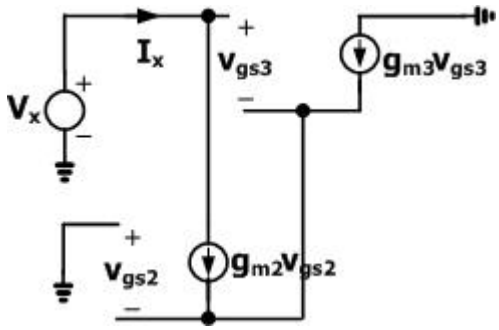


Fig. 3 Schematic of the proposed dual-mode low noise amplifier

2. 제안된 SAW 필터 없는 GPS 수신기 프론트엔드 구조



(a) Simplified circuit schematic



(b) Equivalence circuit of Fig. 4 (a)

Fig. 4 Negative input impedance at the oscillation mode operation of LNA

Fig. 2는 제안된 SAW 필터 없는 GPS RX 프론트엔드의 블록 다이어그램이다. 제안된 GPS 수신기의 구조는 일반적으로 많이 사용하는

low-IF 수신기 구조를 사용하였다[2-5]. Fig. 2에서 볼 수 있듯이 저 잡음 증폭기와 down conversion mixer 사이에 다양한 무선 통신 시스템으로부터 유입되는 큰 간섭신호를 제거하기 위한 값비싼 외부 SAW 필터를 사용하지 않고 집적화된 수동 LC 대역통과필터만을 사용하였다. 또한 PVT 변화에 상관없이 LC 대역통과필터의 주파수 특성을 일정하게 유지하기 위하여 LC 캘리브레이터가 추가되었다. 보통 1차 수동 LC 대역통과필터 특성만으로 스마트폰에서 발생되는 매우 큰 간섭 신호의 영향을 막을 수 없기 때문에 GPS 수신기의 선형성 특성도 매우 좋아야 한다. 따라서 GPS 수신기의 선형성을 높게 하기 down-conversion mixer로 선형성 특성이 매우 우수한 passive mixer를 선택하였다. 또한 passive mixer의 부하로 trans-impedance amplifier (TIA)를 사용하였고 TIA 출력 단에 1차 RC 저역통과필터를 사용하여 간섭신호에 의한 영향을 줄였다. 일반적으로 완전 차동 down-conversion mixer 구조를 사용하기 위해서는 single-to-differential 변환 증폭기가 필요하며 이에 따라 추가적인 전류 소모와 실리콘 면적 소모가 증가하게 된다. 하지만 제안된 GPS 수신기는 single ended 구조의 이중 모드 저 잡음 증폭기와 single balanced passive down conversion mixer로 구성하였고 전압 이득, 잡음 특성과 선형성 특성을 위해 25 % duty LO 신호를 사용하였다[6-7].

3. 수신기 블록 주요 회로 설계 및 시뮬레이션 결과

3.1 제안된 이중 모드 저 잡음 증폭기

Fig. 3은 제안된 이중 모드 저 잡음 증폭기의 회로도이다. 제안된 저 잡음 증폭기는 위성으로부터 수신되는 매우 낮은 신호 레벨의 GPS를 신호 대 잡음비 특성을 최대한 유지하여 수신 신호를 키우는 증폭기와 출력 단에 위치한 LC 수동 대역통과필터에 의해 주파수가 결정되는 발진기로 동작한다. LC 공진기에 의해 결정되는 발진 주파수는 PVT 변화에 상관없이 항상 GPS L1 밴드 주파수에 일치하도록 LC 캘리브레이터 동작으로 결정된 capacitor bank 코드 값에 의해 일치시킨다. 보통 저 잡음 증폭기는 외부의 안테나 혹은 필터와 직접 연결되기 때문에 single-ended 구조를 사용하고 차동 신호를 이용하기 위해 single-to-differential 변환 증폭기를 추가적으로 사용한다[4]. 하지만 제안된 저 잡음 증폭기는 구조는 single-end 형태를 유지하면서 LC 캘리브레이터를 위한 발진기로 동작이 가능하다. 따라서 참고문헌 [4]와 같은 추가적인 single-to-differential 변환 증폭기 없이 LC 캘리브레이터를 이용할 수 있어 전류 소모를 줄일 수 있다.

Fig. 4 (a)는 제안된 저 잡음 증폭기가 발진기 모드로 동작할 때의 간략 화된 회로도로 등가적인 부저항이 형성되는 것을 확인할 수 있다. 캘

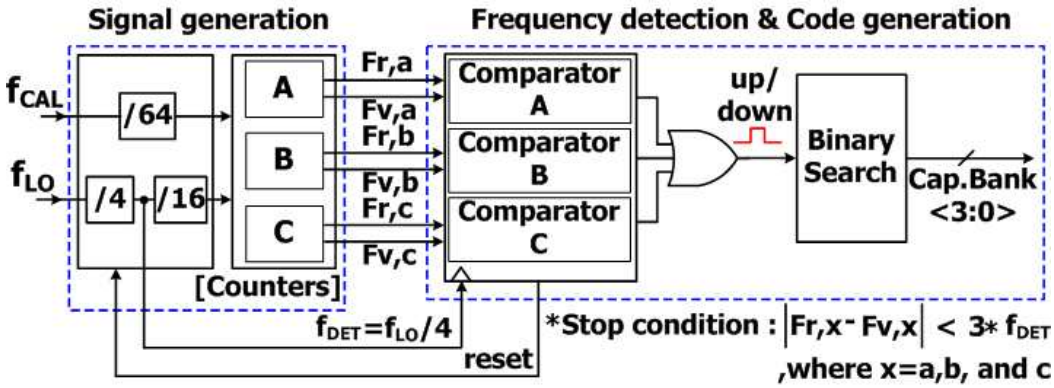


Fig. 5 Simplified block diagram of the proposed LC calibrator

리브레이션 모드일 때 Fig. 3의 스위치들(SW_1 & SW_2)이 단락되어 캐스코드 저 잡음 증폭기의 공통 게이트 M_2 트랜지스터에 소스 팔로우 형태로 M_3가 연결되어 정궤환이 형성된다. Fig. 4 (b)의 등가 모델로부터 M_3의 게이트에서 보이는 입력 임피던스를 계산할 수 있다. 먼저 입력 전류 I_X와 V_X를 구하면

$$I_X = g_{m2} v_{gs2} = - g_{m3} v_{gs3} \quad (1)$$

$$V_X = v_{gs3} - v_{gs2} = - \frac{I_X}{g_{m3}} - \frac{I_X}{g_{m2}} \quad (2)$$

따라서 입력 임피던스는,

$$R_{IN} = \frac{V_X}{I_X} = - \left(\frac{1}{g_{m3}} + \frac{1}{g_{m2}} \right) \quad (3)$$

만약 $g_{m2} = g_{m3} = g_m$이라면 입력 저항은 Eq. (4)로 결정된다.

$$R_{IN} = \frac{V_X}{I_X} = - \frac{2}{g_m} \quad (4)$$

따라서 Fig. 3의 제안된 저 잡음 증폭기는 출력 단의 LC tank (L_L, C_L)와 함께 소스 팔로워에 의해 형성되는 등가 부 저항에 의해 발진 주파수가 수동 LC 공진기에 의해 결정되는 발진기로써 동작할 수 있다.

3.2 LC 캘리브레이터

Fig. 5는 제안된 LC 캘리브레이터의 간략 화된 블록 다이어그램으로 저 잡음 증폭기의 LC 대역통과필터에 의해 결정되는 f_{CAL} RF 신호와 phase-locked loop (PLL)에 의해 정해지는 매우 정확한 주파수 f_{LO} 신호를 바이너리 추적 알고리즘을 통해 비교하여 원하는 capacitor bank의 코드 값을 찾는다. 또한 정확한 주파수 특성과 짧은 캘리브레이션 시간 특성을 얻기 위해서 두 입력 주파수 신호(f_{CAL}, f_{LO})를 구별하기 위한 신호로 $f_{LO}/4(f_{DET})$ 신호를 주파수 차이 정도 결정하는 기준 값으로 사용한다. 만약 주파수 분주기를 거쳐 비교기에 입력되는 두 신호 (fr, fv)의 주파수 차이가 $3*f_{DET}$ 보다 작게 차이가 있는 경우에 LC 캘리브레이터의 동작을 끝내고 Fig. 3의 저 잡음 증폭기내의 SW_1과 SW_2가 끊어지게 되어 증폭기로써 동작을 하게 된다. 구현된 LC 캘리브레이터의 주파수 정확도는 약 12.5 MHz이며 최대 캘리브레이션 시간은 20 μs를 넘지 않는다.

3.3 싱글 밸런스 down-conversion mixer

Fig. 6은 위성에서 수신되는 GPS L1 밴드 RF 주파수 신호를 low-IF 주파수인 4.2 MHz로 변환을 하는 down conversion mixer의 회로도를 보여준다. Fig. 6으로부터 알 수 있듯이 보통 많이 사용하는 이중 밸런스 down conversion mixer 구조를 사용하지 않고 단일 밸런스 down

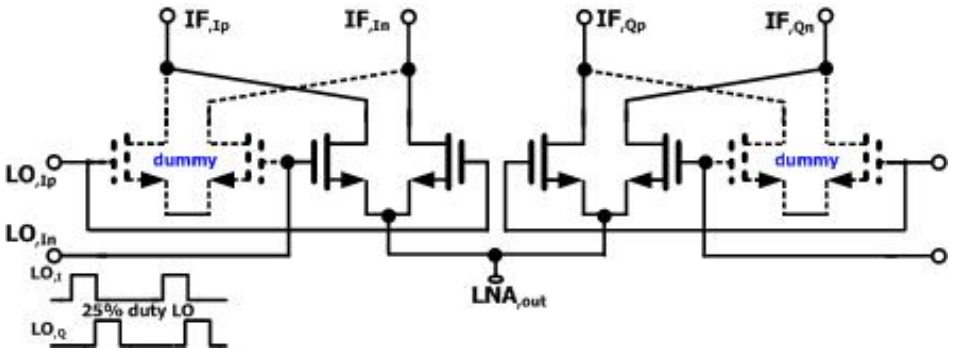
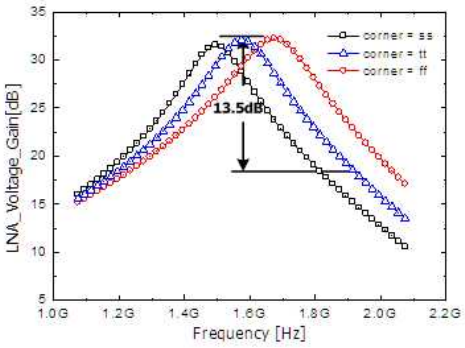


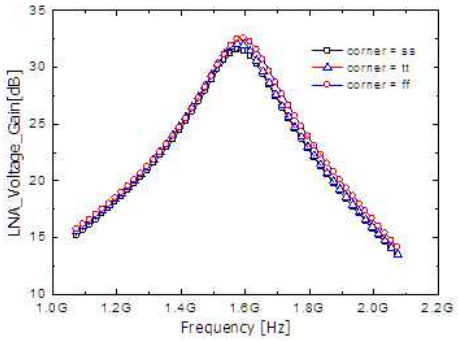
Fig. 6 Single-balanced down-conversion mixer with dummy cells

conversion mixer 구조를 사용함으로써 저 잡음 증폭기 다음에 사용되는 single-to-differential 변환기의 사용 없이 저 잡음 증폭기의 출력을 그대로 사용할 수 있어 전류 소모와 실리콘 면적을 줄일 수 있는 장점이 있다. 또한 단일 밸런스 mixer 구조는 저 잡음 증폭기 입력에서 3dB 더 큰 전압 신호를 감당할 수 있다. 하지만 이중 밸런스 구조 대비 전압 이득이 줄어드는 단점이 있지만 이는 저 잡음 증폭기의 transconductance (g_m)를 증가로 해결이 가능하다. 또한 25 % duty를 갖는 LO 신호를 이용함으로써 이득 특성 및 선형성 특성을 개선하였다[5]-[6]. 또한 passive mixer에 의해 4.2 MHz로 변환된 전류 신호를 전압신호로 바꾸어 주는 TIA에 1차 RC 저역통과필터를 사용하여 blocker 신호에 의한 GPS 수신기 특성의 열화를 최소화 하였다.

Fig. 8은 GPS RX 프론트엔드 전체 성능에 대한 시뮬레이션 결과를 보여준다. 저 잡음 증폭기부터 TIA까지 전체 전압 이득은 42.5 dB로 설계되었으며 이는 베이스밴드 회로의 높은 잡음 지수에 의한 신호 대 잡음비 특성 열화가 거의 없다. 또한 전체 프론트엔드 잡음 지수 특성은 약 1.35 dB 이하로 매우 낮은 GPS 위성 신호 수신을 가능하게 한다. 그리고 다양한 cellular 밴드 송신기들로부터 유입되는 매우 큰 간섭 신호에 의한 전체 프론트엔드의 특성은 Fig. 8에서 확인할 수 있다. Fig. 8는 blocker 입력 신호의 크기에 따라 프론트엔드 전압 이득의 변화와 잡음 지수의 영향을 보여준다. Fig. 8 (a)의 프론트엔드 전압 이득이 1 dB 작아지는 blocker 입력 P1dB와 Fig. 8 (b)의 blocker 신호에 의해서 잡음지수가 3 dB 커지는 blocker 입력 신호로 간섭 신호에 의한 특성 열화를 확인할 수 있다. GPS 신호와 가장 근접한 blocker 신호인 1710 MHz (DCS 송신기)가 안테나간 15 dB isolation 특성과 밴드 선택 SAW 필터의 45 dB 제거 특성을 고려하면 -27 dBm 신호가 GPS 수신기에 입력된다. Fig. 8의 결과로 blocker 입력 P1dB는 -24 dBm으로 3 dB 이상의 마진이 있고 또한 blocker 잡음 지수 변화를 일으키는 blocker 입력 크기는 -14 dBm으로 blocker 입력 신호에 의한 잡음 지수 변화가 거의 없음을 확인할 수 있다. 구현된



(a) Voltage gain frequency response of LNA without the LC calibrator



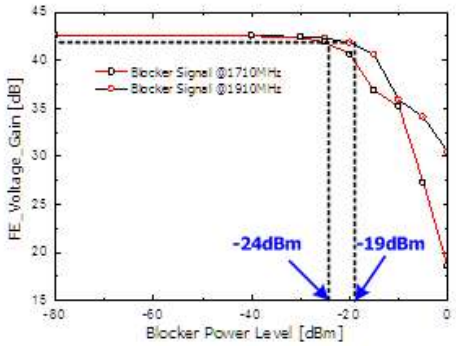
(b) Voltage gain frequency response of LNA calibrated by the proposed LC calibrator

Fig. 7 Simulation results of LNA frequency response according to the process variations

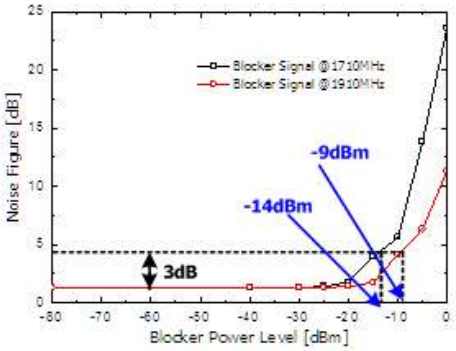
GPS RX 프론트엔드의 특성을 Table 1에 요약하였다. 따라서 매우 많은 blocker 신호가 존재하는 모바일 환경에서 제안된 LC 캘리브레이터를 이용하여 SAW 필터 없는 GPS 수신기의 구현이 가능함을 확인하였다.

4. 결 론

모바일 환경에서 사용되는 GPS 수신기는 일반적으로 외부에 값비싼 SAW 필터를 사용하여 수신기 특성을 열화 시키는 다양한 cellular



(a) Blocker input P1dB according to the blocker signals @ 1710 MHz, 1910 MHz



(b) Blocker noise figure according to the blocker signals @ 1710 MHz, 1910 MHz

Fig. 8 Simulation results of the proposed GPS RX front-end

blocker 신호의 영향을 줄였다. 하지만 본 논문에서 제안하는 LC 캘리브레이터, 이중 모드 동작하는 저 잡음 증폭기, 선형성 높은 수신기를 통하여 SAW 필터 없는 GPS 수신기를 제안하였고 이를 65nm CMOS 공정을 이용하여 회로를 구현하여 그 특성을 Spectre-RF 시뮬레이션을 통해 검증하였다. 시뮬레이션 검증된 GPS 수신기 프로트엔드의 성능은 42.5 dB의 전압 이득, 1.35 dB의 잡음 지수 특성을 보인다. 또한 SAW 필터 없이 완전 집적화된 구조로 최악의 blocker 신호인 DCS 밴드의 1710 MHz가 입력될 때 -24 dBm의 IP1dB, -14 dBm의 blocker 잡음 지수 특성을 얻어 모바일 환경에서 사용이 가능함을 증명하였다. 또한 LC 캘리브레이터를 사용이 가능하도록 이중 모드 저 잡음 증폭기의 제안으로 single-to-differential 증폭기가 필요 없어 8.4 mW의 낮은 전력 소모의 GPS RX 프론트엔드 구현을 가능함을 보였다.

Table 1 Performance summary of the proposed GPS RX front-end

Parameters		Performance	Units
Voltage gain (Gv)		42.5	dB
Noise Figure (NF)		<1.35	dB
inband IP1dB (IP1dB)		-24	dBm
Blocker characteristic	IP1dB	-24 @1710MHz	dBm
	NF	-14 @1710MHz	dBm
Supply voltage		1.2	V
Current consumption		7	mA

References

[1] J. Ko, J. Kim, S. Cho and K. Lee, "A 19-mW 2.6-mm^2 L1/L2 dual-band CMOS GPS receiver," IEEE J. Solid-State Circuits, Vol. 40, No. 7, pp. 1414-1424, 2005.

[2] H. Moon, S.-C. Heo, H. Yu, J. Yu, J.-S. Chang, S.-I. Choi, S. Lee, W.-S. Choo and B.-H. Park, "A 27mW 2.2dB NF GPS receiver using a capacitive cross-coupled structure in 65nm CMOS," Custom Integrated Circuits Conference (CICC), September 19-22, 2010, San Jose, CA, USA, pp. 1-4, IEEE Press.

[3] H. Moon, S. Lee, S.-C. Heo, H. Yu, J. Yu, J.-S. Chang, S.-I. Choi and B.-H. Park, "A 23mW fully integrated GPS receiver with robust interferer rejection in 65nm CMOS," International Solid-State Circuits Conference (ISSCC), February 7-11, 2010,

San Francisco, CA, USA, pp. 68-69, IEEE Press.

[4] P. Yu, T. Sepke, B. Helal, S. Shekarchian, D. Gerna, K. Sarrigeorgidis, L. Smaini, A. Mitra, J. Li, B. Brunn, G. Uehara and T. Cho, "A 1.2 mm^2 fully integrated GPS radio with cellular/WiFi Co-existence," Custom Integrated Circuits Conference (CICC), September 19-22, 2010, San Jose, CA, USA, pp. 1-4, IEEE Press.

[5] H. Moon and J.-T. Ryu "A new image rejection receiver architecture using simultaneously high-side and low-side injected LO signals," Journal of the Korea Industrial Information System Research, Vol. 18, No. 2, pp. 35-40, 2013.

[6] H. Khatri, L. Li, T. Chang, P. S. Gudem and L. E. Larson, "A SAW-less CDMA receiver front-end with single-ended LNA and single-balanced mixer with 25% duty-cycle LO in 65nm CMOS," Symposium on Radio Frequency Integrated Circuits (RFIC), June 7-9, 2009, Boston, MA, USA, pp. 13-16, IEEE Press.

[7] Y.-B. Kim and H. Moon, "Implementation of a CMOS FM RX front-end with an automatic tunable input matching network," Journal of the Korea Industrial Information System Research, Vol. 19, No. 4, pp. 17-24, 2014.

김 연 보 (Yeon-Bo Kim)

- 정회원
- 1979년 2월 영남대 전자공학과 공학사
- 1981년 2월 영남대 전자공학과 공학석사
- 1996년 2월 영남대 전자공학과 공학박사
- 1983년 3월 ~ 현재 대구대학교 정보통신대학 전자전기공학부 교수
- 관심분야 : 전자세라믹 및 초음파공학

문 현 원 (Hyunwon Moon)

- 정회원
- 1997년 2월 한양대학교 전파공학과 공학사
- 1999년 2월 한국과학기술원 전기 및 전자공학과 공학석사
- 2004년 8월 한국과학기술원 전기 및 전자공학과 공학박사
- 2004년 7월 ~ 2012년 2월 삼성전자 SYSTEM LSI 사업부 책임연구원
- 2012년 3월 ~ 현재 대구대학교 정보통신대학 전자전기공학부 조교수
- 관심분야 : Analog/RF circuit design, PMIC design, Sensor Interface circuit design