



&lt;연구논문&gt;

ISSN 1225-8024(Print)  
ISSN 2288-8403(Online)

한국표면공학회지  
J. Korean Inst. Surf. Eng.  
Vol. 49, No. 6, 2016.

<https://doi.org/10.5695/JKISE.2016.49.6.530>

## 전기화학 공정을 이용한 질화규소 기판 상의 금속 전극 형성에 관한 연구

신성철<sup>a,b</sup>, 김지원<sup>a</sup>, 권세훈<sup>b</sup>, 임재홍<sup>a,\*</sup>

<sup>a</sup>한국기계연구원 부설 재료연구소(KIMS) 표면기술본부, <sup>b</sup>부산대학교 재료공학과.

### Formation of Metal Electrode on Si<sub>3</sub>N<sub>4</sub> Substrate by Electrochemical Technique

Sung-Chul Shin<sup>a,b</sup>, Ji-Won Kim<sup>a</sup>, Se-Hun Kwon<sup>b</sup>, Jae-Hong Lim<sup>a,\*</sup>

<sup>a</sup>Surface Technology Division Korea, Institute of Materials Science, Changwon 51508, Korea

<sup>b</sup>Dept. of Materials Science & Engineering, Pusan National University, Busan 46241, Korea

(Received November 4, 2016 ; revised December 1, 2016 ; accepted December 2, 2016)

#### Abstract

There is a close relationship between the performance and the heat generation of the electronic device. Heat generation causes a significant degradation of the durability and/or efficiency of the device. It is necessary to have an effective method to release the generated heat. Based on demands of the printed circuit board (PCB) manufacturing, it is necessary to develop a robust and reliable plating technique for substrates with high thermal conductivity, such as alumina (Al<sub>2</sub>O<sub>3</sub>), aluminium nitride (AlN), and silicon nitride (Si<sub>3</sub>N<sub>4</sub>). In this study, the plating of metal layers on an insulating silicon nitride (Si<sub>3</sub>N<sub>4</sub>) ceramic substrate was developed. We formed a Pd-TiO<sub>2</sub> adhesion layer and used APTES(3-Aminopropyltriethoxysilane) to form OH groups on the surface and adhere the metal layer on the insulating Si<sub>3</sub>N<sub>4</sub> substrate. We used an electroless Ni plating without sensitization/activation process, as Pd particles were nucleated on the TiO<sub>2</sub> layer. The electrical resistivity of Ni and Cu layers is  $7.27 \times 10^{-5}$  and  $1.32 \times 10^{-6}$  ohm-cm by 4 point prober, respectively. The adhesion strength is 2.506 N by scratch test.

*Keywords* : Si<sub>3</sub>N<sub>4</sub>, Electrochemical process, 3-Aminopropyltriethoxysilane, Silane, Electroless deposition, Resistivity, Adhesion strength

## 1. 서 론

LED 조명, 반도체, 수송기기용 디바이스, 디스플레이 등 고집적화된 전자소자들은 소자 내 발생하는 열로 인하여 디바이스의 수명, 성능 등이 감소한다. 특히 고출력 LED 소자의 경우 에너지의 상당량을 열로 방출하기 때문에 문제가 될 수 있다.

따라서 전자소자에서 발생한 열을 효과적으로 방출시켜주는 방열회로기판을 사용함으로써 디바이스의 신뢰성과 효율을 향상시킬 수 있기 때문에 방열기판 개발에 대한 관심이 증가하고 이와 관련된 연구가 진행되고 있다.

인쇄회로기판(PCB: Printed circuit board)은 소자 내 열을 방출해 주는 방열기판(substrate), 그 위에 전기적인 신호를 전달해주는 회로 전극층(circuit layer), 전극층과 기판층을 전기적으로 단절시켜주는 절연층(dielectric layer)으로 구성된다. 회로 전극층의 경우 전기적 특성과 열전도 특성이 뛰어난 Cu 층이 주로 많이 사용되며 기판의 경우 플라스틱 기

\*Corresponding Author : Jae-Hong Lim

Surface Technology Division Korea, Institute of Materials Science

Tel : +82-55-280-3523 ; Fax : +82-55-280-3570

E-mail : lim@kims.re.kr

판을 사용하는 인쇄회로기판, 금속기판 위에 절연층이 위치한 금속 인쇄회로기판 외 대부분은 절연층과 방열기판층이 일체화된 세라믹 방열기판을 사용한다[1].

방열기판 중 대표적인 세라믹 방열기판 소재로는 알루미늄( $Al_2O_3$ ), 질화알루미늄( $AlN$ ), 질화규소( $Si_3N_4$ ) 등이 있는데 알루미늄은 비교적 높은 강도와 가격 경쟁력에 의해 가장 먼저 디바이스 기판의 소재로 채택이 되었지만 다른 세라믹 소재에 비해 열전도도가 낮기 때문에 광범위하게 활용되기 힘들다는 단점이 있다. 질화알루미늄은 질화규소와 비교하여 열전도율은 높으나 기계적 특성 및 화학적 안정성에 문제점을 가진다. 알루미늄과 질소의 결합력은 비교적 약하여 질화알루미늄이 물과 접촉할 경우 쉽게 결합이 분리될 수 있다. 질화규소의 경우 질화알루미늄보다는 열전도도가 낮지만 충분히 높은 열전도도를 가지며 기계적 특성 및 화학적 안정성이 매우 우수하다[2]. 전기적으로 절연체인 방열기판 위에 전극층을 형성하기 위해선 PVD (Physical vapor deposition) 등 건식공정을 이용하거나 페이스트법, 클레딩법, 무전해 도금 등을 통해 전극층의 형성이 가능하다. 하지만 이러한 기존 공정들은 고온( $>1000^{\circ}C$ )에서 후열처리 공정이 필요하다는 단점이 있으며 원천기술들이 이미 선점되어 있다. 건식공정의 경우 경제적인 측면과 대면적에 증착하기에 어려움이 있기 때문에 저비용에 균일 증착성, 증착속도 등 우수한 특성을 가지는 무전해 도금공정이 금속 회로층의 증착법으로 많이 이용된다.

금속물질에 금속을 전기도금을 통해 증착할 경우에는 금속 간에 강한 결합을 형성하여 밀착력이 우수하지만 세라믹 기판 위에 전기화학 도금 공정을 통하여 전극층을 형성함에 있어서는 기판과 금속 전극층 사이의 낮은 밀착력이 문제가 된다. 따라서 방열판과 회로 전극층 사이의 밀착력을 향상시킬 필요가 있다. 밀착력 향상법으로 첫번째는 기판과 전극층 사이에 이중의 박막을 증착하거나 기판 표면에 기능성 고분자 또는 자기조립 단분자막(SAM, Self-assembled monolayer) 등 화학 반응기 등을 이용한 표면처리기술[3]을 통하여 밀착력을 향상시키는 방법이 있으며 두번째로는 표면식각(etching)을 통해 기판 표면형상을 조절하여 다공성의 표면을 가지게 되면 도금층이 기판의 틈으로 들어가 고착되어 밀착력이 증가된다. 이중의 물질이나 화학반응기를 이용한 밀착력 증대법의 경우 습식기판 공정 등을 통해 대면적, 대량생산에 용이하나 원자 혹은 분자 단위의 반응을 통해 밀착력 향상이 이루어지므로 분석 및 재현성 구현에 어려움이 있다. 표

면식각 공정을 이용한 방법의 경우 앞선 방법들에 비해 쉽고 빠르게 밀착력이 우수한 도금층을 얻을 수 있으나 대량생산 및 형상 조절이 힘들다.

화학 반응기를 이용하여 밀착력을 향상시키는 방법 중 기판 표면에 실레인(silane) 처리를 하여 밀착력을 증가시키는 방법의 경우 기질의 표면에 자발적으로 달라붙어 규칙적으로 정렬되는 실레인의 특성상 기질의 모양이나 크기 등에 크게 영향 받지 않아 복잡한 구조 혹은 대면적에 쉽게 적용할 수 있다[4]. 세라믹 기판의 표면이 산화층일 경우 표면과 실레인이 Si-O 결합을 하는데 어려움이 없지만 기판이 질화층인 경우 기판표면에 Si-O 결합이 형성되기 힘들기 때문에 실레인 처리 전 기판 표면에 OH기를 많이 형성시켜주어야 기판 표면 전체에 Si-O 결합이 형성될 수 있다. 알루미늄은 표면이 산화층이지만 열전도성이 뛰어난 방열 세라믹 기판의 경우 질화알루미늄, 질화규소 등 표면이 질화층이기 때문에 표면에 OH기 그룹을 형성하는 것이 중요하다. 일반적으로 질산용액이나 피라냐 용액, 산소 플라즈마 등을 이용하여 질화층 표면에 OH기 농도를 증가시킬 수 있다[5].

OH기를 형성한 표면에 실레인 처리를 한 후 무전해 도금을 실시하는데 전도성이 없는 기판 위에 도금을 하기 위해서는 도금을 개시하기 위한 촉매화 처리가 필요하다. 일반적으로 무전해 도금을 위한 촉매 금속으로 Pd이 주로 사용되는데 이 Pd 핵을 생성시키기 위해서는 예민화(Sensitization)과정과 활성화(Activation)과정이 필요하다. 예민화 과정의 경우  $SnCl_2$ , 활성화 과정에서는  $PdCl_2$ 가 사용되는데 최근 환경문제 등으로 인해 독성물질인  $SnCl_2$ 를 사용하지 않고 무전해 도금을 하는 방법에 대한 연구가 많이 진행 되고 있다[6]. 본 연구에서는 잉크 dropping을 통해 Pd-TiO<sub>2</sub> 층을 형성하여 Pd 핵을 생성한 후 Ni 무전해 도금을 실시하여 세라믹 기판 표면에 밀착력 향상 및 전해도금 개시를 위한 Ni층을 증착한다. 이후 전해도금을 통하여 Cu 도금을 실시할 경우 도금속도 및 전기적 특성을 향상시킬 수 있다[3].

본 연구에서는 기계적 특성 및 화학적 안정성, 열전도성 등이 뛰어난 질화규소 세라믹 기판에 전기적 특성이 우수하고 열전도도가 뛰어난 전극층을 습식공정을 통해 형성함에 있어서 전극층의 밀착력 향상을 목표로 연구를 진행하였다. 따라서 질화규소 기판에 질산, 피라냐 용액 등을 이용하여 OH기를 형성한 후 APTES 를 처리하여 기판 표면과 도금층 사이에 Si-O 결합을 형성하여 계면 사이에 화학적 결합을 통해 밀착력을 증가시키고 금속 전극

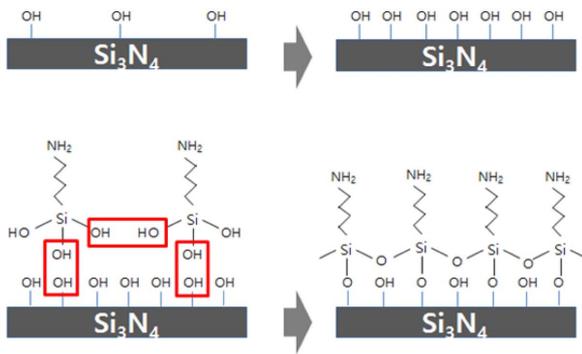


Fig. 1. Schematic of silane bonding.

층과 방열기판 사이에 Pd-TiO<sub>2</sub>, Ni층 등 adhesion layer를 통해 전극층의 밀착력 향상을 도모했다[7,8].

기판 표면의 OH기 형성 정도를 확인하기 위해 FT-IR spectrometer를 이용하여 wavenumber 3200-3700 cm<sup>-1</sup>범위에서 관찰되는 OH피크를 통해 확인하였으며 AFM장비를 이용하여 Ni금속층 표면의 roughness를 측정된 결과 RMS 값은 161.2 nm이었다. Ni금속층과 기판 사이의 Pd-TiO<sub>2</sub> 층의 존재 및 Pd 파티클을 TEM, EDS 및 XRD를 통하여 관찰하고 실레인을 이용하여 밀착력을 증진시킨 Ni금속층의 밀착력을 cross hatch test법과 scratch test를 통하여 측정결과 평균 임계하중은 2.506 N으로 밀착력이 향상된 것을 확인하였다.

## 2. 실험방법

### 2.1. 질화규소 기판 세척

질화규소(Si<sub>3</sub>N<sub>4</sub>)기판(Lianyungang highborn technology Co., Ltd.) 표면의 불순물, 이물질 등을 제거하기 위해 증류수, 에탄올, 아세톤, 증류수 순서로 각각 10분간 sonication 세척을 하였다.

### 2.2. Hydrolysis

질화규소와 같이 표면이 질화층일 경우 실레인 처리 전에 표면에 OH기를 많이 형성해주어야 실레인이 OH기와 반응하여 화학적 결합을 형성하기 때문에 실레인 처리 전 80°C의 10% 질산(Nitric acid, 60% Samchun pure chemical)에 20분 동안 침적하여 기판표면에 OH기를 형성하였다.

### 2.3. Silanization

OH기가 형성된 기판을 10 mM APTES (3-Aminopropyltriethoxysilane, 99% Sigma-Aldrich)를 첨가한 톨루엔(Toluene, Sigma-Aldrich) 용액에 상온에서 60분 동안 침적한 후 에탄올로 세척하였다. 실레인은

수분에 매우 취약하기 때문에 수분제거 및 습도조절에 주의하여야 하였다.

### 2.4. Pd-TiO<sub>2</sub> ink deposition

2 mM Titanium (IV) Butoxide (Sigma-Aldrich)와 2 mM Palladium (II) Chloride (PdCl<sub>2</sub>, Kojima Chemicals CO., LTD)을 1-Butanol(Sigma-Aldrich) 용액에 혼합하여 잉크 용액을 제조하였다. 제조한 잉크를 micro-pipette을 이용하여 약 0.1 mL/cm<sup>2</sup>을 실레인 처리한 기판 표면에 dropping한 후 100°C 오븐에서 10분 동안 건조하여 PdCl-TiO<sub>2</sub> 층을 형성하였다. 균일한 도금을 위해 잉크 dropping후 건조과정을 3회 실시하여 표면의 Pd 농도를 증가시키고 밀착력을 향상시켰다. 앞선 공정 후 200°C 열처리로(Furnace)에서 30분 동안 열처리를 실시하여 PdO-TiO<sub>2</sub> 층을 형성하였다. 이 후 상온에서 냉각시킨 뒤 2 M 황산용액(Sulfuric acid, Samchun pure chemical)에 2분간 침적시킨 뒤 증류수로 수세하였다. 0.5 M Borane Dimethylamine complex (DMBA, Sigma-Aldrich) 용액에 2분 동안 침적시켜 Pd-TiO<sub>2</sub> 층으로 환원시키는 과정을 거친 뒤 수세하였다.

### 2.5. 무전해 Ni 도금

Pd-TiO<sub>2</sub> 층을 형성한 세라믹기판 위에 Ni 무전해도금을 통해 전극층을 증착하였다. 잉크 deposition 후 환원 공정까지 거쳐 기판 표면에는 Pd 핵이 생성되었기 때문에 추가적인 활성화 공정 없이 바로 무전해도금을 실시할 수 있었다. Ni 무전해도금액의 조성은 Nickel(II) chloride hexahydrate (NiCl<sub>2</sub>·6H<sub>2</sub>O, Samchun pure chemical) 30 g/l, Sodium hypophosphite monohydrate (NaH<sub>2</sub>PO<sub>2</sub>·H<sub>2</sub>O, Samchun pure chemical) 10 g/l, Ammonium citrate, dibasic, 99%[(NH<sub>4</sub>)<sub>2</sub>HC<sub>6</sub>H<sub>5</sub>O<sub>7</sub>, Samchun pure chemical] 65 g/l, Ammonium chloride, 98.5% (NH<sub>4</sub>Cl, Samchun pure chemical) 50 g/l이며 Ammonium solution (NH<sub>3</sub>, Samchun pure chemical)을 통해 pH 8-10으로 조절하고, 온도는 90°C에서 20분간 도금 실시하였다. 이때 Ni층의 두께는 1.5 μm이었다.

### 2.6. Cu 전기 도금

세라믹 기판 위에 전도성을 가지는 Ni층이 형성되었으므로 도금속도가 빠른 전해도금을 통해 Cu 층을 형성할 수 있었다. Cu 전해도금액의 조성은 Copper (II) sulfate pentahydrate (CuSO<sub>4</sub>·H<sub>2</sub>O, Samchun pure chemical) 118 g/l, sulfuric acid(H<sub>2</sub>SO<sub>4</sub>) 150 g/l에 -0.022 A/cm<sup>2</sup> 전류밀도로 10분간 도금하였다. 이때 Cu층의 두께는 5 μm이었다.

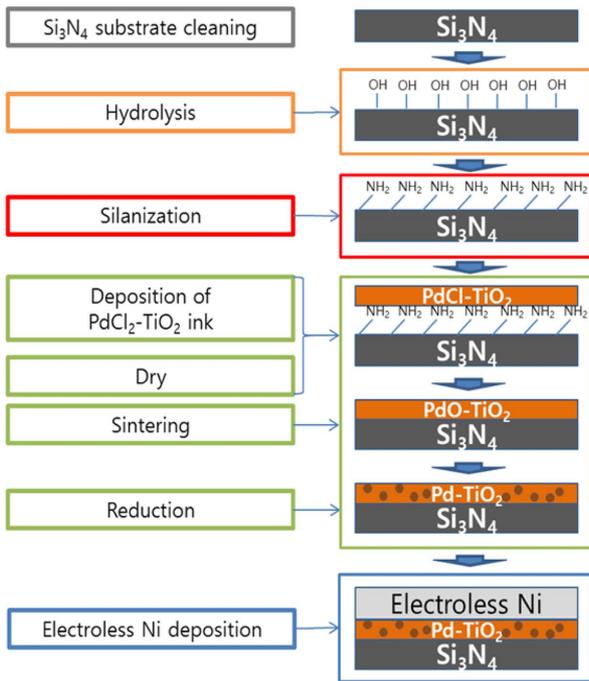


Fig. 2. Schematic of experimental flow.

2.7. 특성 측정 및 평가

질산용액을 이용하여 기판 표면의 OH기가 형성된 것을 확인하기 위해 FT-IR (Fourier transform infrared spectroscopy, 모델명 NICOLET IS 10, NICOLET, U.S.A) 분석을 하였으며 AFM (Atomic force microscope, 모델명 NX10, PARK SYSTEMS, Korea) 장비를 이용하여 공정 단계별 roughness 변화를 관찰하였다. 이후 단면관찰을 위해 FIB (Focused ion beam, 모델명 AURIGA, Carl Zeiss, Germany) 가공을 통하여 샘플을 수직방향으로 가공하고 TEM (Transmission electron microscopy, 모델명 JEM-2100F, JEOL, Japan) 촬영 및 EDS 분석을 통해 Pd-TiO<sub>2</sub> 층, SEM (Scanning electron microscopy, 모델명 JSM-6700F, JEOL, Japan) 및 XRD (X-ray Diffractometer, 모델명 X'Pert-PRO, PANalytical,

Netherlands)를 통하여 Pd 파티클이 형성된 것을 확인하였다. Cross hatch test와 scratch test(모델명 SCRATCH TESTER PRO, J&L Tech, Korea)를 이용하여 습식공정을 통해 형성한 금속층의 밀착력 특성을 평가하였으며 전기적 특성의 경우 4 point prober (모델명 SR-4-6L, Prober shop, Korea)를 통해 확인하였다.

3. 결과 및 고찰

3.1. OH기 형성확인

밀착력 향상을 위한 실레인 이 기판 표면에 흡착될 수 있도록 실레인 처리 전에 OH기가 형성된 것을 확인하였다. 질화규소 기판을 10 % HNO<sub>3</sub>에 침적 후 표면이 hydrolysis 되었는지 FT-IR (Fourier transform infrared) spectrometer를 이용하여 Attenuated total reflectance (ATR) 모드로 측정하였다(그림 3). 표면에 OH기 그룹이 형성된 것을 3200-3700 cm<sup>-1</sup> 범위에서 발생한 OH 피크를 통해 알 수 있다[9,10]. OH 그룹 형성 정도를 확인하기 위해 10% HNO<sub>3</sub> 용액의 온도를 25°C, 50°C, 80°C 조건에서 실험 후 FT-IR을 측정하였다. 그 결과 25°C 상온에서는 OH기가 거의 형성되지 않았고 50°C 조건에서는 상온에서 보다는 뚜렷한 OH기 피크를 보였으나 차이가 적고 80°C 조건에서는 3200-3700 cm<sup>-1</sup>범위에서 가장 뚜렷한 피크를 가지는 것을 보았을 때 표면이 OH기로 덮인 것을 알 수 있다. OH 피크 외에 3개의 작은 피크들이 관찰되는데 1030 cm<sup>-1</sup>에서 관찰되는 피크는 1020-1040 cm<sup>-1</sup> 범위의 Si-OH 이며 1352 cm<sup>-1</sup>는 1300-1390 cm<sup>-1</sup>의 NO<sub>2</sub>로 예측된다. 1658 cm<sup>-1</sup> 피크의 경우 1648-1681 cm<sup>-1</sup>의 N=O, 1625-1660 cm<sup>-1</sup>의 NO<sub>2</sub>가 형성된 것으로 사료된다 [9,10,11].

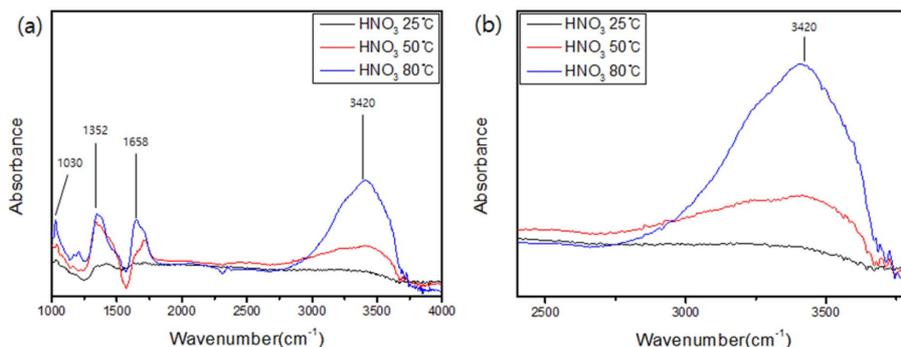


Fig. 3. FT-IR absorbance spectrum of the OH groups on the Si<sub>3</sub>N<sub>4</sub>. (a) areas of the 1000-4000 cm<sup>-1</sup> bands (b) areas of the 2400-3800 cm<sup>-1</sup> bands.

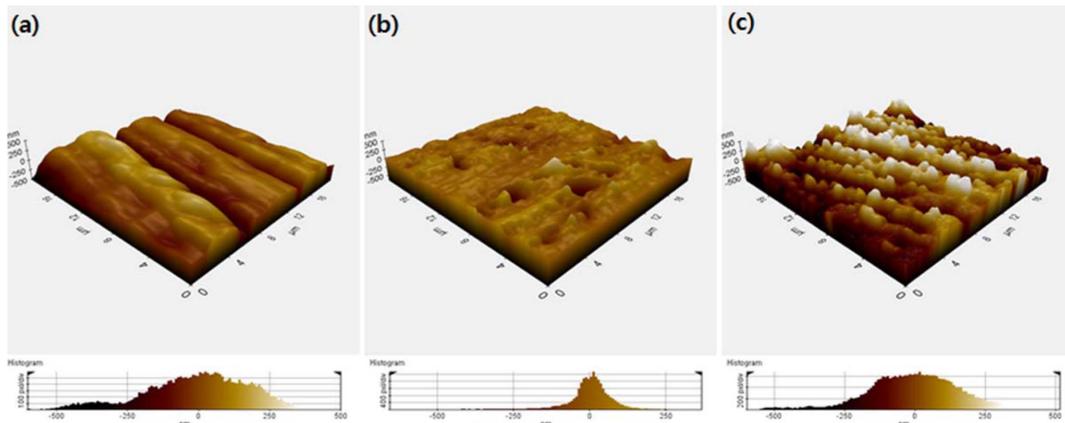


Fig. 4. 3-dimensional AFM images of (a)  $\text{Si}_3\text{N}_4$ , RMS: 163.3 nm (b)  $\text{Pd-TiO}_2$ , RMS: 78.2 nm (c) Ni, RMS: 161.2nm.

### 3.2. 표면 조도 및 두께편차 확인

각 공정단계별 표면형상 변화와 표면 거칠기 및 두께편차를 확인하기 위해서 AFM 분석을 실시 하였다. 질화규소 기판과  $\text{Pd-TiO}_2$  층, Ni도금층을 AFM 을 통해 스캔 사이즈는  $20\ \mu\text{m} \times 20\ \mu\text{m} \times 500\ \text{nm}$ 의 크기로 측정하고 각 단계의 RMS 값과 높이 히스토그램을 나타내었다(그림 4). 가스압 소결법(Gas pressure sintering)에 의해 제작된 질화규소 기판으로 RMS 값이 163.3 nm인 표면이 비교적 거칠다. 잉크 dropping 과정과  $200^\circ\text{C}$  열처리를 통해  $\text{Pd-TiO}_2$  층을 증착한 후 AFM 측정 시 3D 이미지에서 볼 수 있듯이 표면이 매우 평탄해진 것을 알 수 있으며 이때 RMS 값은 78.2 nm이고 히스토그램 분포를 보았을 때 높낮이의 편차가 작은 것을 알 수 있다. 이후 Ni층을 무전해 도금을 통하여 증착하고 확인 시 Ni층 표면에 형성된 Ni 파티클들에 의해 표면의 거칠기가 증가한 것을 확인하였으며 이때 RMS는 161.2 nm이다[12].

### 3.3. 각 층의 성분 분석 및 결정성 확인

질화규소 기판,  $\text{Pd-TiO}_2$  층, Ni도금층 그리고 기판과  $\text{Pd-TiO}_2$  층 사이에 형성된 실레인층을 확인[13] 하기 위해 focused ion beam (FIB) 가공을 통해 시편을 제작하고 Transmission electron microscopy (TEM, 모델명 JEM-2100F, JEOL) 촬영을 통해 계면 확인하였다. 질화규소 기판과 Ni도금층의 사이에 중간층( $\text{Pd-TiO}_2$ 층)이 존재하는 3층 구조를 확인하였다(그림 5(a)). 그림 5(e)는 높이방향으로 EDS 프로파일 분석을 실시한 결과이다. 상층과 하층의 경우 Ni과 Si, N 등의 성분이 확인되었으나 중간층의 경우 EDS상에서는 Pd 또는 Ti 등의 성분이 검출되지 않았으며 경원소로 구성된 비정질 상태라 회절패턴 등의 추가 분석이 불가능했다. 실레인의 경

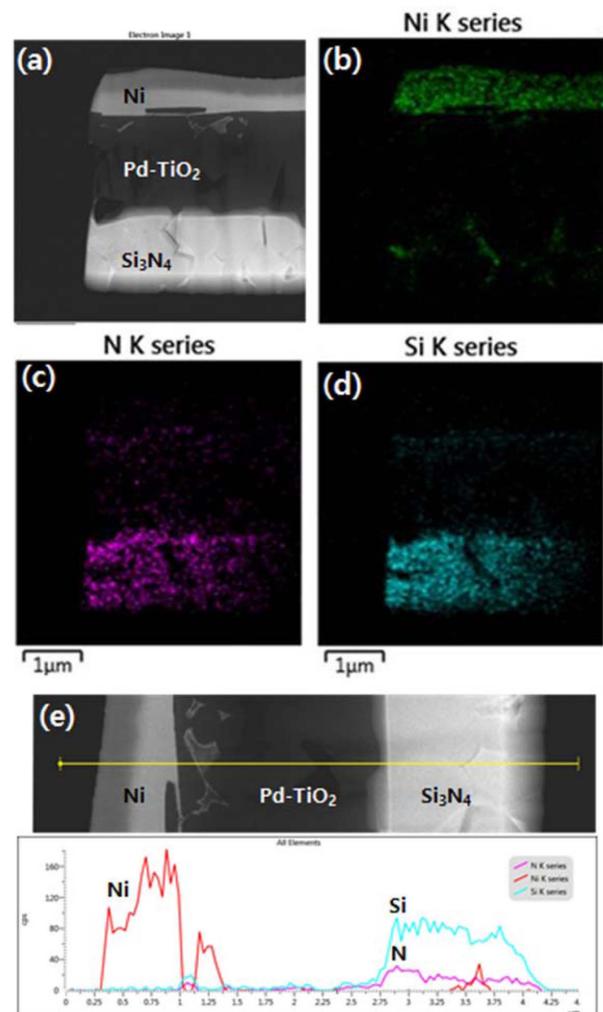


Fig. 5. TEM images and EDS profile analysis of Ni/ $\text{Pd-TiO}_2$ / $\text{Si}_3\text{N}_4$  multilayer structure.

우 기판 성분에 Si이 많이 포함되어 있기 때문에 EDS 및 회절패턴분석을 통해 확인이 되지 않았다. 중간층인  $\text{Pd-TiO}_2$ 층을 형성한 잉크의 조성은 1-Butanol ( $\text{CH}_3(\text{CH}_2)_3\text{OH}$ ) 기반의 용액에 2 mM Titanium (IV)

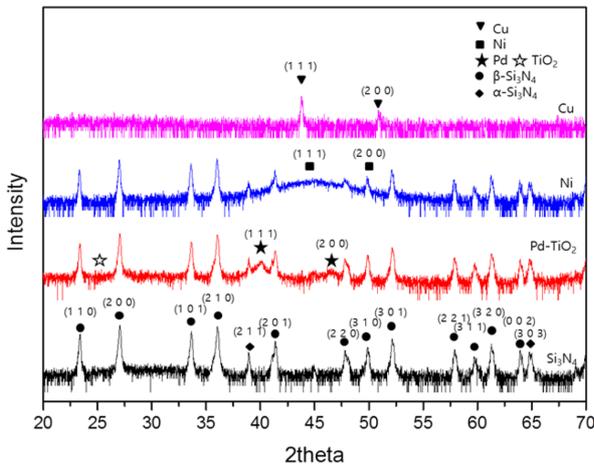


Fig 6. X-ray diffraction patterns of the respective layers.

Butoxide ( $\text{Ti}(\text{OCH}_2\text{CH}_2\text{CH}_2\text{CH}_3)_4$ ), 2mM Palladium (II) Chloride ( $\text{PdCl}_2$ )으로 열처리 및 환원 과정을 통해 형성되었을 때 Pd, Ti, Cl 외 성분은 EDS상으로 확인이 어려운 C, H, O 등의 경원소로 구성된다. 그림 5(a)의 STEM 사진에서 중간층이 어둡게 나타나는 것을 보았을 때 경원소로 이루어진 유기물 상태인 것을 알 수 있다. 이때 그림 5(e) 단면구조의 EDS 프로파일 측정에서 Pd 및 Ti 성분이 검출되지 않은 이유는 Pd와 Ti의 함량이 기판의 Si, N과 금속층의 Ni 성분의 함량에 비해 낮기 때문인 것으로 생각된다.  $\text{Si}_3\text{N}_4$ 기판에 Pd-TiO<sub>2</sub>층을 형성한 후 표면을 SEM-EDS(모델명 JSM-7001F, JEOL)를 통해 확인하였을 때 Si와 N은 각각 58.55, 47.86 atomic percent이며 Pd와 Ti는 각각 0.35, 0.45 atomic percent인 것을 알 수 있었다. 이에 각층의 성분 및 결정성을 분석하기 위해 XRD 회절 패턴 분석을 실시하였다.

그림 6은 각층의 X선 회절 분석을 Multi-purpose high Resolution X-ray Diffractometer(모델명 X'Pert-PRO, PANalytical)를 이용하여 측정한 결과이다. 측정된 질화규소 기판의 회절 피크는  $\alpha\text{-Si}_3\text{N}_4$  (JCPDS card no. 41-0360)와  $\beta\text{-Si}_3\text{N}_4$  (JCPDS card no. 33-1160)를 통하여 분석하였고 각각  $\blacklozenge$ ,  $\bullet$ 로 나타내었다[14]. 사용된 기판은 주로  $\beta\text{-Si}_3\text{N}_4$ 상의 결정구조를 갖는 것을 알 수 있다. Pd-TiO<sub>2</sub>층의 회절 패턴 분석 결과 전체적으로 기판 피크에 묻혀  $\star\text{TiO}_2$  (JCPDS card no. 21-1272)의 피크가 잘 나타나지 않는 것을 알 수 있었다[15]. 이는 TEM 회절 패턴 분석에서 확인했듯이 Pd-TiO<sub>2</sub>층이 비정질 상태이기 때문인 것으로 보인다.  $\star\text{Pd}$  (JCPDS card no. 46-1043) 피크의 경우 JCPDS 카드 참조 시  $2\theta = 40.119$ 에서 가장 강한 값을 가지는데 이 위치에서

피크가 관찰되는 것을 보았을 때 비정질상의 TiO<sub>2</sub> 층에 Pd 파티클들이 형성된 것을 확인할 수 있다. TiO<sub>2</sub> 층에 형성된 Pd 촉매에 의해 다른 전처리없이 바로 무전해 도금이 가능하다. Ni층의 경우 JCPDS card no. 04-0850 확인 시  $2\theta = 44.505, 51.844$ 에서 순차적으로 강한 피크를 보이는데 측정된 Ni 무전해 도금층의 경우  $2\theta = 44$ 근처에서 봉우리 형태의 회절 패턴을 갖는 것을 확인할 수 있었다. 이는 후열처리를 하지 않은 무전해 Ni층이 약간의 비정질상을 갖는 것을 알 수 있다. 만약 300°C이상의 후열처리 과정을 거칠 경우 Ni의 고유의 결정구조를 가지는 회절패턴이 나타나게 된다[16]. 후열처리 공정을 거치지 않은 Ni층 위에 Cu를 전기도금을 통해 5  $\mu\text{m}$ 두께로 증착하였을 경우에는 Cu 고유의 결정성을 가지고 성장하는 것을  $\blacktriangledown$ FCC 구조의 Cu (JCPDS card no. 04-0836)의 피크가 관찰되는 것으로 확인할 수 있었다 [17].

3.4. 전기적 특성

전기적으로 절연체인 질화규소 기판에 Ni 무전해 도금층을 증착 후 4 point prober(모델명 SR-4-6L, Prober shop)를 이용하여 확인한 결과 Ni층은  $7.27 \times 10^{-5}$  ohm-cm의 resistivity를 가지고 Ni층 위 Cu층을 전기도금으로 증착할 경우 Cu는  $1.32 \times 10^{-6}$  ohm-cm의 resistivity를 가지는 것을 확인하였다. 이는 20°C에서 Ni의 resistivity  $6.93 \times 10^{-6}$  ohm-cm와 Cu의 resistivity가  $1.678 \times 10^{-6}$  ohm-cm인 것과 비교하였을 때 측정된 Cu의 resistivity는 거의 비슷한 값을 갖지만 Ni층의 resistivity는 비교적 높은 저항값을 갖는다. 이는 후열처리 과정을 거치지 않은 Ni 무전해 도금층의 경우 XRD 회절 패턴 분석에서 확인했듯이 약간의 비정질상을 갖기 때문에 다소 높은 저항을 가지는 것으로 보인다.

3.5. 밀착력 평가

3.5.1. Cross-hatch test

밀착특성이 가장 낮을 것으로 예상되는 기판층과 Ni금속층의 밀착력을 평가하기 위해 cross-hatch test를 실시하였다. Ni층을 정사각형 모양으로 칼집을 낸 후 3M 스카치테이프를 붙였다 떼어내었을 때 박리된 금속층의 정도를 ASTM D3359 등급[18]에 의해 평가를 하였다. ASTM D3359 등급에 의하면 박리된 면적이 65%이상일 경우 최하등급인 0B 등급이며 35-65%는 2B, 35-15%는 3B, 5% 미만은 4B 등급, 0%이면 최고 등급인 5B 등급으로 분류한다. 그림 7의 (a)실례인을 처리하지 않은 기판의 Ni금속층의 경우 cross-hatch test 결과 거의 대부분

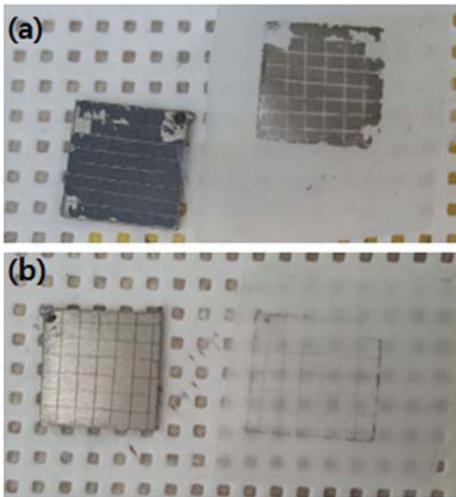


Fig. 7. Ni without silane treatment (a) and Ni with silane treatment (b).

의 면적이 박리되는 0B 등급인 것을 알 수 있으며 (b)실레인 처리를 한 Ni층의 경우 테스트 후에도 박리가 거의 되지 않는 4B ~ 5B 등급의 밀착력을 갖는 것을 알 수 있었다. 이때 실레인 표면처리를 한 시편은 PdCl-TiO<sub>2</sub> 잉크 건조과정에서 100°C, PdO 산화를 위한 sintering 과정에서 진행한 200°C 열처리 외 도금실시 후 열처리는 하지 않았다.

3.5.2. 스크래치 테스트(Scratch test)

밀착력을 정량적으로 평가하기 위하여 J&L Tech사의 스크래치 테스트 장비를 이용하여 테스트를

실시하였다. 스크래치 테스트의 경우 수직방향으로 가해지는 하중이 점차 증가할 때 수평방향으로 다이아몬드 팁이 이동하면서 기관에서 금속층이 박리되는 하중을 통해 밀착력을 확인할 수 있다. 그림 8은 밀착력의 척도인 금속층이 박리되는 임계하중(Lc)을 광학현미경을 통해 확인한 사진이다[19]. 스크래치 테스트 장비가 측정 가능한 최소하중이 1 N이기에 때문에 1 N부터 5 N까지의 범위에서 측정하였으며 측정길이는 5 mm이고 측정속도는 0.2 mm/s이다. 그림 8(a), (c), (d)에서 실레인 처리를 하지 않은 금속층의 경우 최소하중 1 N에서부터 박막이 박리된 것을 현미경 사진에서 확인할 수 있다. 이는 실레인 처리를 하지 않은 금속층이 박리되는 Lc는 1 N보다 작을 것으로 추정할 수 있다. 반면 그림 8(b), (e), (f)에서 확인할 수 있듯이 1회차 스크래치 테스트에서 실레인 처리한 금속층의 경우 최소하중 1 N에서부터는 박리되지 않다가 2.22 N의 하중에서도 금속층이 박리된 것을 확인할 수 있다. 금속층이 처음 박리되기 시작하는 하중을 Lc로 선정하고 7회 반복 측정한 결과를 표 1에 나타내었으며 이를 바탕으로 최소값과 최대값을 제외한 측정값들의 평균을 구한 결과 실레인 처리를 한 금속층은 평균 2.506 N의 Lc를 갖는 것으로 확인되었다. 이는 실레인을 처리하지 않은 기관에 비해 밀착력이 향상된 것을 알 수 있다.

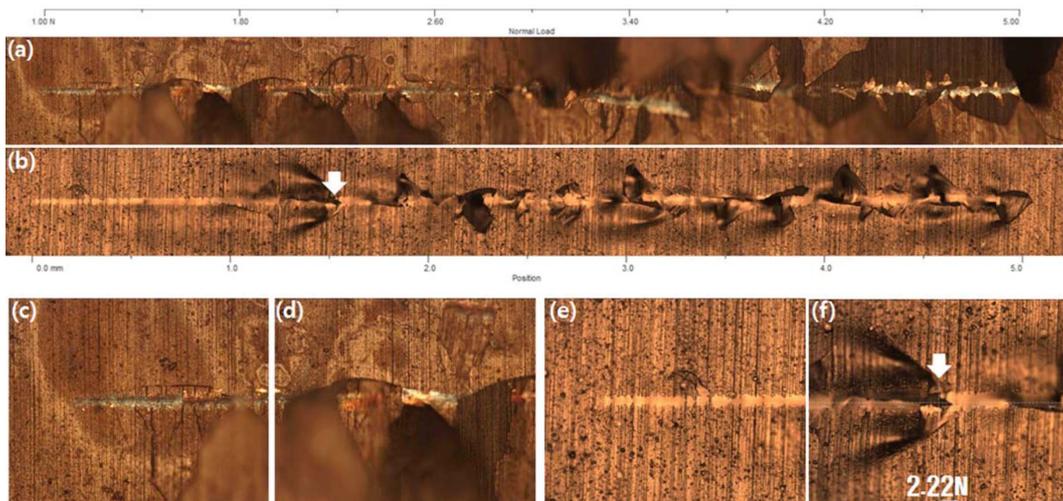


Fig. 8. Optical microscopy images of scratch test for Ni without silane treatment (a, c, d) and Ni with silane treatment (b, e, f).

Table 1. Critical load of Ni with silane treatment.

cycles	1	2	3	4	5	6	7	average
Lc	2.22	2.03	2.82	1.88 (min)	2.52	2.94	3.25 (max)	2.506 (N)

## 4. 결 론

세라믹 방열 기판에 전과정 습식공정을 통하여 금속 전극층을 형성함에 있어 항상 문제시 되어왔던 전극층의 낮은 밀착력을 개선시키는 것을 목표로 연구를 진행하였다. 밀착력 향상을 위하여 기판과 전극층 사이에 Pd-TiO<sub>2</sub>을 형성하고 실레인기를 통해 화학적 결합을 이루도록 하였다. 열전도성이 우수한 질화규소 기판의 경우 표면이 질화층으로 이루어져 있어 실레인이 결합을 형성하기 위해서는 실레인 흡착 전에 기판 표면에 OH기 형성 과정이 필요하다. 이를 위해 질산용액을 이용하여 표면에 OH 그룹을 형성하고 FT-IR 장비를 통하여 OH기가 형성되었음을 확인하였다. 금속 전극층을 무전해 도금을 통하여 형성한 후 cross-hatch test를 실시하여 향상된 밀착력을 확인하고 스크래치 테스트를 통해 금속층이 박리되는 Lc가 2.506 N으로 밀착력이 증대된 것을 확인하였다. 이 때 Ni층의 resistivity는  $7.27 \times 10^{-5}$  ohm-cm이고 Ni층 위 Cu 전기도금층의 경우  $1.32 \times 10^{-6}$  ohm-cm의 resistivity를 가진다. 전과정 습식공정을 통해 질화규소 기판 표면에 OH기 형성 후 실레인 결합을 통해 밀착력이 향상된 방열 전극층을 무전해 도금을 통해 얻을 수 있었으며 향후 다른 방열기판 소재 중 표면이 질화층인 질화알루미늄 기판에도 OH 형성 공정을 통하여 우수한 밀착특성의 전극층을 얻을 수 있을 것으로 기대되며 표면이 산화층을 이루는 알루미늄의 경우 별도의 OH기 형성 공정 없이 실레인 결합을 이루어 밀착력이 증대된 것을 확인하였다.

## References

- [1] W. Devin, Method of Forming Conductive Traces on Insulated Substrate (2014).
- [2] Y. J. Heo, H. T. Kim, K. J. Kim, S. Nahm, Y. J. Yoon, and J. Kim, Enhanced heat transfer by room temperature deposition of AlN film on aluminum for a light emitting diode package, *Appl. Therm. Eng.* 50 (2013) 799-804.
- [3] A. Miller, L. Yu, J. Blickensderfer, and R. Akolkar, Electrochemical copper metallization of glass substrates mediated by solution-phase deposition of adhesion-promoting layers, *J. Electrochem. Soc.* 162 (2015) D630-D634.
- [4] P. Walker, Silane and other adhesion promoters in adhesive technology, *Handbook of Adhesive Technology* 2 (2003) 205-221.
- [5] J. Kudr, S. Skalickova, L. Nejd, A. Moulick, B. Ruttkay-Nedecky, V. Adam, and R. Kizek, Fabrication of solid-state nanopores and its perspectives, *Electrophoresis* 36 (2015) 2367-2379.
- [6] J. Sittikun, Y. Boonyongmaneerat, P. Weerachawanasak, P. Praserthdam, and J. Panpranot, Pd/TiO<sub>2</sub> catalysts prepared by electroless deposition with and without SnCl<sub>2</sub> sensitization for the liquid-phase hydrogenation of 3-hexyn-1-ol, *Reaction Kinetics, Mechanisms and Catalysis* 111 (2014) 123-135.
- [7] Y. K. Cho, K. Y. Ahn, and Y. S. Park, A study on adhesion strength of electroless plated deposits on Alumina substrate, *J. Kor. Inst. Surf. Eng.* 24 (1991) 187-195.
- [8] N. Abe, Y. Otani, M. Miyake, M. Kurita, H. Takeda, S. Okamura, and T. Shiosaki, Influence of a TiO<sub>2</sub> adhesion layer on the structure and the orientation of a Pt layer in Pt/TiO<sub>2</sub>/SiO<sub>2</sub>/Si structures, *Jpn. J. Appl. Phys* 42 (2003) 2791-2795.
- [9] K. Davis, A. Agarwal, M. Tomozawa, and K. Hirao, Quantitative infrared spectroscopic measurement of hydroxyl concentrations in silica glass, *J. Non Cryst. Solids* 203 (1996) 27-36.
- [10] G. Matrajt, J. Borg, P. Raynal, Z. Djouadi, L. d'Hendecourt, G. Flynn, and D. Deboffe, FTIR and raman analyses of the tagish lake meteorite: Relationship with the aliphatic hydrocarbons observed in the diffuse interstellar medium, *Astronomy & Astrophysics* 416 (2004) 983-990.
- [11] U. Kirchner, V. Scheer, and R. Vogt, FTIR spectroscopic investigation of the mechanism and kinetics of the heterogeneous reactions of NO<sub>2</sub> and HNO<sub>3</sub> with soot, *J. Phys. Chem. A* 104 (2000) 8908-8915.
- [12] S. L. Brandow, W. J. Dressick, C. R. Marrian, G. Chow, and J. M. Calvert, The morphology of electroless Ni deposition on a colloidal Pd (II) catalyst, *J. Electrochem. Soc.* 142 (1995) 2233-2243.
- [13] M. Honkanen, M. Hoikkanen, M. Vippola, J. Vuorinen, T. Lepistö, P. Jussila, H. Ali-Löytty, M. Lampimäki, and M. Valden, Characterization of silane layers on modified stainless steel surfaces and related stainless steel-plastic hybrids, *Appl. Surf. Sci.* 257 (2011) 9335-9346.
- [14] M. Bechelany, A. Brioude, S. Bernard, G. Ferro, D. Cornu, and P. Miele, Large-scale preparation of faceted Si<sub>3</sub>N<sub>4</sub> nanorods from β-SiC nanowires, *J. Nanotech.* 18 (2007) 335305.
- [15] K. H. Leong, H. Y. Chu, S. Ibrahim, and P. Saravanan, Palladium nanoparticles anchored to anatase TiO<sub>2</sub> for enhanced surface plasmon resonance-stimulated, visible-light-driven photocatalytic activity, *Beilstein J. Nanotech.* 6 (2015) 428-437.

- [16] A. Hamada, P. Sahu, and D. Porter, Indentation property and corrosion resistance of electroless nickel–phosphorus coatings deposited on austenitic high-mn TWIP steel, *Appl. Surf. Sci.* 356 (2015) 1-8.
- [17] A. Rittermeier, S. Miao, M. K. Schröter, X. Zhang, van den Berg, Maurits WE, S. Kundu, Y. Wang, S. Schimpf, E. Löffler, and R. A. Fischer, The formation of colloidal copper nanoparticles stabilized by zinc stearate: One-pot single-step synthesis and characterization of the core–shell particles, *Phys. Chem. Chem. Phys.* 11 (2009) 8358-8366.
- [18] A. Standard, D3359-09e2. standard test methods for measuring adhesion by tape test., ASTM International (2009).
- [19] W. Heinke, A. Leyland, A. Matthews, G. Berg, C. Friedrich, and E. Broszeit, Evaluation of PVD nitride coatings, using impact, scratch and rockwell-C adhesion tests, *Thin Solid Films* 270 (1995) 431-438.