

# 초고주파용 선형 이득 등화기 설계 및 제작

김규환  
한화시스템

## Design and Implementation of Linear Gain Equalizer for Microwave band

Kyoo-Hwan Kim  
Hanwha Systems

**요 약** 초고주파 대역에서 사용하는 소자들은 기생성분으로 인하여 주파수가 증가함에 따라 이득이 감소한다. 이러한 특성을 보상하기 위해 전자전과 같은 광대역 시스템에서는 반대의 기울기를 갖는 선형 이득 등화기가 필요하다. 본 논문에서는 18~40GHz 대역에서 사용할 수 있는 선형 이득 등화기를 설계하고 제작하였다. 설계와 제작의 오차를 줄이기 위하여 회로 설계와 모멘텀 설계를 진행하였다. 구현 주파수 대역 내에서 가능한 기생성분을 최소화하기 위해 thin film 공정을 사용하였으며, 박막저항의 길이에 의한 파장 변화를 최소화하기 위해 100 ohm/square의 sheet resistance로 설계하였다. 본 선형 이득 등화기는 직렬 마이크로스트립 라인에 사분의 일 파장을 갖는 공진기를 저항으로 결합하는 구조이다. 모두 3개의 1/4 파장의 Short 공진기를 사용하였다. 제작된 선형 이득 등화기는 40GHz에서 -5dB 이상의 손실을 가졌으며, 18 ~ 40 GHz 대역에서 6dB 기울기를 나타내었다. 제작된 이득 등화기를 전자전 수신기와 같은 광대역 MMIC들이 다단으로 연결된 장치 내부에 사용한다면 주파수가 증가에 따른 이득 평탄도 악화를 감소시킬 수 있을 것이다.

**Abstract** In the devices used in the microwave frequency band, the gain decreases as the frequency increases due to the parasitic component. To compensate for these characteristics, a linear gain equalizer with an opposite slope is needed in wideband systems, such as those used for electronic warfare. In this study, a linear gain equalizer that can be used in the 18 ~ 40GHz band is designed and fabricated. Circuit design and momentum design (optimizations) were carried out to reduce the errors between design and manufacturing. A thin film process is used to minimize the parasitic components within the implementation frequency band. A sheet resistance of 100 ohm/square was employed to minimize the wavelength variation due to the length of the thin film resistor. This linear gain equalizer is a structure that combines a quarter wavelength-resonator on a series microstrip line with a resistor. All three 1/4 wavelength short resonators were used. The fabricated linear gain equalizer has a loss of more than -5dB at 40GHz and a 6dB slope in the 18 ~ 40GHz band. By using the manufactured gain equalizer in a multi-stage connected device such as an electronic warfare receiver, the gain flatness degradation with increasing frequency can be reduced.

**Keywords :** Electronic warfare, Broadband Receiver, Gain Equalizer, Linear Gain Equalizer, Gain Slope

### 1. 서론

전자전 시스템에 사용되는 RF 수신기는 그 특성상 100% 이상의 Fractional Bandwidth를 갖는 광대역 주파

수를 처리 할 수 있도록 설계된다. 이러한 수신기에 사용되는 스위치, 신호 분배기 및 결합기, 증폭기 등과 같은 능·수동 소자들은 주파수에 따라 손실 특성이 증가하는 특성을 보이며, 이는 시스템 전체의 이득 특성을 악화시

\*Corresponding Author : Kyoo-Hwan Kim(Hanwha Systems)

Tel: +82-10-4794-0318 email: mask2001@naver.com

Received September 27, 2016

Revised November 9, 2016

Accepted November 10, 2016

Published November 30, 2016

키는 요인으로 작용한다.[1]

양질의 시스템 성능을 확보하기 위해서는 주파수에 따른 이득 기울기를 보상해 주기 위한 회로가 필수적이다. 선형 이득 등화기는 18GHz 대역까지 설계, 제작되어 사용되고 있으며, 국내 기술력 또한 성숙한 단계이다. 하지만 전자전과 같은 시스템에서 요구하는 주파수 대역이 mm-wave 대역까지 상승하고 있는 현 시점에서 사용할 수 있는 이득 등화기는 국내외적으로 제품을 찾아 볼 수 없는 형편이다. 이러한 현상을 해결하기 위해 MMIC 업체들이 주파수에 따라 이득 특성이 증가하여 수동 소자의 손실을 보상 할 수 있는 증폭 소자들을 개발하여 판매하고 있으나 설계자의 입맛에 맞게 사용할 수 없는 단점이 있다. 이에 본 논문에서는 18~40GHz 대역의 선형 이득 등화기(Linear Gain Equalizer)를 설계 및 제작하여 향후 mm-wave 분야 전자전 수신기에 적용하고자 한다.

## 2. 본론

### 2.1 선형 이득 등화기 이론

광대역에서 손실이 주파수에 따라 선형적으로 증가하는 수신기의 특성을 보상 해 주기 위해서 이득 등화기는 이와 반대의 특성을 가져야 하며, 수신기와 결합시 원하는 이득 평탄도를 갖도록 해야 한다.

이득 등화기 전단부에 놓이는 수신기의 이득기울기에 따라 그 특성이 달라지겠지만 대부분의 선형 이득 등화기는 원하는 대역의 최대 주파수에서는 최소 손실을 갖도록 하고 최소 주파수에서는 원하는 억압 특성을 가지며, 중간 부분은 주파수에 따라 손실이 선형이 되도록 해야 한다.[2]

아래 Fig 1에 선형 이득 등화기의 역할에 대해나타 내었고 Fig 2에 선형 이득 등화기의 기본구조를 나타내었다.[3]

선형 이득 등화기는 공진기와 이를 주 전송선로와 저항으로 결합하고, 저항의 값을 조절하여 기출기를 조정함으로써 만들 수 있다. 이 경우 이득 등화기는 저차의 대역 통과 필터와 같이 동작하게 된다.

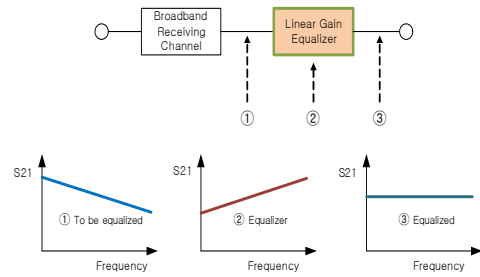


Fig. 1. The role of linear gain equalizer

대역내 이득 기울기의 선형성 등을 확보하기 위하여 다단의 공진기를 사용하게 되며, 각 공진기의 공진 주파수는 대역 내의 최대 주파수가 되도록 설계한다.

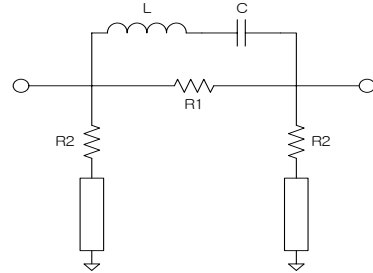


Fig. 2. The basic structure of linear gain equalizer

주파수에 따라 사용되는 공진기의 형태는 달라지게 되는데, 낮은 주파수의 경우에는 L(Inductor)과 C(Capacitor)를 이용하여 구현 할 수 있으며[4], 높은 주파수의 경우에는 Microstrip Line을 이용하여 구현한다.

### 2.2 설계 및 제작

본 논문에서 설계한 선형 이득 등화기의 설계목표는 아래 Table 1.과 같다.

Table 1. Specifications of Linear Gain Equalizer

Parameter	Specifications
Frequency Band	18~40GHz
Slope	4dB/SlopeovertheBW
Insertion Loss	3dB ↓ @40GHz
VSWR	2:1 ↓

설계 및 제작하고자 하는 주파수 대역이 18~40GHz로 높기 때문에 일반적인 기판을 사용 할 수 없으며, 공진기와 결합을 위한 저항도 일반적인 chip 저항을 사용할 수 없다. 따라서 본 논문에서는 mm-Wave 대역에서 손실을 최소화 하고, 동일 대역의 수신기의 회로 중간에 삽입이 용이하도록 9.8의 유전율을 갖는 Alumina 5mil 기판을 이용하고 Thin Film 공정을 이용하여 설계, 제작하였다.

공진기와 결합을 위해 사용한 저항 또한 micro-strip line과 일괄공정이 가능한 Thin Film Resistor를 사용하였다.

아래 Table 2에 설계 및 제작에 사용한 기판의 정보를 나타내었다.

Table 2. Infomation of Alumina Substrate

Parameter	Characteristics
Dielectric Constant	9.8
Dielectric Loss Tangent	0.0002
Substrate Height	5mil
Conductor conductivity	4.1E+7Simens/meter
Conductor thickness	17um
Conductor Surface roughness	0

설계된 이득 등화기는 모두 3개의 1/4 파장의 Short 공진기를 사용하였다. 1/2파장 Open 공진기를 사용 할 수도 있으나 이 경우에는 공진주파수의 1/2 되는 지점에서 1/4파장의 Open 형태가 되어 Pole이 발생한다.

Fig. 3에 설계된 18~40GHz 이득 등화기의 구조를 나타내었다.

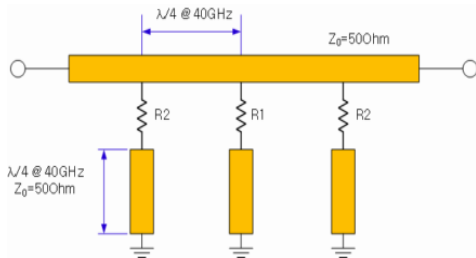


Fig. 3. The structure of 18~40GHz linear gain equalizer

설계시 고려해야 할 부분은 40GHz에서 짧은 파장으로 인해 Thin Film Resistor의 크기 및 via-hole의 크기가 1/4 파장 공진 주파수에 영향을 주는 것이다. 따라서

가능한 영향을 적게 주도록 설계해야 하며, 부득이 할 경우 이를 고려하여 공진기의 길이를 계산된 1/4 파장보다 짧게 설계해야 한다. 일반적으로 사용되는 Thin film resistor의 sheet resistance는 50 Ohm/square 이지만 가능한 길이를 짧게 하고자 100 Ohm/square의 sheet resistance로 저항을 설계하였다. Sheet resistance 값이 두배가 되었기 때문에 동일한 저항 값을 절반의 길이로 구현 할 수 있다.

Keysight사의 ADS(Advanced Design System)를 사용하여 설계하였으며, Circuit Simulation을 통해 초기 값을 설정하고, 2D Simulation을 수행하였다.

Fig. 4에 설계된 18~40GHz 이득 등화기의 Schematic 을, Fig. 5에 Circuit Simulation 결과를 나타내었다.

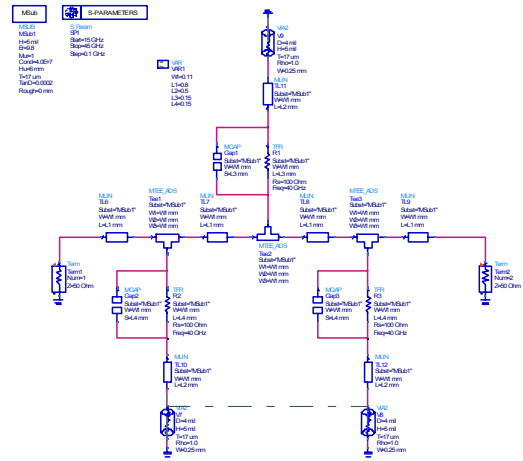


Fig. 4. Schematic of linear gain equalizer

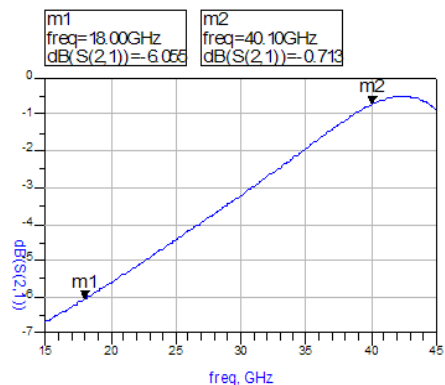


Fig. 5. Result of circuit simulation (S21)

Circuit Simulation은 회로의 구조에 대한 고려가 정확하게 반영되지 않기 때문에 초기 값을 구하는 것으로만 사용해야 한다. 2~3GHz 이하의 비교적 낮은 주파수 대역에서는 Circuit Simulation의 결과와 2D 수치 해석의 결과 그리고 실제 제작의 결과가 큰 차이가 없지만 그 이상의 주파수의 경우에는 차이를 보인다.

본 논문에서 제작하고자 하는 18~40GHz같이 파장이 짧은 주파수의 경우에는 Circuit Simulation의 결과와 2D 수치해석의 결과도 차이가 크고, 2D 수치 해석의 결과와 실제 제작 후 측정결과도 큰 차이를 보인다.

따라서 가능한 예상되는 상황들을 고려하여 설계에 반영해야 한다. 본 설계에서 예상되어지는 변수로는 저항의 구조에 따른 주파수 특성과 Via-Hole의 영향 등을 들 수 있다.

저항 및 Via-Hole의 영향을 고려하여 공진기의 길이를 실제 계산보다 짧게 설계하였다. 이렇게 설계된 18~40GHz 선형 이득 등화기의 Momentum 해석을 위한 Layout을 아래 Fig. 6에 나타내었다.

2D Simulation을 통해 얻어진 결과는 Circuit Simulation을 통해 얻어진 결과와 다르다. 실제 제작시 발생하는 오차를 고려하여 공진기의 길이를 다소 줄여 보다 높은 주파수에서 공진이 생기도록 하고 기울기를 조정하여 최종 Simulation을 수행하였다.

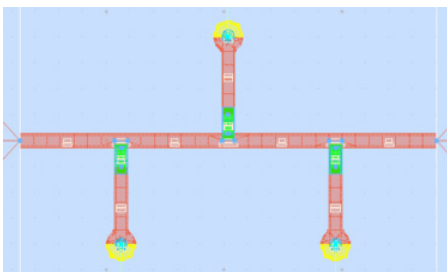


Fig. 6. Layout for Momentum Analysis

2D Simulation을 통해 얻어진 결과는 Circuit Simulation을 통해 얻어진 결과와 다르다. 실제 제작시 발생하는 오차를 고려하여 공진기의 길이를 다소 줄여 보다 높은 주파수에서 공진이 생기도록 하고 기울기를 조정하여 최종 Simulation을 수행하였다. 아래 그림에 최종적으로 설계된 18~40GHz 이득 등화기의 Momentum 해석 결과를 나타내었다.

설계된 18~40GHz 이득 등화기를 ATC사의 Thin Film 공적을 이용하여 제작하였다. 제작된 이득 등화기의 사진을 Fig. 8에, 측정된 결과를 Fig. 9에 나타내었다.

측정된 결과를 보면, 공진점이 37GHz에서 생성된 것을 볼 수 있다.

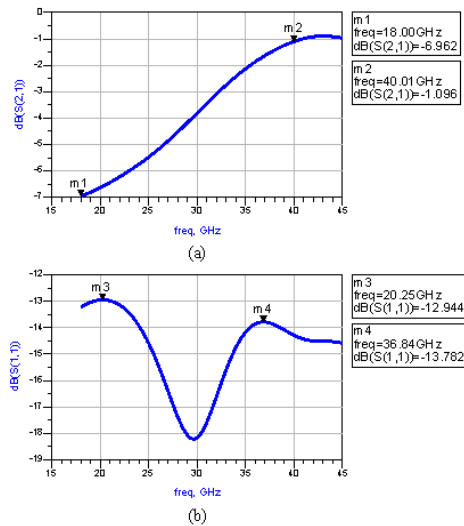


Fig. 7. The result of momentum simulation (a) S21, (b) S11.

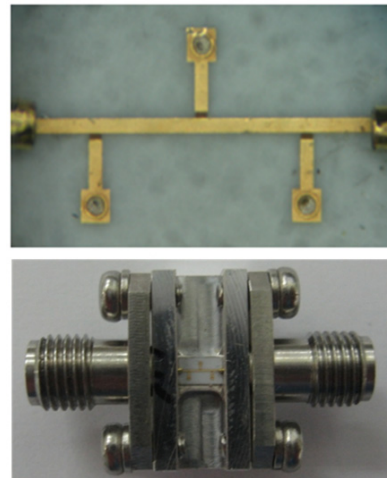


Fig. 8. The photograph of implemented 18~40GHz linear gain equalizer.

이로 인해 40GHz 대역의 손실이 증가하였다. 측정된 이득 Slope은 대략 6dB 가량으로 설계 값 보다 증가하였으며, 37GHz 까지 선형적인 이득 특성을 나타내는 것

을 볼 수 있다. 이와 같이 실제 제작 시에 공진 주파수가 이동하는 특성은 제작하는 과정에서 발생하는 가공 오차로 보이며, 이를 얼마나 예측하여 설계와 차이를 줄이느냐가 성공적인 설계인지를 가늠하는 기준이 된다.

Fig. 10은 제작된 이득 등화기와 18~40GHz 대역의 8-Way Divider를 연결하여 측정한 결과이다. 18~40GHz 대역에서 7dB 이상의 기울기 Slope을 보였던 8-Way Divider의 S21 특성이 이득 등화기를 통과한 후 평탄해진 것을 확인 할 수 있다.

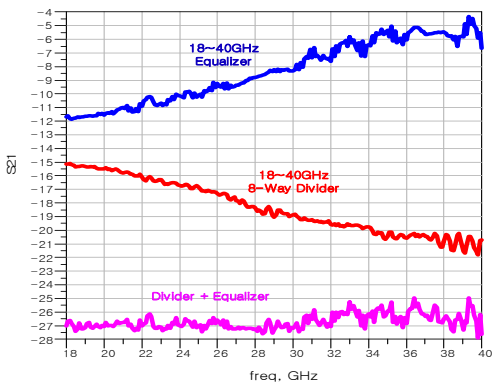


Fig. 10. 18~40GHz divider plus equalizer performance

### 3. 결론

18~40GHz 대역의 선형 이득 등화기를 설계하고 제작하였다. 주파수에 따른 기생성분을 최소화 하기 위하여 한번의 공정에서 저항까지 제작 가능한 Thin Film 공정을 이용하여 제작하였다. 사용한 기판은 유전율 9.8, 두께 5mil의 Alumina 기판을 사용하였다.

제작된 선형 이득 등화기는 40GHz에서 -5dB 이상의 손실을 가졌으며, 기울기는 6dB Slope을 나타내었다.

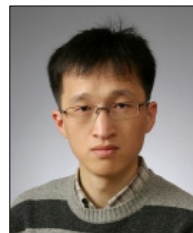
본 논문에서 설계 및 제작된 이득 등화기를 전자전 수신기와 같은 광대역 MMIC들이 다단으로 연결된 장치의 내부에 사용한다면 주파수가 증가함에 따라 발생하는 이득 평탄도 악화를 어느 정도 해소 할 수 있을 것으로 기대한다.

### References

- [1] Mellor, D., "On the design of matched equalizers of prescribed gain versus frequency profiles," *IEEE MIT-S Intl Microwave Symposium*, 308-311, San Diego, CA., June 1977.  
DOI: <https://doi.org/10.1109/MWSYM.1977.1124442>
- [2] Sungtek Kahng, Jeongho Ju, Wonyu Moon, "Design and Implementation of the GHz-Band Wide(6~18GHz) Linear Equalizer" *Korea Electromagnetic Eng. Soc.* vol. 18, no. 2, pp. 105-110, Feb 2007.  
DOI: <https://doi.org/10.5515/KJKIEES.2007.18.2.105>
- [3] Vendelin, G., A. Pavio, and U. Rohde, *Microwave Circuit Design Using Linear and Nonlinear Techniques*, J. Wiley and Sons, New York, 1990.
- [4] M. Sankara Narayana, "Gain equalizer flattens attenuation over 6~18 GHz", *Applied Microwave & Wireless*, Nov./Dec. 1998.

김 규 환(Kyoo-Hwan Kim)

[정회원]



- 1998년 2월 : 광운대학교 전자공학과 (전자공학사)
- 2000년 2월 : 광운대학교 전자공학과 (전자공학석사)
- 2008년 4월 ~ 현재 : 한화시스템 전문연구원

<관심분야>

초고주파 회로, RF시스템