

호스트 부하 경감 달성을 위한 zynq SoC를 적용한 FC-NIC 설계에 관한 연구

A Study of FC-NIC Design Using zynq SoC for Host Load Reduction

황병창* · 서정훈 · 김영수 · 하성우 · 김재영 · 장순건
코츠테크놀로지(주)

Byeung-Chang Hwang* · Jung-hoon Seo · Young-Su Kim · Sung-woo Ha · Jae-Young Kim · Sun-geun Jang
COTS Technology Co., Ltd, Gyeonggi-do 463-760, Korea

[요 약]

본 논문은 IMA (integrated modular avionics) 기반의 공통기능 모듈의 5대 구성 요소 중의 하나인 네트워크 유닛을 구성하는 데 필요한 FC-NIC (fibre channel network interface card)의 설계 제작 및 성능 평가 결과를 나타내고자 한다. 특히 호스트 부하 경감을 위해 zynq SoC (system on chip)를 사용하여 FC-NIC을 구현하였다. 호스트는 송신하고자 하는 메시지 또는 데이터에 대하여 FC 수신자 주소, 호스트 메모리 위치와 크기만을 FC-NIC으로 전달하면 FC-NIC은 DMA (direct memory access)를 통하여 호스트 메모리를 읽는다. FC 상위 프로토콜과 시퀀스 및 인코딩 디코딩은 FC-NIC의 zynq SoC내의 로컬 프로세서와 프로그래머블 로직이 담당하게 되므로 호스트는 외부 통신에 대한 부하를 해소할 수 있다. 설계 및 제작된 FC-NIC은 2.125 Gbps 전송 속도에서 평균 5.47 us의 낮은 end-to-end 레이턴시 특성을 보였으며, IMA기반의 항공 전자 장비의 네트워크로 사용하는 데 적합함을 알 수 있다.

[Abstract]

This paper shows that design, manufacture and the performance of FC-NIC (fibre channel network interface card) for network unit configuration which is based on one of the 5 main configuration items of the common functional module for IMA (integrated modular Avionics) architecture. Especially, FC-NIC uses zynq SoC (system on chip) for host load reductions. The host merely transmit FC destination address, source memory location and size information to the FC-NIC. After then the FC-NIC read the host memory via DMA (direct memory access). FC upper layer protocol and sequence process at local processor and programmable logic of FC-NIC zynq SoC. It enables to free from host load for external communication. The performance of FC-NIC shows average 5.47 us low end-to-end latency at 2.125 Gbps line speed. It represent that FC-NIC is one of good candidate network for IMA.

Key word : Fibre channel, Integrated modular avionics, Network interface card, System on a chip, Direct memory access.

<http://dx.doi.org/10.12673/jant.2015.19.5.423>



This is an Open Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License (<http://creativecommons.org/licenses/by-nc/3.0/>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

Received 21 August 2015; Revised 22 September 2015
Accepted (Publication) 7 October 2015 (30 October 2015)

*Corresponding Author; Byeung-Chang Hwang

Tel: +82-70-4630-0510

E-mail: bchwang@cotstech.com

1. 서론

항공산업 분야에서 항공전자 시스템의 구조는 연방형 아키텍처에서 ARINC-653 (aeronautical radio, incorporated-653) 기반의 통합모듈러 항공전자 (IMA; integrated modular avionics) 아키텍처를 채용한 시스템으로 진보하고 있다[1][2].

통합모듈러 항공전자 아키텍처 채용의 목적은 장비의 크기, 무게, 전력소모를 줄이는 동시에 임무 기능 향상, 가용도 향상 및 향후 업그레이드 시 형상변경에 따른 비용 및 시간을 절감함으로써 전체적인 수명유지비용을 줄이려는데 있다. IMA의 기본 개념은 컴퓨팅 기능을 하나의 랙으로 통합하고 센서, 액츄에이터간의 인터페이스는 네트워크로 묶어서 개별 LRU (line replacement unit)의 종류, 크기, 무게를 최소화하여 항공전자 시스템 관점에서 의 효율성을 증대시킬 수 있다. 한편, 응용 프로그램 관점에서는 ARINC-653 OS (operating system)를 적용하여 하나의 응용 프로그램의 변경에 따른 전체 시스템 검증비용을 최소화하여 업그레이드를 용이하게 한다[2][4].

IMA의 구성요소는 소프트웨어, 패키징, 통신 네트워크, 공통기능 모듈로 나눌 수 있으며, 본 기술 논문에서는 공통기능모듈 5대 요소인 프로세싱 유닛, 모듈 서포팅 유닛, 라우팅 유닛, 전원 공급회로, 네트워크 유닛으로 나눌 수 있다[2].

군용 항공전자 장비의 네트워크 유닛 요구사항을 표 1에 보였으며, 최소 2 Gbps 전송속도, 5 us 이하의 latency, 타임 태깅, 에러 체크 및 전송 보증기능을 요구한다[5].

2006년에 미국은 JSF (joint strike fighter) F-35에 상기 조건인 2 Gbps의 FC (fibre channel)과 두 개의 32 port FC switch를 구성하여 높은 대역폭과 낮은 latency를 구현하였다[8].

한편, 유럽은 ASSAC 프로그램에서 ATM (asynchronous transfer mode)과 SDH (synchronous digital hierarchy)를 기본 네트워크로 사용하였으나 최근 FC로 변경하였다[9].

표 1. 데이터 범주와 특성

Table 1. Data categories and characteristics.

Parameter	Video	Fast sensor	Medium	Slow sensor	Control/data	Sync	File transfer
Data rate	2 Gbps	2 Gbps	750 Mbps	< 250 Mbps	< 1 Mbps	<1 Mbps	< 1 Gbps
-application	Video	Radar	Beam steer	E/O data	Various	Various	Various
-frame length	25 Mbits	2 Mbits	64 Kbps	5 Mbits	32 bits~132 Kbits	< 100 Kbits	1 Mbits
-rate	80 Hz	1 KHz	10 Khz	50 Hz	5~200 Hz	50 Hz~1 KHz	
Periodic/aperiodic	Periodic	Periodic	Periodic	Periodic	Both	Periodic	Aperiodic
Persistence	10 s of s	10 s of s	10 s of s	10 s of s	10 s of s	10 s of s	Message length
Latency							
-bit	10 s of ms	5 us	5us	5 us	100 us	10 us	1 ms
-frame							
Time tagging	no	yes	yes	yes	-	-	no
Topology	Point to point	Point to point	Point to point	Point to point	Multi point	Multi point	Point to point
Delivery guarantee	Bit errors detected	Bit errors detected	Bit errors detected	Bit errors detected	Frame acknowledgement	Frame acknowledgement	Frame acknowledgement

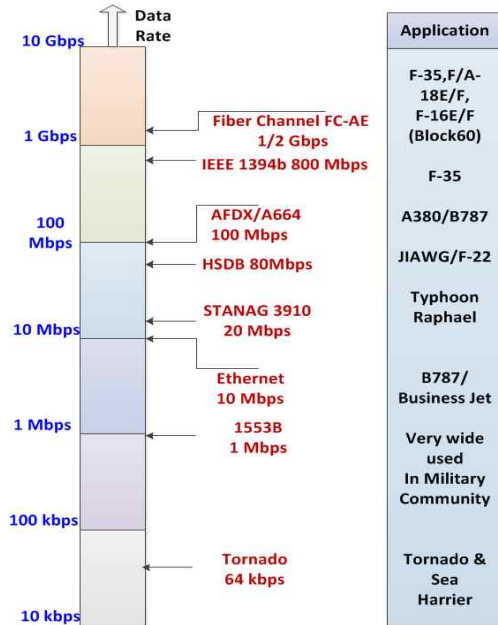


그림 1. 항공기에 사용되는 공통 디지털 데이터 버스들
Fig. 1. Common digital data buses used on aircraft.

Fig 1.에 항공기에 사용된 디지털 버스 의 변천사, 전송속도, 데이터 버스, 적용기종을 나타내었다. 대표적인 버스로는 1 Mbps의 1553B이 많이 사용되며, 민항기는 100 Mbps AFDX (avionics full-duplex)가 IMA의 공통 네트워크로 사용된다 [10][11].

한편, 군용기는 특성상 표1에서 보여 주듯이 더 높은 대역폭을 실시간으로 전송할 수 있어야 하며, 이에 따라 채택된 통신 네트워크가 FC 이다[14].

본 논문에서는 IMA 공통기능모듈을 구성하는 5대 구성 요소 중 네트워크 유닛을 담당할 FC-NIC (fibre channel network interface card) 개념, 설계 및 제작 그리고 제작된 FC-NIC의 성능을 평가하였다.

II. 호스트 부하 경감 달성을 위한 zynq SoC를 적용한 FC-NIC 설계

2-1 FC (fibre channel)

1) FC 소개

FC는 민간의 SAN (storage area network) 분야에서 가장 많이 사용되고 있으며, 고속 대용량 낮은 비트 에러율을 갖는 개방형 표준이며, 하드웨어 변경 없이 다양한 상위 프로토콜을 지원한다. 1994년 FC-PH를 시작하여 레벨별, 토폴로지별, 링크 서비스, 기술 보고서 형태의 표준이 제정되고, 개정이 계속 진행되고 있으며, 최신 표준은 www.T11.org 에서 확인할 수 있다.

군용 항공전자 분야에서는 FC-AE-ASM 과 FC-AE-1553 이 대표적인 프로토콜로 사용된다.

전송속도는 대표적으로 1.025 Gbps, 2.125 Gbps, 4.25 Gbps 등이 있다. 전송 거리는 광케이블을 사용할 경우 50 km 이상 전송 할 수 있으며, 구리선을 사용할 경우 1 Gbps에서 최대 30 m 까지 전송할 수 있다.

2) FC 토폴로지

노드 포트들은 인터페이스 토폴로지에 의해 상호 연결된다. 고전적인 버스 인터페이스와 달리 FC는 point-to-point, arbitrated loop, switched fabric 토폴로지를 지원하며, 버스 방식은 지원하지 않는다. Fig 2.에 FC 토폴로지를 나타내었다.

3) FC 레벨

FC는 레이어드 아키텍처를 사용하며, FC-0, FC-1, FC-2, FC-3, FC-4 및 ULP 레벨로 분류하고 있다. Fig 3.에 FC 레벨을 나타내었다. FC-0 레벨은 물리층으로 전기적, 광학적 규격 및 케이블 커넥터에 대하여 정의한다.

FC-1 레벨은 인코딩, 디코딩, K28.5로 시작되는 4개의 캐릭터터로 된 정렬된 세트, 링크 프로토콜을 정의하며, 링크 제어 프로토콜을 수행한다. ULP (upper layer protocol)와 구분하기 위하여 LLP (lower layer protocol)라 한다.

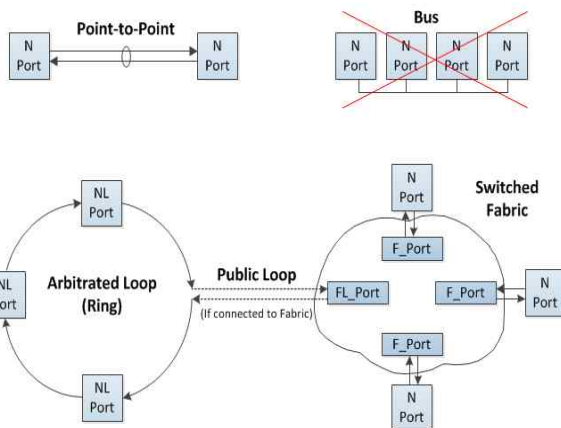


그림 2. FC 구조
Fig. 2. Fibre Channel topology.

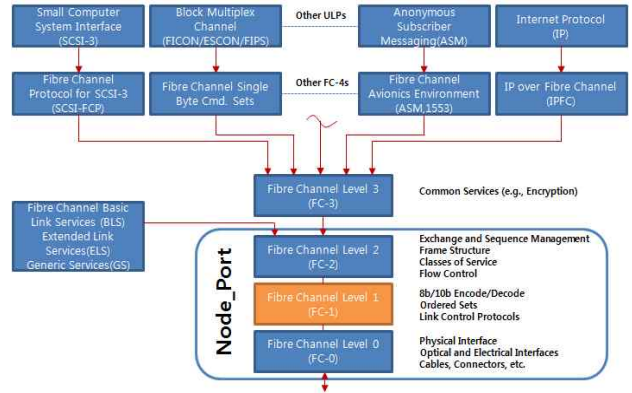


그림 3. FC 레벨
Fig. 3. Fibre channel level.

FC-2 레벨은 노드 포트들 간의 익스체인지(exchange)와 시퀀스 관리 (sequence management), 프레임 구조, 서비스 클래스, 흐름 제어를 수행하는 레벨을 정의한다. 동작 관리는 익스체인지에서 인포메이션 유닛 전달은 시퀀스에서 데이터 전달은 프레임에서 이루어진다.

FC-3 레벨은 FC-2 레벨로 전달하기 전에 변환 또는 조작하는 데 사용된다. 데이터 압축, 암호화코드 세트 변환 등을 담당한다.

FC-4 레벨은 FC 환경 하에서 프로토콜이 어떻게 동작하여야 할 것인가를 지정하는 것이 필요하며, 이를 프로토콜 매핑이라 한다. 프로토콜 매핑은 하나의 노드에서 타 노드 간 지정된 프로토콜에 의하여 정보의 내용과 구조를 지정한다. 이들 특정 프로토콜 구조를 인포메이션 유닛이라 한다.

ULP 는 상위 레벨 프로토콜이다. 노드는 다른 노드들과 통신하기 위한 절차가 있어야 하며, 이를 프로토콜이라 하며 상위 레벨 프로토콜은 명령어 방식 또는 패킷 방식에 기반을 둘 수 있다.

4) FC 프레임

FC 프레임은 아래 Fig 4.와 같은 구조로 구성되어 있다. 프레임과 프레임 사이는 fill word가 삽입되고, 프레임의 시작은 4 bytes (1 word)의 SOF (start of frame) 프레임의 끝은 4 bytes (1 word) EOF (end of frame)로 구성된다. SOF 다음은 24 bytes (6 words)의 프레임 헤더로 구성되며, 헤더 이후에는 전송하고자 하는 실제 데이터인 payload가 0에서 2112 bytes 까지 올 수 있으며, payload는 4 bytes 단위로 정렬되어야 하므로 payload의 끝 부분은 fill byte가 채워질 수 있다. Payload 이 후에는 프레임의 에러 체크를 위한 4 bytes CRC (cyclical redundancy check)가 채워진다. CRC 이후에는 프레임의 끝을 알리는 EOF로 구성된다.

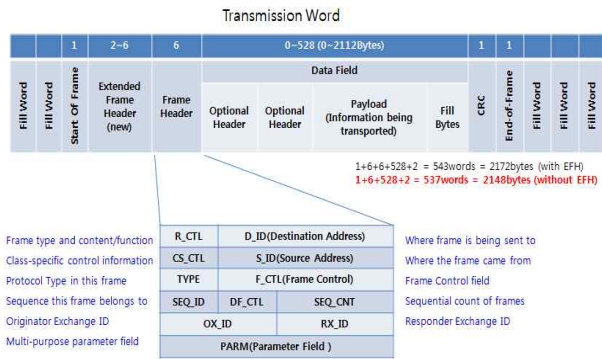


그림 4. FC 프레임 구조
Fig. 4. Fibre channel frame structure.

2-2 FC NIC 설계

1) FCNIC 설계 사양

아래 표2에 FC-NIC의 개발 사양을 나타내었다. VME (versatile module european) 또는 VPX carrier board 등 다양한 호스트 플랫폼에 탑재 가능하도록 VITA 42.0 XMC form factor 를 따랐다. FC-NIC 포트는 dual redundancy 기능을 가지도록 2 port가 되도록 하였으며, 전송속도는 1 Gbps 또는 2 Gbps를 지원하도록 결정하였다. 프로토콜은 FC-Raw 모드와 FC-AE-ASM을 지원하도록 하였다. 실 탑재를 위해 온도 및 진동 충격 사양을 MIL-STD-810F를 기준으로 적용하였다.

2) FCNIC 구조

본 논문에서 제시하고 있는 FC-NIC은 FC-NIC의 호스트의 부하를 최소화 하는 구조로 설계하였다.

표 2. FC 네트워크 인터페이스 카드 사양

Table 2. FC NIC specification.

Item	Specification
Type	XMC (Switched Mezzanine Card), VITA 42.0, VITA 42.3-2006
Host interface	PCI Express x8, Gen1, 2.5 Gbps x8 / Gen2, 5 Gbps x8
Number of port	2 Ports
Transfer rate	1.0625 Gbps/ 2.125 Gbps
End to end delay	less than 20 usec
Power consumption	10 W
Size	149 mm x 74 mm
Weight	120 g Typ
Protocol	FC-AE-ASM and RAW Mode
Operating temperature	-40° ~ +85° (Card Edge)
Vibration	MIL-STD-810, Method 514, Procedure I
Shock	MIL-STD-810, Method 516, Procedure I

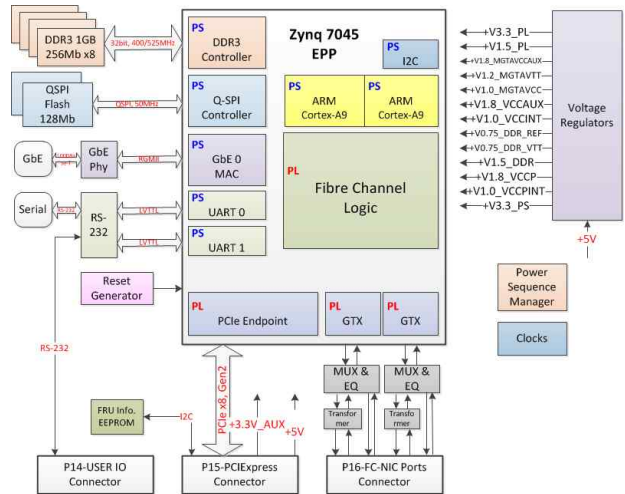


그림 5. FC 네트워크 인터페이스카드 블록도
Fig. 5. FC network interface card block diagram.

호스트에서 전송하고자 하는 데이터를 호스트의 직접적인 제어 없이 FC-NIC의 로컬 프로세서 및 DMA (direct memory access) 기능을 사용하여 FC-NIC이 프로토콜을 처리하여 호스트의 부하를 경감할 수 있도록 설계하였다. Fig 5.에 FC-NIC 블록 다이어그램을 나타내었다. FC-NIC의 핵심 구성 소자는 xilinx사의 zynq SoC를 사용하여 구현하였다. zynq SoC는 내부에 하드코어로 구성된 dual core ARM이 있으며, 호스트와 고속 인터페이스가 가능한 PCI express port가 있으며, FC-1과 FC-2 Level을 구현하기 위한 kintex FPGA 영역을 제공하여 준다.

3) FCNIC 형상

Fig 6.에 제작된 FC-NIC의 형상을 나타내었다.



그림 6. FC 네트워크 인터페이스카드
Fig. 6. Fibre channel network interface card.

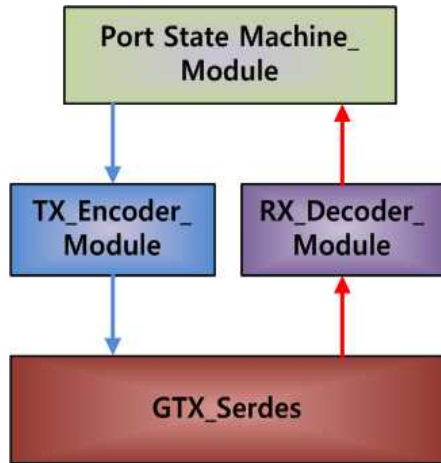


그림 7. FC-1 레벨구조
Fig. 7. FC-1 level structure.

4) FC-1 설계

FC-1 레벨은 8b/10b 인디코딩, link control protocol, 그리고 ordered set 전송 및 수신 기능이 있다. FC-1 레벨은 Fig 7. 과 같이 설계 되었다. GTX serdes는 xilinx사에서 IP (intellectual property)형태로 제공되며 500 Mbps에서 12.5 Gbps의 속도로 데이터를 전송할 수 있다. 또한 8b/10b인디코딩 및 parallel 데이터를 serial로 전송하는 역할을 한다. PSM (port state machine)은 파이버채널 프로토콜에서 프레임의 송수신 준비 단계에 이루어지는 state machine이다. 이것은 link level 프로토콜이고 tx encoder, rx decoder 모듈을 통해 ordered set를 발생하고, 수신하여 초기 절차 (primitive sequence)를 교환한다. Fig 8.은 PSM의 동작 블록도를 나타낸다.

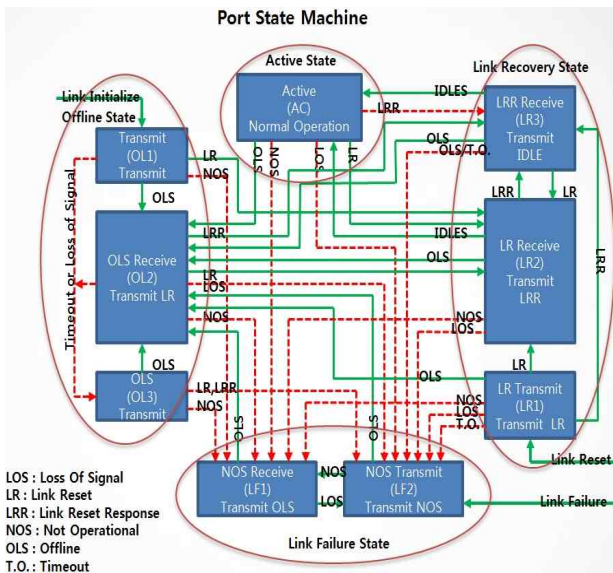


그림 8. PSM 동작 블록다이어그램
Fig. 8. PSM operating block diagram.

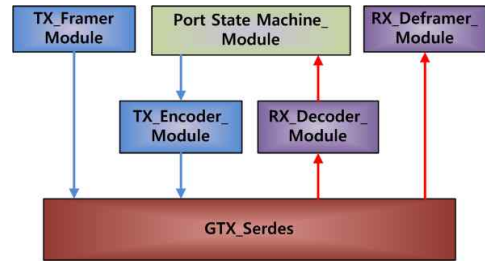


그림 9. FC-2 레벨구조
Fig. 9. FC-2 level structure.

5) FC-2 설계

FC-2 레벨은 흐름제어 및 framing 기능을 담당한다. 이 중 로직 부분에서는 프레임을 생성하고, 수신하여 데이터를 추출하는 기능을 하고, 소프트웨어 부분에서는 흐름제어기능인 exchange 기능과 sequence 기능을 담당한다. 로직 부분에서는 Fig 9.와 같이 tx framer 모듈은 PSM 상태가 active 되면 데이터를 파이버채널 프레임 형식으로 만들어 준다. 각각의 파이버채널 프레임의 헤더 값은 파이버채널 규격에 맞도록 가변적이다. 그리고 프레임의 payload 크기가 2112 bytes가 넘어가면 프레임을 분할하여 전송한다. 또한 수신한 프레임은 rx deframer 모듈로 입력된다. 그리고 헤더를 분석하여 데이터를 추출한다.

6) FC-NIC 소프트웨어

FC-NIC 소프트웨어의 구성은 Fig 10.과 같이 FC-NIC host와 FC-NIC control (zynq 내부) 부분으로 구분된다.

FC-NIC control CSCI는 zynq SoC 내의 PS 영역에 탑재되는 소프트웨어로써 FC-2 레벨 일부 프로토콜 구현 및 PL의 제어, 관리하는 역할을 담당한다.

FC-NIC host CSCI는 FC NIC card를 사용하기 위한 user interface를 제공 하고 FC-NIC의 configuration, management 역할을 담당한다. FC-NIC host에서 zynq 내부로의 데이터 전달은 PCIe DMA를 이용하여 전송한다. 해당 DMA는 zynq 내부의 DMA engine을 사용하므로 host에 부하를 주지 않도록 설계 되었다.

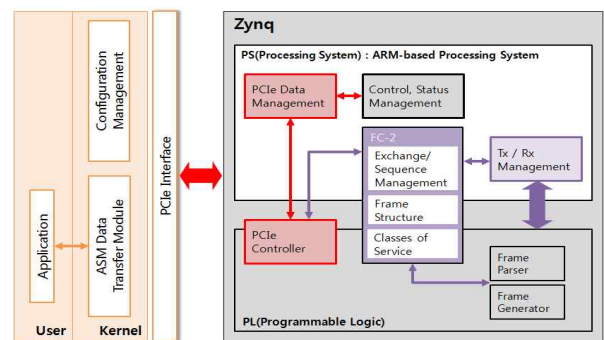


그림 10. FC-NIC 소프트웨어 구조
Fig. 10. FC-NIC software structure.

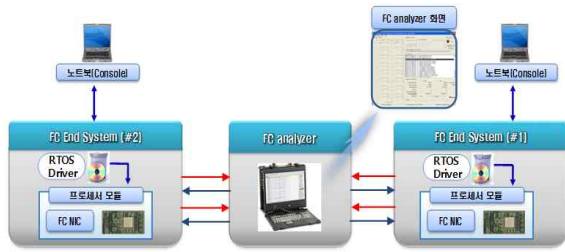


그림 11. ASM 프로토콜 분석을 위한 시험 환경
 Fig. 11. Test environment for analyzing ASM protocol.

Bytes	0	1	2	3
0~3	Message ID			
4~7	Reserved - Security			
8~11	Reserved			
12~15	L	Priority	Message Payload Length(Bytes)	

그림 12. FC-AE-ASM 헤더
 Fig. 12. FC-AE-ASM header.



그림 13. FC-AE-ASM 헤더 (FC 분석기)
 Fig. 13. FC-AE-ASM header (FC analyzer).

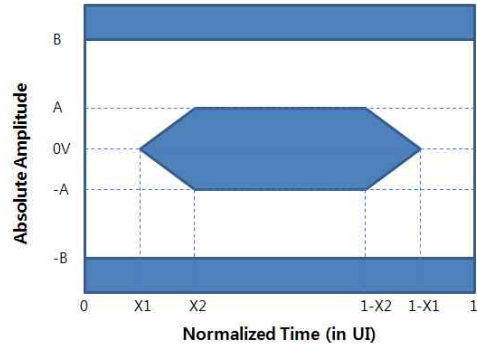
7) FC-AE-ASM 프로토콜 확인

FC-AE_ASM은 항공기 환경에서 사용되는 피이버채널 프로토콜이다. FC-AE-ASM 프로토콜 확인을 위하여 Fig 11. 과 같은 환경으로 시험하였다. 2개의 FC end system을 FC 분석기에 연결한 후 FC 분석기에서 프레임을 분석 하였다. FC-AE_ASM 헤더는 payload 필드의 optional 헤더 영역에 Fig 12.와 같은 형태로 쓰인다. Fig 13 는 실제 전송되는 피이버채널 프레임 분석기를 통해 확인한 내용이다.

8) FC-NIC 성능 평가

물리층 측정은 eye diagram 및 jitter를 측정하여 FC 규격을 만족하는 지 확인하였다. Fig 14.에 FC eye diagram definition을 보였으며, 표3에 측정 규격 및 측정 결과를 나타내었다.

Fig 15.에 측정 환경 사진을 보였으며, Fig 16. 에 측정 결과 오실로스코프 화면을 나타내었다. 표3 결과에서 알 수 있듯이 jitter 및 eye 측정값이 요구 규격이 요구하는 이상 값을 실현하였다.



<Absolute eye diagram masks at β_T and γ_T >

그림 14. FC eye 다이어그램 정의
 Fig. 14. FC eye diagram definition.



그림 15. FC eye 패턴과 지터 시험 환경
 Fig. 15. FC eye pattern and jitter test environment.

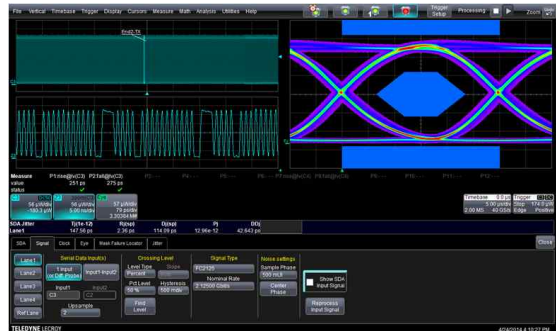


그림 16. 오실로스코프 시험 화면
 Fig. 16. Oscilloscope view of test.

표 3. FC 아이패턴, 지터사양, 시험결과
 Table 3. FC eye pattern and jitter specification and test result.

Gamma T point (Chassis)				
		Units	200-DF-EL-S	Result
Jitter output	Deterministic (UI p-p)	UI max	0.16	0.114
	Total (UI p-p)		0.30	0.147
Eye mask	B	mV	1000	900
	A	mV	200	700
	X1	UI	0.33	0.1
	X2	UI	0.5	0.25

BER은 FC analyzer를 사용하여 측정하였으며 FC 규격인 10-12 이하인지를 확인하는 항목으로 Fig. 17에 측정 결과를 나타내었다. 측정은 2 Gbps 속도에서 50 kbytes 크기의 FC-AE-ASM을 point to point 로 5일간 전송하여 얻었다. 측정 결과 6×10^{-15} 로 우수한 값을 나타내었다.

End-to-end latency는 Fig 18.과 같이 구성하여 두 개의 FC end system 사이 패킷 전송 지연시간 측정하였다. End-to-end latency 측정 화면은 Fig 19.와 같으며, 오실로스코프를 사용하여 FC NIC의 zynq PS에서 DDR메모리에 쓰여 지는 시점과 수신측에서 수신한 프레임이 DDR 메모리에 쓴 시간 차이를 100회 측정하여 평균한 결과를 표4에 나타내었다.

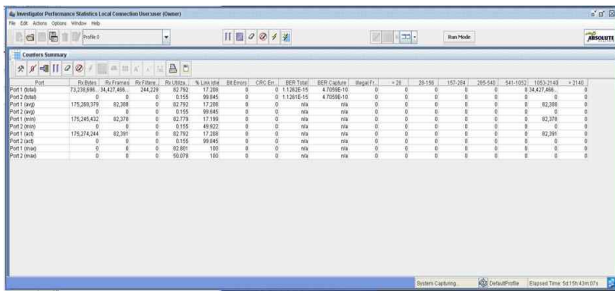


그림 17. BER 시험 결과
Fig. 17. BER test result.

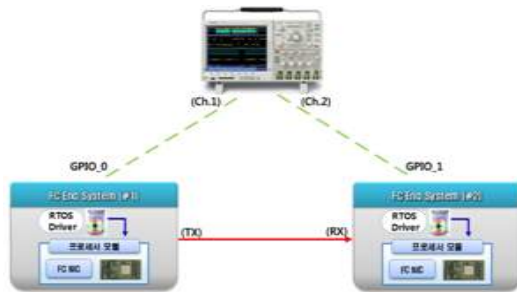


그림 18. End-to-end latency 측정 구성도
Fig. 18. End-to-end latency measurement block diagram.



그림 19. End-to-end latency 측정 화면
Fig. 19. End-to-end latency view of measurement.

표 4. End-to-end latency 시험 결과
Table 4. End-to-end latency test result.

No.	Latency (uSec)	No.	Latency (uSec)	No.	Latency (uSec)
1	5.56	36	5.54	71	5.54
2	5.54	37	5.52	72	5.44
3	5.44	38	5.46	73	5.52
4	5.52	39	5.48	74	5.4
5	5.4	40	5.54	75	5.36
6	5.36	41	5.54	76	5.48
7	5.48	42	5.44	77	5.44
8	5.44	43	5.52	78	5.54
9	5.5	44	5.54	79	5.44
10	5.54	45	5.52	80	5.52
11	5.52	46	5.56	81	5.4
12	5.46	47	5.54	82	5.46
13	5.48	48	5.44	83	5.48
14	5.38	49	5.52	84	5.38
15	5.48	50	5.4	85	5.48
16	5.52	51	5.46	86	5.52
17	5.4	52	5.48	87	5.52
18	5.36	53	5.38	88	5.46
19	5.48	54	5.48	89	5.54
20	5.44	55	5.52	90	5.54
21	5.5	56	5.46	91	5.5
22	5.54	57	5.54	92	5.54
23	5.54	58	5.54	93	5.54
24	5.44	59	5.44	94	5.44
25	5.52	60	5.52	95	5.52
26	5.4	61	5.4	96	5.4
27	5.36	62	5.36	97	5.36
28	5.44	63	5.48	98	5.44
29	5.5	64	5.52	99	5.5
30	5.54	65	5.4	100	5.4
31	5.52	66	5.36		
32	5.46	67	5.44		
33	5.54	68	5.5		
34	5.54	69	5.54		
35	5.44	70	5.4		
					Average: 5.47 uSec

표 5. 측정구간 정의

Table 5. Definition of measurement interval.

Interval	Description
Measurement interval #1	Measurement interval #1 is time taken to process data in FC-NIC #1 PS and to pass data to FC-NIC #1 PL.
Measurement interval #2	Measurement interval #2 is time taken to send data from FC-NIC #1 PL to FC-NIC #2 PL via fibre channel.
Measurement interval #3	Measurement interval #3 is time taken to process data received from FC-NIC #2 PL.

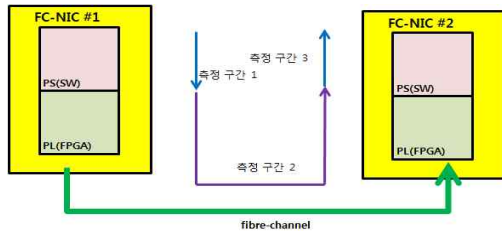


그림 20. Payload size별 전송 시간 및 버스점유율 시험 구성도

Fig. 20. Transmission time per payload size and bus occupancy ratio test block diagram.

표 6. Payload size 별 전송 시간과 버스 점유율 시험 결과

Table 6. Transmission time per payload size and bus occupancy ratio test result.

Payload size (bytes)	Fc-nic transfer time (us)	Link-idle(%)	Bus usage(%)
4	11.48	96.007	3.993
8	11.78	95.765	4.235
16	12.54	95.203	4.797
32	12.78	94.054	5.946
64	12.72	91.727	8.273
128	12.58	87.208	12.792
256	14.34	82.691	17.309
512	15.7	68.546	31.454
1024	17.58	57.708	42.292
2048	23.9	43.06	56.94
2096	25.4	41.788	58.212
5120	57.38	25.92	74.08
10000	101.78	17.89	82.11
50000	369.84	17.207	82.793
100000	735.95	18.866	81.134
500000	3855	23.43	76.57
1000000	7582	22.617	77.383
4000000	29929	21.858	78.142
8000000	59932	21.732	78.268
16,777,216	124663	20.567	79.433

다음으로, payload size 별 전송 시간 및 버스 점유율을 시험 하기 위해 Fig 20.과 같이 구성하고, payload size별 전송 시간 및 버스 점유율을 측정한 결과를 표6에 나타내었다. 전송속도는 2 Gbps이며 프로토콜은 FC-AE-ASM을 사용하였다. Payload의 크기가 커지면 버스점유율이 높아지나 10KBytes 이상에서는 점유율이 약간 감소하였다. 전송시간은 3개의 구간으로 나누어서 측정하였으며 측정 구간의 정의는 표5와 같다.

III. 결 론

본 연구에서는 IMA 기반의 항공전자 구현을 위한 5대 요소 중 하나인 네트워크 유닛을 FC 표준을 적용한 FC-NIC을 설계 제작 및 평가를 실시한 결과를 나타내었다. 개발된 FC-NIC은 호스트의 관여를 최소화하여 호스트가 FC-NIC 프로토콜 처리를 위한 부하가 최소화 되도록 zynq SoC를 적용하였다. 네트워크 특성 중 지터 및 eye diagram, BER, end to end latency 및 payload 크기별 대역 점유율 등을 평가 하였다.

본 연구가 IMA가 기반의 항공 전자 장비 구현을 위한 말 설계의 기초 기술을 확보한 것으로 의미가 있다고 보며, IMA 기반의 항공 전자 장비 개발 시 FC가 채택되기를 기대해 본다.

감사의 글

본 연구는 산업통상자원부, 한국항공우주기술연구조합, 한국산업기술평가관리원의 지원으로 수행된 항공우주부품 기술 개발사업 (과제번호 10043627 “IMA용 파이버채널 기반의 초고속 직렬버스모듈 개발”)의 연구 결과입니다. 과제 지원을 해주신 관계부처에 감사드립니다.

참고 문헌

- [1] Richard L. Alena, Communications for Integrated Modular Avionics, Aerospace Conference, 2007 IEEE, 3-10 March 2007.
- [2] Brian Sutterfield, John A. Hoschette, Paul Anton Lockheed Martin MS2 Tactical Systems Eagan, Minnesota FUTURE INTEGRATED MODULAR AVIONICS FOR JET FIGHTER MISSION COMPUTERS
- [3] NATO, STANAG No.4626. Draft 1 Modular and Open Avionics Architectures
- [4] Joao Craveiro and Jose Rufino Universidade de Lisboa, Faculdade de Ciências, LaSIGE FCUL, Ed. C6, Piso 3, Campo Grande, 1749-016 Lisbon, Portugal Adaptability Support in Time- and Space-Partitioned Aerospace Systems

ADAPTIVE 2010

- [5] D. A. Aupers G. J. Heerink S. Willink, Simulation of a Cell Switched Network for the Control of a Switch Matrix in a High-Speed Avionics Network, National Aerospace Lab., Amsterdam (Netherlands). Div. of Electronics and Instrumentation. Conference proceedings, Oct 1996,16p
- [6] ASSC, Guide to Digital Interface Standards for Military Avionics applications, ASSC/110/6/2-Issue 3, Sep. 2006.
- [7] Brian Sutterfield, John A. Hoschette, Paul Anton, Future Integrated Modular Avionics for JET Fighter Mission Computers, Digital Avionics Systems Conference, 2008. DASC 2008. IEEE/AIAA 27th, Lockheed Martin MS2 Tactical Systems
- [8] Jeff Levis, Brian Sutterfield, Rick Stevens, FIBER OPTIC COMMUNICATION WITHIN THE F-35 MISSION SYSTEMS, Avionics Fiber-Optics and Photonics, 2006. IEEE Conference,12-14 Sept. 2006.
- [9] The ASAAC Program, Modular Open Avionics Architecture
- [10] FIBRE CHANNEL PHYSICAL AND SIGNALLING INTERFACE - 2 (FC-PH-2) Rev 7.4 working draft proposed American National Standard for Information Systems September 10, 1996
- [11] Aircraft Systems Mechanical, electrical, and avionics subsystem integration Third Edition Ian Moir, Allan Seabridge Willy p447~470
- [12] STANDARD FOR VITA 42.0 XMC Approved December 2008 , ANSI
- [13] American National Standard for XMC PCI Express Protocol Layer Standard, ANSI/VITA 42.3-2006
- [14] Paper presented at the AGARD MSP Symposium on "Advanced Architectures for Aerospace Mission Systems", held in Istanbul, Turkey, 14-17 October 1996, and published in CP-581. p16-1~16-8



황 병 창 (Byeung-Chang Hwang)

1994년 2월 : 한국항공대학교 항공전자공학과 (공학사)
 1993년 11월 : 금성정밀(주) 방산설계실
 2001년 6월 ~ 현재: 코츠테크놀로지(주) 기술연구소 근무
 ※관심분야: 컴퓨터 아키텍처, 컴퓨터 네트워크



서 정 훈 (Jung-Hoon Seo)

1999년 2월 : 송실대학교 전자공학과 (공학사)
 2001년 8월 : 송실대학교 전자공학과 (공학석사)
 2011년 12월 ~ 현재: 코츠테크놀로지(주) 기술연구소 근무
 ※관심분야: 무인시스템 설계, 임베디드 시스템 개발



김 영 수 (Young-Su Kim)

2002년 2월 : 건국대학교 전자정보통신공학과 (공학사)
 2013년 6월 ~ 현재: 코츠테크놀로지(주) 기술연구소 근무
 ※관심분야: 임베디드 시스템 개발



하 성 우 (Sung-woo Ha)

2000년 2월 : 경희대학교 전자공학과 (공학사)
 2011년 9월 ~ 현재: 코츠테크놀로지(주) 기술연구소 근무
 ※관심분야: FPGA Design, 네트워크 시스템



김 재 영 (Jae-Young Kim)

2005년 2월 : 창원대학교 컴퓨터공학과 (공학사)
2010년 4월 ~ 현재: 코츠테크놀로지(주) 기술연구소 근무
※ 관심분야 : 항공전자, 임베디드 시스템 개발



장 순 건 (Sun-geun Jang)

2010년 2월 : 천안대학교 정보통신공학과 (공학사)
2012년 8월 : 한국항공대학교 정보통신공학과 (공학석사)
2012년 7월 ~ 현재: 코츠테크놀로지(주) 기술연구소 근무
※ 관심분야 : 네트워크, 임베디드 시스템 개발