

광 PCB의 광 회로층 제작 및 패키징 기술

김태훈¹ · 허석환² · 정명영^{1,†}

¹부산대학교 인지메카트로닉스공학과, ²삼성전기(주)

Fabrication for Optical Layer and Packaging Technology of Optical PCB

Taehoon Kim¹, Seok-Hwan Huh² and Myung Yung Jeong^{1,†}

¹Department of Cogno-Mechatronics Engineering, Pusan National University, 2, Busandaehak-ro 63beon-gil, Geumjeong-gu, Busan 609-735, Korea

²ACI division, Samsung Electro-Mechanics, Songjeong-dong, Gangseo-gu, Busan 618-819, Korea

(Received March 13, 2015; Corrected March 18, 2015; Accepted March 20, 2015)

Abstract: Recently, data throughput of smart electric devices increases dramatically. There is a great interest in a new technology which exceeds the limit of electrical transmission method. Optical PCB can supplement the weakness of electrical signal processing, the research for optical PCB is very active. In this paper, we propose the thermal imprint lithography process to fabrication optical layer of optical PCB and experiment to optimize the process conditions. We confirm process time, pressure, process temperature, demolding temperature and fabricate optical interconnection structure which has 45° tilted mirror surface for confirm the interconnection efficiency.

Keywords: Optical PCB, Imprint lithography, Optical layer, Optical interconnection

1. 서 론

최근 보급되는 스마트폰, 태블릿 PC, 울트라 슬림 노트북 등의 스마트 기기는 대용량 고속 정보전송 기술이 필수적으로 필요하다. 하지만 일반적으로 사용되는 인쇄회로기판(Printed circuit board, PCB)은 구리선 기반의 전기적 신호 전송 방식을 사용하는데, 이는 데이터 전송 대역폭의 한계, EMI(Electromagnetic interference), 유전손실, 실장밀도, 소자 간 임피던스 정합 등의 문제로 인해 대용량 고속 정보전송이 어렵다. 고속으로 전기적 신호를 전송하기 위한 다양한 기술이 연구되고 있지만, 이는 높은 제작비용 및 소비전력 상승으로 인해 상용 제품에 적용하기에는 한계가 있다. 반면 광신호를 이용하여 데이터를 전송하는 기술은 소비전력이 낮고, 병렬전송이 가능하며, 높은 실장밀도를 가질 수 있는 점 등 다양한 이점을 가지고 있어, 기존 전기회로와 광 회로층을 접목한 광 PCB 기술이 각광받고 있다.¹⁻⁴⁾

이런 광 PCB 구현에서 핵심적 기술은 광 전송 기술, 광 소자와 전송경로 간 인터커넥션 및 패키징 기술, 광 회로 설계 및 제작 기술이라 할 수 있다. 광전송 기술은 칩 레

벨, 보드 레벨 등으로 구분되어 자유공간을 이용한 방법이나 광섬유를 통한 방법, 광도파로를 이용한 방법 등 여러 방법을 통하여 연구가 이루어지고 있다. 고분자 광도파로를 이용한 방법은 임프린트 공정을 이용할 수 있어 저비용 대량생산에 용이하고, 기계적 안정성이 우수하며, 다소 복잡한 형태의 광 회로층 제작도 비교적 간단하게 할 수 있어, 이에 대한 연구가 활발하다.

광 PCB 제작방법은 PCB 기판에 광케이블을 삽입하는 방식과 광 도파로를 형성시키는 방법이 있다. 플라스틱 광케이블(Plastic optical fiber, PO) 및 실리카 광케이블(Silica optical fiber, SOF) 등을 이용하는 경우 손실이 적어 장거리 전송에 유리하지만, 광케이블 수가 증가하는 경우 결선작업이 복잡하고, 부피가 증가하게 된다. 반면, 광 도파로를 이용하는 경우 광케이블보다 손실이 커 수십 cm 이하에서 사용하여야 하고, 교차배열이 어려우며, 배선의 자유도가 낮은 단점이 있지만, 고집적화에 유리한 장점이 있다. 광 PCB는 광 전송 길이가 수십 cm 이하로 짧고, 고집적화가 요구되므로 광 도파로 형태의 광 PCB가 적합하다.

본 논문에서는 최근 연구되고 있는 다양한 고분자 광도

[†]Corresponding author
E-mail: myjeong@pusan.ac.kr

© 2015, The Korean Microelectronics and Packaging Society

This is an Open-Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License(<http://creativecommons.org/licenses/by-nc/3.0>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

파로 기반의 광 회로층 제작 기술에 대해 소개하고자 한다.

2. 광 PCB의 광 회로층

광 PCB 구현을 위한 핵심소자인 광 도파로 제작 기술은 저비용으로 고정밀도, 초소형화 및 고집적화 하는 생산 기술이 요구된다. 이러한 요구를 충족시키기 위하여 고분자를 이용한 광 도파로가 주로 이용되고 있다. 고분자를 이용한 광 도파로 기술은 10여년간의 개발 기간을 거쳐 최근 광 도파로의 신뢰성이 확인이 되면서 다양한 광통신 시스템에 채용되기 시작하였다. 고분자를 이용한 광 도파로의 제작 방법은 포토리소그래피, 전자빔 리소그래피, 마이크로 사출성형, 엠보싱 등이 주로 사용된다. 이러한 공정들에서 포토리소그래피는 반도체 공정과 유사한 방법으로 고분자 광 소재를 스핀 코팅, 노광, 그리고 식각 공정 등을 이용하여 수행되므로 제작 공정이 복잡하고 반복적이어서 장시간이 소요되어 생산성이 낮고, 마이크로 사출성형의 경우는 고분자 광 소재를 용융시켜 스탬프에 고압으로 주입, 형상을 복제 하는 기법으로, 공정을 자동화 시킬 수 있어서 양산성이 뛰어나지만, 표면적의 급격한 증가로 인해 스탬프 내 수지 냉각현상이 발생하고, 마찰력 증가로 인해 취출이 어려우며, 마이크로 스탬프 구조물의 손상 등으로 고풍상비(high aspect ratio)의 미세 부품 성형이 어려운 문제가 있다. 이러한 문제점들을 해결하기 위하여 임프린트 리소그래피(imprint lithography) 및 임프린트 리소그래피를 연속적으로 진행하는 롤투롤(Roll-to-roll) 임프린트 리소그래피에 관한 연구가 활발히 진행되고 있다.⁵⁻⁶⁾

광 PCB에 사용되는 광원으로는 대형의 레이저보다는 저가이면서 소형인 레이저다이오드(Laser diode, LD)가 사용되고 있다. 레이저다이오드에도 여러 종류가 있는데, 측면 발광 레이저 다이오드보다 표면에서 발광하는 VCSEL (Vertical cavity surface emitting laser)이 주로 이용된다. 측면 발광 LD는 출력 빔이 타원형으로, 광케이블 및 광 도파로에 결합 효율이 좋지 않은 단점이 있다. 반면, VCSEL은 수직방향으로 공동을 형성할 수 있고, 출력 빔이 원형이므로 광케이블 및 광 도파로에 결합이 좋으며, 패키징 측면에서도 측면 발광 LD에 비해 유리한 측면이 있다. Fig. 1은 고집적 광 PCB의 구현을 위해 wire bonding

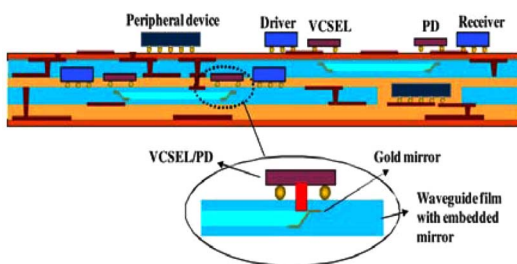


Fig. 1. Waveguide embedded optical PCB.

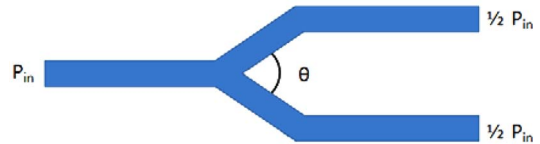


Fig. 2. Schematic diagram of Y-branch waveguide.

대신 solder ball을 이용한 개략도이다.

광 PCB의 광 회로층에서는 광 신호를 결합하거나 분기하기 위한 소자가 필요하다. 일반적으로 Fig. 2와 같은 Y-branch가 많이 사용된다. Y-branch의 구조는 한 개의 테이퍼형 도파로에 두 개로 나누어진 도파로로 이루어져 있으며, 굴절률 차이 혹은 두 개의 도파로로 나누어지는 각도에 의해 광 분기 비율을 조절할 수 있다. Y-branch 구조는 대칭구조, 비대칭구조, 1x4 구조 등 다양하게 제작이 가능하며, 테이퍼 도파로의 기울기 각과 나뉘지는 두 도파로 사이의 각도 θ 의 선정이 중요하다. 만약 두 도파로 사이의 각도 θ 가 커지면 광 신호가 분기되는 부분에서 상당한 손실을 초래하기 때문이다. Y-branch는 광 파워 분배나 결합 외에 스위칭, 변조기로도 사용되고 있다. Fig. 3은 1x4 커플러를 이용하여 광 PCB에 적용한 개략도이다.

VCSEL에서 발생하는 신호는 광 PCB 기판에 수직방향으로 진행한다. 이를 기판에 평행한 광 도파로로 전송하기 위해서 광 경로를 변경해 줘야 한다. 일반적으로 45° 거울면이 활용되고, 타원면 또는 원형 반사체를 이용하기도 한다. 제작 공정상 45° 거울을 이용하는 경우가 가장 편리하고, 대량 생산 공정에도 용이하다.

일반적인 대칭구조의 1x2 y-branch는 입력되는 신호를 절반으로 나누어 출력하므로, 이상적인 1x2 y-branch의 경우 분기된 신호 세기가 입력 신호 세기에 비해 3dB 정도이지만, 광 도파로의 길이, 분기 부분의 각도, 광 도파로 벽면의 조도 및 결함, 광 도파로의 치수 정밀도에 의해 더욱 큰 손실이 발생하게 된다. 임프린트 공정에 의해 광 회로층을 제작하기 위한 공정조건을 찾기 위해 실험을 진행하였다.

3. Imprint 공정에 의한 광 회로층 제작

광 도파로를 제작하기 위한 방법은 앞서 언급한 바와 같이 포토리소그래피, 마이크로 사출성형, 임프린트 리소

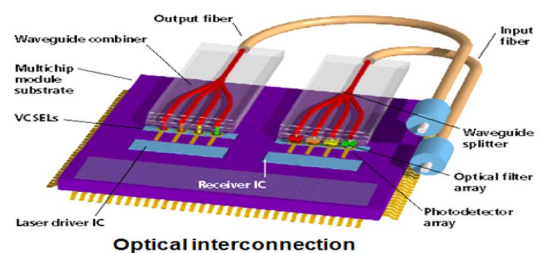


Fig. 3. Schematic diagram of optical PCB using 1x4 coupler.

그래피 등이 있다. 특히, 임프린트 리소그래피에는 열가소성 수지를 이용하는 Thermal 임프린트 방식과 자외선(Ultraviolet, UV) 경화성 수지를 이용한 UV 임프린트 방식이 있다. Thermal 임프린트 방식은 열가소성 고분자 수지를 이용, 유리전이온도 이상으로 수지를 가열하고, 스탬프로 압력을 가해 성형한다. 스탬프를 제거하여도 성형한 구조가 유지될 수 있도록 수지의 온도가 유리전이온도 이하로 냉각된 후 스탬프를 제거하여야 한다. UV 임프린트는 액체 상태의 포토폴리머(Photopolymer)를 기판 위에 도포하고, UV를 투과하는 스탬프로 덮은 후, 적절한 압력과 UV를 조사, 포토폴리머를 경화시켜 성형품을 얻어내는 공정이다. 이때 UV에 의해 경화된 고분자 패턴은 광 도파로의 하부 클래드가 된다. 그리고 하부 클래드보다 높은 굴절률을 가지는 UV 경화성 고분자 레진을 하부 클래드의 채널에만 정밀하게 넣고, 하부 클래드와 동일한 굴절률을 가지는 고분자층을 하부 클래드의 상부에 적층한다. 이때 최종 상부에 적층된 고분자는 상부 클래드로 사용된다. 상부 클래드와 하부 클래드의 압착 공정으로 잔류층으로 존재하는 코어 레진을 제거한 다음 UV 노광 공정을 진행하면 UV 임프린트에 의한 광 도파로 제작이 완료된다. Thermal 임프린트 방식과 UV 임프린트 방식에는 각각 장·단점이 존재하여, 상황에 맞는 공정을 선택할 필요가 있다. UV 임프린트 방식은 수지를 가열할 필요가 없지만, 스탬프가 UV를 투과하는 소재여야만 하므로 스탬프의 소재가 제한적이고, UV에 의해 경화되는 고분자 수지가 많지 않다. 반면 Thermal 임프린트 방식은 다양한 열가소성 수지를 이용할 수 있고, 스탬프의 소재 및 제작에 있어서 UV 임프린트용 스탬프에 비해 쉽다.⁷⁻⁹⁾

임프린트 공정으로 광 도파로를 제작하기 위해서는 하부 클래드 제작을 위한 패턴 복제 공정이 수행되어야 한다. 패턴 복제 과정에서 하부 클래드의 치수정밀도는 광 도파로의 광학적 특성에 직접적인 변수로 작용하게 되므로 임프린트 공정의 성형변수 최적화는 매우 중요한 공정이라고 할 수 있다. 임프린트 공정의 성형변수는 크게 공정온도, 압력, 그리고 이형온도로 분류할 수 있다. 여기서는 thermal 임프린트 공정에서 일반적으로 사용되는 유리전이 온도 약 105°C의 PMMA(Polymethyl methacrylate)를 이용하였고, 성형변수 최적화를 위해 선폭과 높이가 각각 44.18 μm, 33.23 μm인 직선패턴 Si 스탬프를 이용하였다. 성형변수로 온도 140°C, 압력 3.5 MPa, 시간 35sec, 이형온도 80°C를 기준으로 하고 수행하였다. 첫 번째 성형변수로 공정압력의 영향을 확인하기 위해 성형압력을 1.6 MPa, 2.5 MPa, 3.5 MPa로 설정하고 시간은 35sec, 온도는 140°C, 이형온도 80°C로 고정하였다. 변수로 설정된 성형압력에서는 1.6 MPa에서도 원형의 치수는 잘 복제되었으나, 모서리부분에서 충진성이 낮은 문제가 있었다. 그리고 2.5 MPa에서는 원형의 치수와 1 μm 이하의 정밀도로 복제된 패턴을 확인할 수 있었다. 3.5 MPa에서는

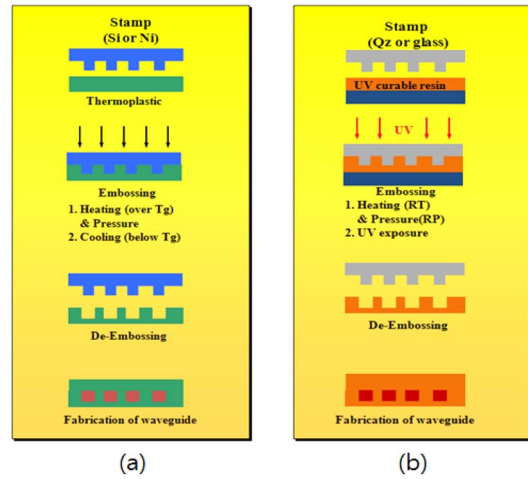


Fig. 4. Imprint process of (a) Thermal type (b) UV type.

2.5 MPa의 결과와 비교하여 큰 차이를 보이지 않았다. 두 번째로 성형온도의 영향을 확인하였다. 압력은 3.5 MPa, 시간을 35sec, 이형온도를 85°C로 고정하고, 성형온도를 110°C~150°C까지 10°C씩 변화시키며 관찰하였다. 성형온도가 130°C 이하인 경우 선폭의 변화폭이 10 μm 이상이었지만, 140°C 이상에서는 거의 일정하였다. 세 번째로 이형온도에 따른 영향을 확인하였다. 성형압력 3.5 MPa, 시간 35sec, 성형온도 140°C로 고정하고, 이형온도를 80°C부터 110°C까지 10°C단위로 변화시키며 관찰하였다. 유리전이온도 근처에서 이형하는 경우 2 μm가량 선폭 변화가 발생하였고, 그 이외의 온도에서는 이형과정에서 발생하는 치수 변화는 확인되지 않아, 소재의 유리전이온도보다 낮은 온도에서 이형하는 것이 바람직하다.

VCSEL에서 발생한 광 신호를 광 도파로로 전송하기 위해서 45° 기울어진 거울면을 광 도파로의 끝 단면에 만

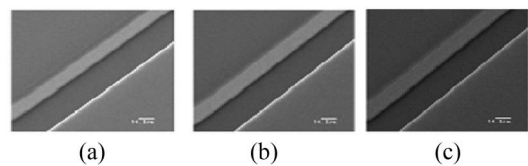


Fig. 5. The effects of molding pressure (a) 1.6 MPa, (b) 2.5 MPa, (c) 3.5 MPa.

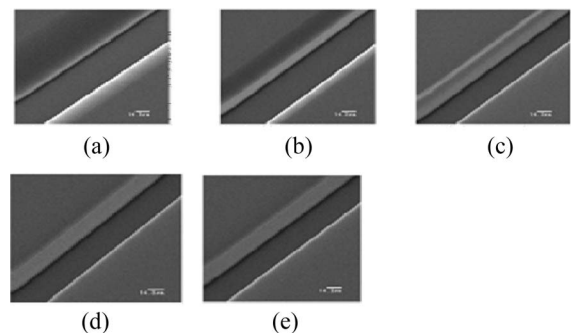


Fig. 6. The effects of process temperature (a) 110°C, (b) 120°C, (c) 130°C, (d) 140°C, (e) 150°C.

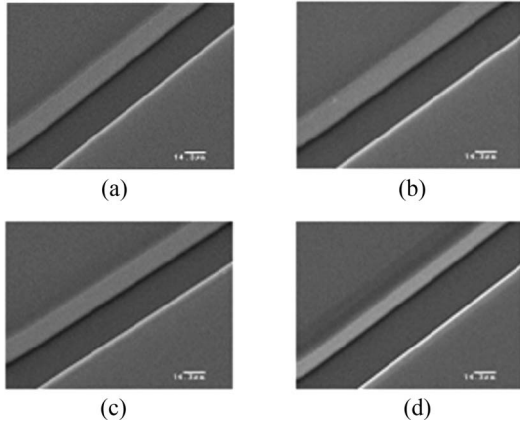


Fig. 7. The effects of demolding temperature (a) 80°C, (b) 90°C, (c) 100°C, (d) 110°C.

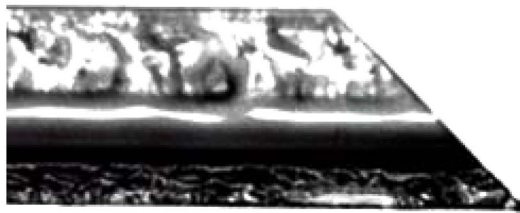


Fig. 8. The fabrication result to manufacture 45° tilted mirror surface.

들 필요가 있다. 과정 및 도금 과정을 거쳐 gold mirror를 제작하는데, gold mirror의 각도, 광 도파로에 수직방향으로의 높이, 광 도파로 종축방향으로의 공차, 수평 방향으로의 공차에 따라서 광 접속 효율이 달라지게 된다. Fig. 8에 광 도파로의 한 끝 단면이 연마를 거쳐 가공된 이미지를 나타내었다.

Gold mirror의 공차에 따라 광 접속 효율이 결정될 수 있으므로, 이를 시뮬레이션을 진행하여, gold mirror의 공

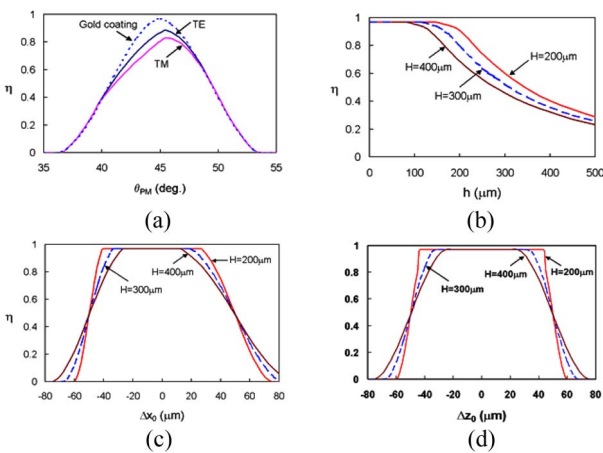


Fig. 9. Tolerance of gold mirror according to (a) angle θ_{PM} , (b) height, (c) direction of the axis of ordinates error, (d) horizontal direction error. (Width of the waveguide is 300 μm , emission angle of VCSEL is 12°, 1.2% refractive index difference between core and clad.)

차를 설정하였다. 이 과정에서 사용된 VCSEL의 방사각은 12°이며, 코어와 클래드의 굴절률은 1.2%의 차이가 있다. 광 도파로는 두께 300 μm , 높이(h)는 200~400 μm 까지 100 μm 단위로 변화를 주었고, 반사각도(θ_{PM})는 45°를 기준으로 0.5°씩 변화를 주었으며, 종축방향(Δx), 수평방향(Δz)으로 1 μm 씩 변화를 주며 진행하였다. Fig. 9(a)에서 TE(Transverse electric), TM(Transverse magnetic) 모드에 대해 시뮬레이션 결과를 나타내었고, (b)에서 경사면의 높이에 따라 변하는 효율에 대한 시뮬레이션 결과를 나타내었다. (c)와 (d)에는 굴절면의 위치가 각각 도파로의 종축방향, 수평방향으로 오차가 있는 경우에 대한 시뮬레이션 결과를 나타내었다. 결과적으로, gold mirror는 각도 $45 \pm 1.5^\circ$, 수직 방향 0~119 μm , 종축방향 -33~19 μm , 수평방향 -32~32 μm 의 범위 내에 있는 경우 최대의 효율을 보였다.

4. 결 론

임프린트 공정에 의해 제작되는 광 도파로의 도파 손실은 공정 과정에서 발생하는 치수 오차 및 각종 결함에 의해 크게 좌우될 수 있다. 앞서 thermal 임프린트 방식에서 공정 변수들이 최종 형상 정밀도에 미치는 영향에 대해 분석하였다. PMMA를 이용한 마이크로 채널 및 사각 패턴의 제작에서는 압력 2.5 MPa 이상, 공정온도 140°C 이상, 이형온도 100°C 이하에서 원활하게 패턴이 복제되는 것을 확인하였다. 광 도파로를 제작하기 위해서는 복제된 패턴에 코어물질을 충전하고, 하부 클래드 제작과 유사한 방법으로 상부 클래드를 제작하면 된다. 제작하고자 하는 광 도파로의 형상 및 재료에 따라 공정온도, 압력, 시간, 이형온도 등 공정변수는 변화할 수 있으므로, 충분한 시뮬레이션 및 실험을 통해 적절한 공정 조건을 찾는 것이 중요할 것이다. 또한 임프린트 스탬프의 표면 거칠기가 큰 경우, 제작된 광 도파로에 그대로 표면 형상이 복제되어, 광 도파로의 벽면에 발생한 의도되지 않은 미세 패턴이 생길 수 있다. 이로 인해 광 도파 손실이 발생할 수 있어, 스탬프 제작 공정에도 주의를 기울여야 한다. 추후 이어지는 실험에서는 광 분배 구조의 최적화를 위한 시뮬레이션 및 실험, 제작을 진행하고, 광 분배 손실을 확인한다면, 최적화된 광 회로층을 구성할 수 있을 것이다.

감사의 글

본 연구는 “지식경제부”, “한국산업기술진흥원”, “동남 광역경제권 선도산업지원단”의 “광역경제권 선도산업 육성사업”과 산업통상자원부 및 한국산업기술 평가관리원의 산업융합원천 기술개발 사업의 일환으로 수행된 연구결과입니다(10044793, 스마트 컨슈머 일렉트로닉스 내장형 20 Gbps 초박형 광연결모듈 개발).

References

1. D. M. Kim, J. H. Ryu and M. Y. Jeong, "Optical Packaging and Interconnection Technology", J. Microelectron. Packag. Soc., 19(4), 13 (2012).
2. J. H. Ryu, M. K. Kim, E. S. Kim and M. Y. Jeong, "Optical PCB and Packaging Technology", J. Microelectron. Packag. Soc., 18(1), 7 (2011).
3. D. M. Kim, T. K. Lee, T. H. Lee and M. Y. Jeong, "Design for High-Efficient Passive Optical PCB Interconnection by Using Built-in Lens Structure", J. Microelectron. Packag. Soc., 19(2), 47 (2012).
4. F. E. Doany, C. L. Schow, B. G. Lee, R. A. Budd, C. W. Baks, C. K. Tsang, J. U. Knickerbocker, R. Dangel, B. Chan, H. Lin, C. Carver, J. Huang, J. Berry, D. Bajkowski, F. Libsch and J. A. Kash, "Terabit/s-Class Optical PCB Links Incorporating 360Gb/s Bidirectional 850 nm Parallel Optica Transceivers", Journal of lightwave technology, 30(4), 560 (2012).
5. F. Y. Chang, C. Y. Cheng, S. W. Chau, J. P. Chu and Y. C. Chen, "Fabrication of Mg-based bulk metallic glass molds by thermal imprint process", Intermetallics, 30, 35 (2012).
6. J. J. Dumond, K. A. Mahabadi, Y. S. Yee, C. Tan, J. Y. H. Fuh, H. P. Lee and H. Y. Low, "High Resolution UV roll-to-roll nanoimprinting of resin moulds and subsequent replication via thermal nanoimprint lithography", Nanotechnology, 23, 9 (2012).
7. J. H. Ryu, T. H. Lee, I. K. Cho, C. S. Kim and M. Y. Jeong, "Simple fabrication of a double-layer multi-channel optical waveguide using passive alignment", Optics Express, 19(2), 1183 (2011).
8. K. Dhima, A. Mayer, S. Wang, S. Mollenbeck and H. C. Scheer, "A novel processing procedure for Y/UV-NIT with negative tone resists", Microelectronic Engineering, 110, 85 (2013).
9. A. Finn, B. Lu, R. Kirchner, X. Thrun, K. Richter and W. J. Fischer, "High aspect ratio pattern collapse of polymeric UV-nano-imprint molds due to cleaning", Microelectronic Engineering, 110, 112 (2013).



- 김태훈
- 부산대학교 인지메카트로닉스공학과
광센서, 나노공정
- e-mail: rlxogns33@naver.com



- 허석환
- 삼성전자(주)
- 마이크로패키지, 이중접합 등
- e-mail: shhuh12@gmail.com



- 정명영
- 부산대학교 인지메카트로닉스공학과
- 광 PCB, 광 패키징 기술 등
- e-mail: myjeong@pusan.ac.kr