



ISSN 1225-8024(Print)  
ISSN 2288-8403(Online)

<연구논문>

한국표면공학회지  
J. Kor. Inst. Surf. Eng.  
Vol. 48, No. 1, 2015.

<http://dx.doi.org/10.5695/JKISE.2015.48.1.007>

## 대기압 플라즈마를 이용한 산화물 박막 트랜지스터 표면처리에 관한 연구

김가영<sup>a</sup>, 김경남<sup>a</sup>, 염근영<sup>a,b\*</sup>

<sup>a</sup>성균관대학교 신소재공학부

<sup>b</sup>성균관대학교 성균나노과학기술원

### The Study of Improvement in the Characteristics of Oxide Thin Film Transistor by using Atmospheric Pressure Plasma

Ga Young Kim<sup>a</sup>, Kyong Nam Kim<sup>a</sup>, Geun Young Yeom<sup>a,b\*</sup>

<sup>a</sup>School of Advanced Materials Science and Engineering, Sungkyunkwan University (SKKU), Suwon, Gyeonggi-do 440-746, Republic of Korea

<sup>b</sup>SKKU Advanced Institute of Nano Technology (SAINT), Sungkyunkwan University (SKKU), Suwon, Gyeonggi-do 440-746, Republic of Korea

(Received February 15, 2015 ; revised February 19, 2015 ; accepted February 20, 2015)

#### Abstract

Recently, oxide TFTs has attracted a lot of interests due to their outstanding properties such as excellent environmental stability, high mobility, wide-band gap energy and high transparency, and investigated through the method using vacuum system and wet solution. In the case of the method using wet solution, process is very simple, however, annealing process should be included. In this study, to overcome the problem of annealing process, atmospheric pressure plasma was used for annealing, and the electrical characteristics such as on/off ration and mobility of device were investigated.

**Keywords** : Plasma, Oxide TFT, IGZO

## 1. 서 론

최근 들어 유연하고 투명한 디스플레이가 차세대 디스플레이로 많은 관심과 연구가 진행되고 있다. 향후 플라스틱 및 폴리머 기판을 기반으로 한 유연한 디스플레이 개발에 있어 그에 적합한 TFT의 제작 또한 필요한 요소라 할 수 있다<sup>1-2)</sup>. 산화물 박막 트랜지스터는 기존의 실리콘 박막 트랜지스터에 비해 제조공정의 단순함, 저가의 재료, 고효율, 저전력소비, 빠른 동작속도로 인하여 전 세계적으로 활발한 연구가 진행되고 있다. 대표적으로 IGZO

(Indium Gallium Zinc Oxide) 기반의 투명한 산화물을 이용하여 TFT를 구현하는 경우 투명하고 가볍고 유연한 깨지지 않는 디스플레이를 실현시킬 수 있다. 기존 a-Si TFT의 이동도는 최대 1.0 cm<sup>2</sup>/Vs 내외인데 비해 산화물 박막 트랜지스터는 약 10배 (10 cm<sup>2</sup>/Vs)에 해당되는 높은 이동도를 가지고 있어 해상도를 높이고 전력소모를 줄일 수 있는 장점이 있으며 별도의 결정화 공정이 필요하지 않아 기판의 대면적화에 유리하다<sup>3-6)</sup>. 또한 투명한 산화물을 적용하여 투명 디스플레이 제조가 가능하고 고해상도 구현을 위해 poly-Si을 형성 시 7~11단계의 공정이 필요하나, 산화물 박막 트랜지스터 적용 시 4~5단계로 제조가 가능하다. 이와 같이 산화물 박막 트랜지스터는 기존 실리콘 기반의 박막트랜지스터에 비해 많은 장점을 가지고 있다<sup>7-9)</sup>.

\*Corresponding Author : Geun Young Yeom  
School of Advanced Materials Science and Engineering,  
Sungkyunkwan University (SKKU)  
E-mail : gyyeom@skku.edu

이러한 산화물 박막 트랜지스터를 제작하는데 있어 진공장치를 이용할 경우 고가의 진공장비 때문에 생산성이 낮아지고, 공정단가가 높다는 단점이 있다<sup>8, 10-13</sup>. 하지만, 용액(Solution)을 이용하는 방법을 이용할 경우 비교적 공정이 간단하지만, 공정 중에는 반드시 고온( $350^{\circ}\text{C} \sim 500^{\circ}\text{C}$ )의 열처리를 통해 제작해야 하는 특성이 있기 때문에, 열에 약한 플라스틱 형태 변환용 디스플레이에 적용하기 어렵다는 한계점을 가지고 있다.

따라서 이를 극복하기 위해 본 연구에서는 용액 공정을 통해 산화물 박막 트랜지스터를 제작하였고, 유연기판의 물성이 크게 변하지 않는 온도에서의 소자제작을 위해 대기압 플라즈마를 이용하여 고온에서의 annealing 공정을 대체하는 연구를 진행하였다.

## 2. 실험방법

본 연구에서는 그림 1과 같은 구조의 산화물 박막 트랜지스터를 제작하였다.  $\text{SiO}_2$ 가 300 nm 증착된 Si wafer 기판에 IZO (Indium Zin Oxide) 기반의 용액을 약 15 nm를 코팅 하였고 그 위에 aluminium source를 이용하여 100 nm 두께의 source와 drain을 형성하였다.

IZO 용액을 제작하기 위하여 2-methoxyethanol ( $\text{C}_3\text{H}_8\text{O}_2$ )를 용매로 하여 indium nitrate hydrate ( $\text{In}(\text{NO}_3)_x\text{H}_2\text{O}$ )와 zin acetate dihydrate ( $\text{Zn}(\text{CH}_3\text{COO})_2 \cdot 2\text{H}_2\text{O}$ )를 각각 첨가하였고 마지막으로 용액의 안정성을 유지해 주기 위하여 acetylacetone ( $\text{C}_5\text{H}_8\text{O}_2$ )를 넣고 sonicator를 이용하여 섞어주었다. 이렇게 만들어진 용액을 Spin Coater를 이용하여 5초 동안 500 rpm으로 한 후에 2000 rpm에서 30초 동안 코팅하여 균일한 박막이 형성되도록 하였다. 균일하게 형성된 channel layer는 IZO용액의 solvent를 제거하기 위하여 hot plate를 이용하여  $100^{\circ}\text{C}$ 에서 30분 동안 열처리를 진행하였다. IZO용액의 solvent를 제거한 실리콘 웨이퍼는 고온( $350^{\circ}\text{C} \sim 500^{\circ}\text{C}$ )에서 1시간동안 열처리를 진행하였다. 이러한 고온에서의

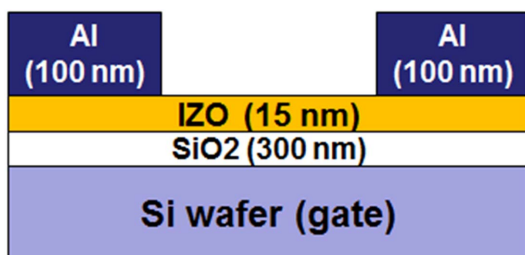


Fig. 1. Structure of oxide TFT.

문제점을 극복하기 위해 그림 2에서 보는 바와 같이 dielectric barrier discharge (DBD) system을 이용하여 열처리된 산화물 박막 트랜지스터의 표면을 plasma 처리 하였다.

본 연구에서는 plasma damage를 줄이기 위하여 remote-type DBD system을 이용하였다. Plasma의 power는 40 kHz, 1.9 kV를 인가하였고 이동속도는 0.25 m/min으로 고정시켜 공정을 진행 하였다. 또한, 전극 형성을 위해 thermal evaporator로 plasma 처리를 한 channel layer에 channel width와 length가 각각 1000  $\mu\text{m}$ 와 100  $\mu\text{m}$ 인 shadow mask를 사용하여 source와 drain 전극을 알루미늄으로 100 nm 증착시킨후 소자에 대한 특성 분석을 진행하였다.

## 3. 결과 및 고찰

그림 3은 IZO 용액을 기반으로 하여 산화물 박막 트랜지스터를 제작하였고 spin coating 공정을

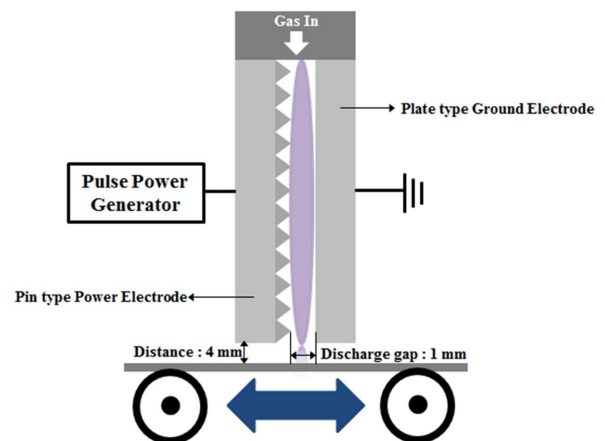


Fig. 2. Schematic diagram of remote-type atmospheric plasma system.

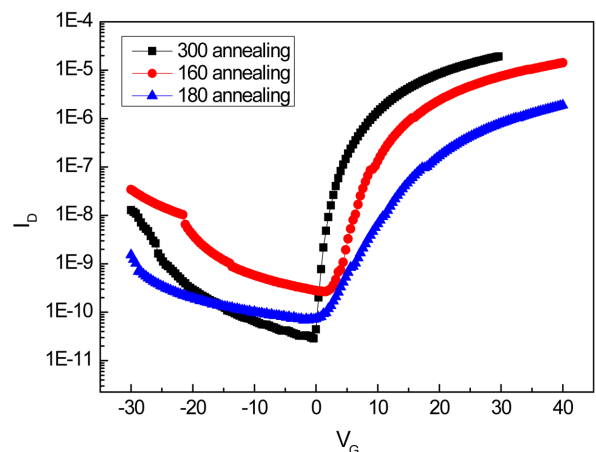


Fig. 3. Changes of electrical characteristics of oxide TFT according to the annealing temperature.

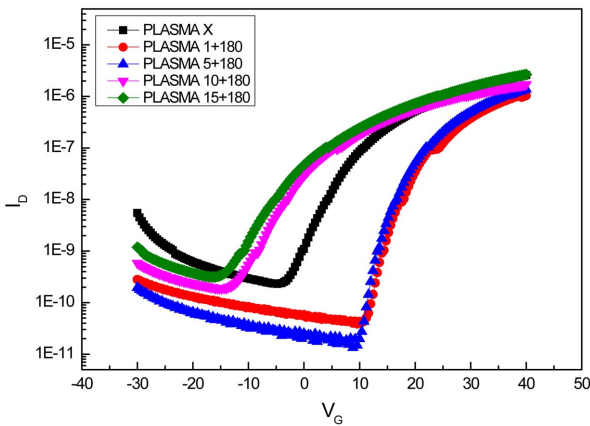


Fig. 4. Characteristics of oxide TFT according to the plasma treatment time (180°C annealing after plasma treatment).

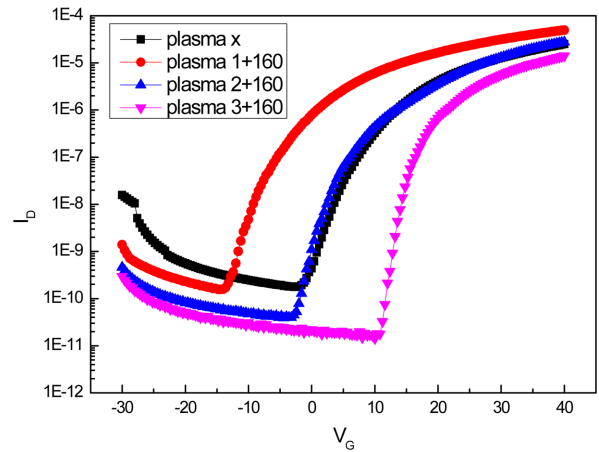


Fig. 6. Characteristics of oxide TFT according to the plasma treatment time (160°C annealing after plasma treatment).

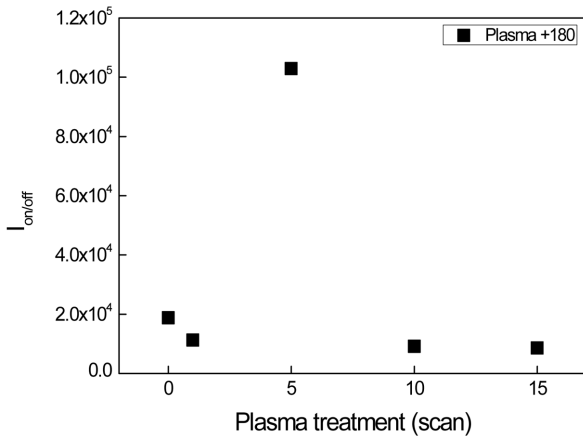


Fig. 5. Changes of on/off ratio according to the plasma treatment time (180°C annealing after plasma treatment).

통하여 active layer를 형성시킨 후, 열처리 온도를 변화시켜 소자를 제작하여 각 소자의 전기적 특성을 측정하였다. HP 4145B semiconductor parameter analyzer를 이용하여 전기적 특성을 측정하였고 측정 조건은  $V_D = 10$  V, gate 전압을  $-30$  V에서  $40$  V 까지 변화시켰다.

그림에서 보는 바와 같이 열처리 온도가  $160^\circ\text{C}$ ,  $180^\circ\text{C}$  열처리 한 소자는 on/off ratio가 약  $10^4$ 의 값을 갖는 것을 확인 할 수 있었고 불안정한 I-V curve를 갖는 것을 알 수 있었다. 반면 열처리 온도가  $300^\circ\text{C}$ 일 때는 낮은 열처리 온도의 소자에 비해 약  $10^2$ 배 높은 on/off ratio 값을 갖는 것을 확인 할 수 있었고 안정적인 I-V curve를 갖는 것을 확인 할 수 있었다. 따라서 본 유연기판에 적용 가능한  $200^\circ\text{C}$  이하의 낮은 저온 열처리 공정을 통하여 고온 열처리 소자의 특성과 같은 소자를 제작하기 위한 실험을 진행하였다.

그림 4는 IZO layer를 대기압 플라즈마 표면처리

한 후,  $180^\circ\text{C}$ 에서 열처리 한 소자의 전기적 특성을 나타낸 그래프이다. 그래프에서 보는 바와 같이 plasma 처리 하지 않고  $180^\circ\text{C}$ 에서 열처리만 진행한 소자보다 plasma 처리를 한 후, 열처리한 소자의 특성이 개선되었음을 관찰 할 수 있었다.

그림 5는 플라즈마 처리 횟수에 따른 on/off ratio를 나타낸 그림이다. 처리 횟수가 5회 이상 진행되었을 때는 on/off ratio가 다시 감소함을 알 수 있었고 plasma 처리한 소자의 on/off ratio가 plasma 처리 하지 않은 소자에 비해  $\sim 10^4$ 에서  $\sim 10^5$ 까지 증가함을 확인할 수 있었다. Plasma 처리 횟수가 5회 이상 진행되었을 때 소자의 특성이 나빠지는 것을 통해, plasma 처리 횟수를 5회 이하로 줄이고 열처리 온도를  $160^\circ\text{C}$ 로 낮추어 산화물 박막 트랜지스터를 제작하여 그 특성을 관찰하였다.

그림 6에서 알 수 있듯이 plasma 처리 후 소자의 특성은  $180^\circ\text{C}$ 에서 열처리를 진행한 결과와 마찬가지로 plasma 처리를 하지 않은 소자보다 plasma 처리를 진행한 후 열처리를 한 소자의 전기적 특성이 개선되었음을 관찰 할 수 있었다.

그림 7은 Plasma 처리 시간 변화에 따른 mobility와 on/off ratio를 측정된 결과이다. 그림 7(a)를 통해 plasma 처리 횟수가 증가할수록  $160^\circ\text{C}$ 의 열처리 공정후 mobility가 점점 증가함을 관찰 할 수 있었고, 그림 7(b)를 통해 on/off ratio 또한  $10^5$ 에서  $10^6$ 으로 약 10배 증가한 것을 확인 할 수 있었다.

#### 4. 결 론

본 연구에서는 대기압 플라즈마를 이용하여 IZO 용액 기반의 산화물 박막 트랜지스터의 특성 개선

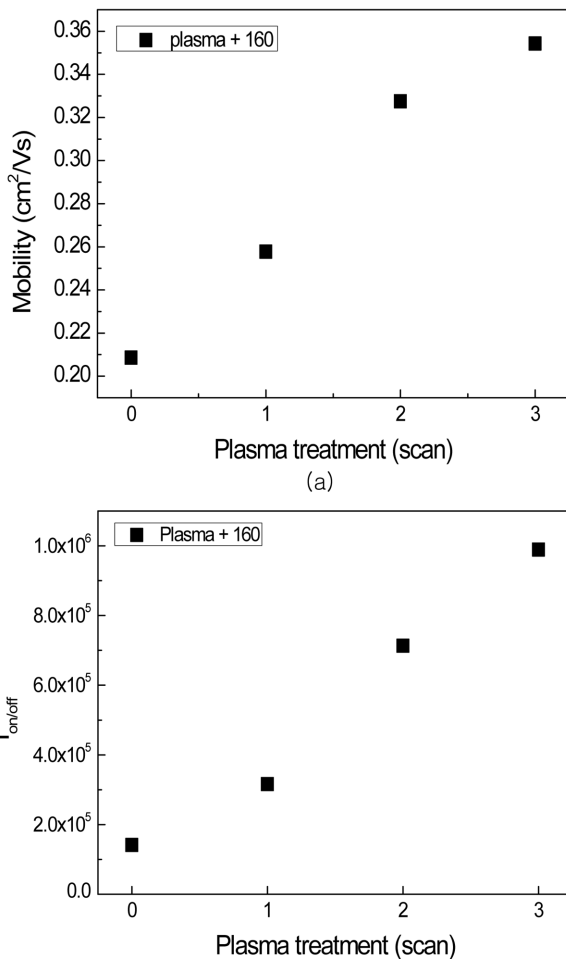


Fig. 7. The changes of (a) mobility and (b) on/off ratio according to the plasma treatment time (160°C annealing after plasma treatment).

에 관한 연구를 진행하였다. IZO 용액을 spin coating 공정으로 IZO layer를 형성하였고 형성된 IZO layer를 플라즈마 처리 및 열처리 온도를 변화 시킴에 따른 소자의 특성에 관하여 연구하였다. Plasma 처리 및 저온 열처리 공정을 이용하여 제작된 소자의 전기적 특성을 알아보기 위하여 HP 4145B semiconductor parameter analyzer를 이용하였다. plasma 처리를 1, 5, 10, 15회 진행시킨 후 180°C 열처리한 소자의 전기적 특성을 측정한 결과 plasma 처리를 5회까지 진행하였을 때 on/off ratio가 증가하였고 10회 이상 plasma 처리를 진행한 소자의 특성은 다시 감소하는 것을 알 수 있었다. 따라서 plasma 처리를 5회 이하(1, 2, 3회)로 고정시킨 후, 열처리 온도를 160°C로 감소시켜 소자를 제작한 결과, plasma 처리를 1, 2, 3회 진행할수록 mobility와 on/off ratio가 모두 개선되었음을 관찰할 수 있었다.

결론적으로 본 연구에서는 대기압 플라즈마를 이

용한 표면처리 공정을 통해 고온 열처리 공정을 진행한 소자의 특성과 유사한 전기적 특성을 갖는 소자를 제작할 수 있었다. 따라서 본 연구에서는 저온 열처리 공정 및 대기압 플라즈마를 이용한 표면처리를 통하여 차세대 디스플레이에 적용 가능한 산화물 박막 트랜지스터 개발 효과를 기대할 수 있다.

## 감사의글

본 논문(저서)은 산업통상자원부의 IT산업원천기술개발사업(10041926, 초미세 반도체와 플렉서블 디스플레이 공정을 위한 무기물 박막증착용 고밀도 플라즈마 기술개발)으로 지원된 연구임.

## References

1. S. H. Jeong, Y. M. Jeong, and J. H. Moon, *J. Phys. Chem. C*, 112 (2008) 30.
2. J. C. Park, S. W. Kim, C. J. Kim, S. I. Kim, I. Song, H. Yin, K. K. Kim, S. H. Lee, K. H. Hong, J. C.I Lee, J. K. Jung, E. H. Lee, K. W. Kwon, and Y. S. Park, *Appl. Phys. Lett.* 93 (2008) 53505.
3. S. J. Lim, J. M. Kim, D. Y. Kim, S. J. Kwon, J. S. Park, and H. J. Kim, *Journal of The Electrochemical Society*, 157 (2010) 2.
4. S. H. Jeong, Y. G. Ha, J. H. Moon, A. Facchetti, and T. J. Marks, *Adv. Mater.* 22 (2010) 1915.
5. K. Remashan, Y. S. Choi, S. K. Kang, J. W. Bae, G. Y. Yeom, S. J. Park, and J. H. Jang, *Jpn. J. Appl. Phys.* 49 (2010).
6. K. K. Song, D. J. Kim, X. S. Li, T. W. Jun, Y. M. Jeong, and J. H. Moon, *J. Mater. Chem.*, 19 (2009).
7. P. Liu,<sup>a,z</sup> T. P. Chen,<sup>a,z</sup> X. D. Li,<sup>a</sup> Z. Liu,<sup>b</sup> J. I. Wong,<sup>a</sup> Y. Liu,<sup>c</sup> and K. C. Leong,<sup>d</sup> *ECS Solid State Letters*, 2 (2013) 4.
8. S. J. Oh, C. J. Han, J. W. Kim, Y. H. Kim, S. K. Park, J. I. Han, J. W. Kang, and M. S. Oh, *Electrochemical and Solid-State Letters*, 14 (2011) 9.
9. K. Remashan, D. K. Hwang, S. D. Park, J. W. Bae, G. Y. Yeom, S. J. Park, and J. H. Jang, *Electrochemical and Solid-State Letters*, 11 (2008) 3.
10. J. W. Hennek, M. G. Kim, M. G. Kanatzidis, A. Facchetti, and T. J. Marks, *J. Am. Chem. Soc.*, 134 (2012).
11. Y. H. Hwang, J. H. Jeon, and B. S. Bae, *Electrochemical and Solid-State Letters*, 14 (2011) 7.
12. J. S. Park, J. K. Jeong, Y. G. Mo, S. I. Kim and H. D. Kim, *Appl. Phys. Lett.* 90 (2007) 262106.
13. J. B. Park, J. S. Oh, E. Gil, G. Y. Yeom, *Materials Research Bulletin*, 47 (2012) 3011.