

최소 샘플링의 고속푸리에 변환을 이용한 비정상 계통의 향상된 위상추종 및 고조파 검출 기법

김현수¹, 김경화[†]

Improved Phase and Harmonic Detection Scheme using Fast Fourier Transform with Minimum Sampling Data under Distorted Grid Voltage

Hyun-Sou Kim¹ and Kyeong-Hwa Kim[†]

Abstract

In distributed generation systems, a grid-connected inverter should operate with synchronization to grid voltage. Considering that synchronization requires the phase angle of grid voltage, a phase locked loop (PLL) scheme is often used. The synchronous reference frame phase locked loop (SRF-PLL) is generally known to provide reasonable performance under ideal grid voltage. However, this scheme indicates performance degradation under the harmonic distorted or unbalanced grid voltage condition. To overcome this limitation, this paper proposes a phase and harmonic detection method of grid voltage using fast Fourier transform (FFT). To reduce the calculation time of FFT algorithm, minimum sampling data is taken from the voltage measurement to determine the phase angle and the magnitude of harmonic components. An experimental test setup for a grid-connected inverter system has been constructed. By comparative simulations and experiments under various abnormal grid voltage conditions, the proposed scheme has been proven to effectively track the phase angle of the grid voltage.

Key words: Distorted grid, FFT(Fast Fourier Transform), Minimum sampling, PLL(Phase Locked Loop)

1. 서 론

최근 지구 온난화 현상을 억제하기 위한 탄소배출량 저감 정책이나 화석 연료 고갈 우려로 인해 신재생에너지 연구가 활발해지면서 분산전원의 용량이 증가하고 있다. 분산전원을 계통과 연계하기 위해서는 계통전압과 VSI(Voltage Source Inverter)의 전압 위상이 동기화 되어야 한다. 이를 위해서 계통 전압의 위상각 정보가 필수적으로 요구되며 계통 전압의 위상각 정보를 얻기 위해 PLL(Phase-locked Loop) 기법이 사용된다^{[1]-[3]}.

PLL 기법 중 가장 기본적으로 사용되는 기법은

SRF-PLL(Synchronous Reference Frame-PLL)이다. 이상적인 계통, 즉 3상 평형 상태이고 고조파 왜곡이 일어나지 않은 계통전압에서 SRF-PLL은 매우 우수한 특성을 보이거나 실제 계통전압은 비선형 부하의 영향 혹은 부하의 불균형 등으로 인해 왜곡된 특성을 나타낼 수 있다. SRF-PLL은 계통전압의 고조파 왜곡과 3상 불평형 특성에 취약하며 이러한 비정상 계통 하에서 PLL에 의한 계통전압의 위상추종 특성이 저하되는 단점이 있다^{[4]-[5]}.

계통전압에서 추종한 위상에 왜곡이 발생하는 경우 인버터 및 컨버터의 출력 전류에는 고조파가 발생하게 되며 이를 보상하기 위한 고조파 보상 기법들이 제안되었다^{[6]-[8]}. 고조파 전류를 효과적으로 보상하기 위해서는 계통전압의 위상이 정확히 계산될 필요가 있다.

계통 전압이 불평형 상태일 경우에도 계통 전압의 위상을 정확히 추종하기 위해 Double-SRF PLL(DSRF-PLL), Decoupled DSRF-PLL(DDSRF-PLL) 등의 방법이 연구되었다^[9]. 하지만 이러한 기법에서는 고조파 왜곡 조건은 고려하지 않고 3상 불평형 조건만을

Paper number: TKPE-2015-20-1-10

Print ISSN: 1229-2214 Online ISSN: 2288-6281

[†] Corresponding author: k2h1@seoultech.ac.kr, Dept. of Electrical and Information Engineering, Seoul National University of Science and Technology

Tel: +82-2-970-6406 Fax: +82-2-978-2754

¹ Dept. of Electrical and Information Engineering, Seoul National University of Science and Technology

Manuscript received Oct. 13, 2014; accepted Dec. 22, 2014

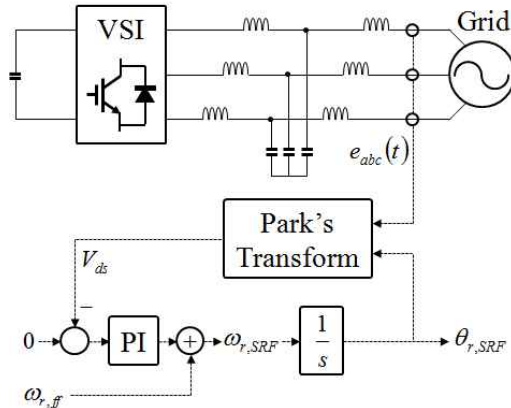


Fig. 1. Block diagram of the synchronous reference frame phase locked loop (SRF-PLL).

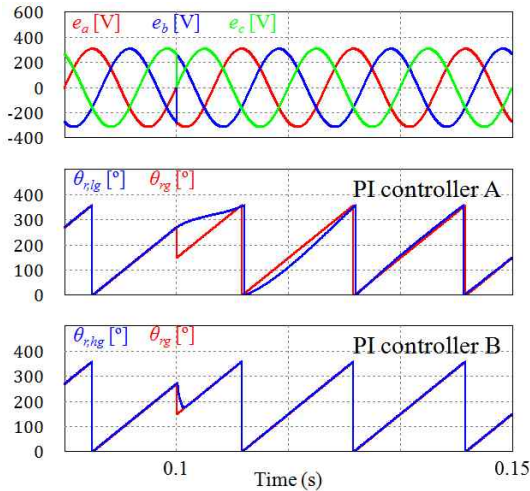


Fig. 2. Simulation results of the SRF-PLL with different PI gains under the phase shift condition.

고려하였다. 계통전압이 고조파로 인해 왜곡된 경우에 푸리에 기법을 이용해 계통전압의 기본파 위상을 계산하는 방법이 제안되었다^{[10]-[12]}. 푸리에 변환의 원리를 이용해 계통전압의 위상을 계산하는 기법은 PI 제어기를 이용한 기법에 비해 연산시간이 증가하여 실시간 시스템에 적용하는데 어려움이 있다.

푸리에 변환을 이용한 계통전압의 위상 추종을 위해서 DFT(Discrete-time Fourier Transform) 기법이 사용될 수 있다. 그러나 DFT 기법은 변환할 데이터의 길이가 증가함에 따라 연산시간이 급격히 증가하여 실시간 제어 시스템에 적용하기 어려운 단점이 있다. 연산시간을 감소시켜 실시간으로 동작하는 시스템을 구현하기 위해서는 DFT 보다는 FFT(Fast Fourier Transform)가 주로 사용된다^[13].

본 논문에서는 비정상 계통 하에서도 향상된 위상추종 성능을 제공하기 위해 FFT 기법 중 하나인 쿨리-튜키(Cooley-Tukey) 기법을 사용하여 계통 전압의 기본파 및 고조파의 크기와 위상각을 검출하는 PLL 기법이

TABLE I
SYSTEM PARAMETERS

Parameter	Value
Grid line-to-line voltage	380 [Vrms]
DC link voltage	360 [V]
Rated frequency	60 [Hz]
Switching frequency	10 [kHz]
P gain of PI controller A	0.5
I gain of PI controller A	100
P gain of PI controller B	10
I gain of PI controller B	1000

제안된다. FFT 기법으로 인해 연산량이 증가하는 문제를 해결하기 위하여 측정된 계통전압 정보는 나이퀴스트-셰넌 샘플링 정리를 만족하는 범위 내에서 전압정보의 최소 샘플링을 취하여 FFT 연산에 사용된다. FFT 연산을 위해서는 정확한 계통 전압의 주기 정보가 필요하며 주기 정보는 SRF-PLL을 이용해 측정된다. 구해진 주기 정보 내에서 최소 샘플링된 계통전압을 이용한 FFT 연산을 통해 계통전압의 위상과 기본파 및 각 고조파 성분의 크기가 계산된다. 제안된 기법이 효과적으로 계통전압의 위상을 추종함을 입증하기 위해 다양한 계통전압 왜곡 조건에서 SRF-PLL과 제안된 PLL의 시뮬레이션과 실험을 수행하였다. 도출된 실험결과를 통해 제안된 PLL 기법은 고조파 왜곡, 불평형 왜곡 및 위상천이 등 다양한 계통전압의 왜곡 조건에서 계통전압의 위상을 효과적으로 추종할 수 있음을 확인하였다.

2. 기존의 SRF-PLL

그림 1은 계통전압의 위상추종을 위해 일반적으로 사용하는 SRF-PLL 기법의 구성도이다. 동기좌표계에서 계통의 d축전압 V_{ds} 는 PI 제어기에 의해 영으로 제어되며 PI 제어기의 출력은 전향보상 성분과 더해져 ω_r 이 계산되고 ω_r 을 적분하여 계통전압의 위상 θ_r 을 추종한다. V_{ds} 는 다시 θ_r 을 이용하여 계산된다^[14].

PI 제어기는 이득에 따라 다른 대역폭을 갖게 되며, 대역폭이 넓을수록 위상천이 등 계통전압 위상의 급격한 변화를 θ_r 이 빠르게 추종하지만 계통전압이 고조파나 불평형 왜곡 상태일 때 θ_r 역시 왜곡될 수 있다. 반대로 대역폭이 작을 경우 고조파나 불평형 왜곡 상태에서 θ_r 이 왜곡되지 않지만 계통전압의 급격한 변화를 θ_r 이 빠르게 추종할 수 없다.

그림 2는 계통전압의 위상이 120도 만큼 지연되는 위상천이 조건에서 2개의 다른 PI 제어기 이득을 가진 SRF-PLL 기법의 시뮬레이션 결과를 나타낸다. 계통의 파라미터 및 2개의 PI 제어기의 이득은 표 1에 나타나

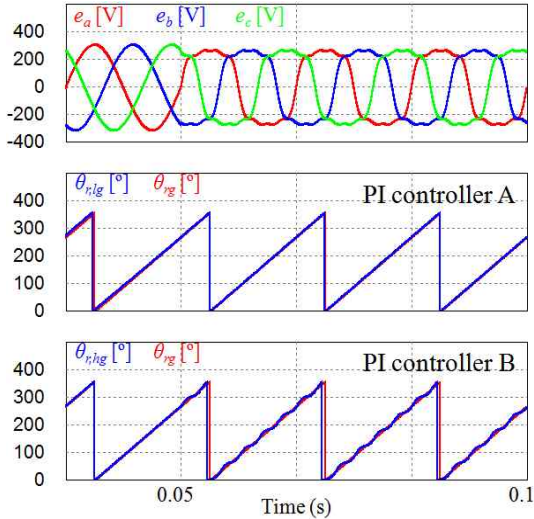


Fig. 3. Simulation results of the SRF-PLL with different PI gains under the harmonic distorted grid voltage.

있다. 그림 2의 첫 번째 파형은 계통전압을 나타내며 계통전압의 위상이 0.1[s]에 120° 만큼 지연되었다. 그림 2의 두 번째 파형은 표 1의 PI 제어기 A를 사용한 PLL 결과 파형 $\theta_{r,lg}$ 와 실제 계통전압의 위상 $\theta_{r,g}$ 를 나타낸다. PI 제어기의 이득이 작은 경우 위상차가 조건에서 $\theta_{r,lg}$ 가 계통전압의 실제 위상 $\theta_{r,g}$ 를 빠르게 추종하지 못하고 위상추종에 상당한 시간이 소요됨을 확인할 수 있다. 그림 2의 세 번째 파형은 표 1의 PI 제어기 B를 사용한 PLL 결과 파형으로 PI 이득이 충분히 커 $\theta_{r,hg}$ 가 빠르게 계통전압의 실제 위상 $\theta_{r,g}$ 를 추종함을 확인할 수 있다.

그림 3은 계통전압이 고조파 왜곡을 가질 때 표 1에 나타난 두 PI 제어기 이득값에 대한 SRF-PLL의 시뮬레이션 결과를 나타낸다. 그림 3의 첫 번째 파형은 50[ms]에서 고조파 왜곡을 갖는 계통전압으로 계통에는 20%의 3차 고조파, 10%의 5차 고조파 및 5%의 7차 고조파가 주입되었다. 그림 3의 두 번째 파형은 PI 제어기 A를 사용했을 때의 PLL 결과로 제어기 이득이 작은 경우 $\theta_{r,lg}$ 는 고조파로 인한 왜곡없이 실제 계통전압의 위상 $\theta_{r,g}$ 를 잘 추종함을 관찰할 수 있다. 그림 3의 세 번째 파형은 PI 제어기 B를 사용했을 때의 PLL 결과로 제어기 이득이 증가함에 따라 $\theta_{r,hg}$ 가 계통전압 고조파의 영향을 받음을 확인할 수 있다.

3. FFT를 이용한 향상된 PLL

그림 4는 본 논문에서 계통전압의 위상을 추종하기 위해 사용한 제안된 PLL 기법의 구성도를 나타낸다. 제안된 기법에서는 계통전압의 위상을 추종하고 고조파 성분의 크기를 계산하기 위해 FFT가 사용되며 FFT에 적용될 샘플링 속도를 최적화시키기 위해 계통전압의

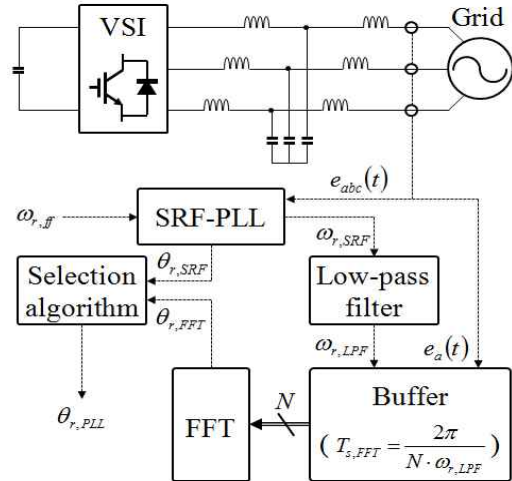


Fig. 4. Block diagram of the proposed FFT-based PLL algorithm.

주파수 $\omega_{r,SRF}$ 가 우선 SRF-PLL을 통해 추출된다. SRF-PLL 기법을 위해 사용된 PI 제어기의 이득은 표 1에 나타난다. $\omega_{r,SRF}$ 에 포함된 고조파 성분의 영향을 줄이기 위해 3차 저역통과 필터를 사용 하였으며 고조파 성분이 제거된 계통전압의 주파수 $\omega_{r,LPF}$ 로부터 FFT 기법에 사용될 샘플링 주기 $T_{s,FFT}$ 는 다음 식과 같이 계산된다.

$$T_{s,FFT} = \frac{2\pi}{N \times \omega_{r,LPF}} \quad (1)$$

여기서 N 은 한 주기 당 샘플링 되는 데이터의 수이며, 나이퀴스트 조건을 만족시키기 위해서는 계통전압에 존재하는 가장 높은 고조파 차수의 2배 이상으로 설정되어야 한다. 제안된 기법에 적용된 FFT는 버터플라이 구조를 이용하여 구현되었다^[15]. FFT 수행을 위해서는 한 주기의 데이터 정보가 필요하며 식 (1)의 $T_{s,FFT}$ 주기로 측정된 계통전압 $e_a(t)$ 의 최근 N 개의 측정결과는 그림 4의 Buffer에 저장된다.

그림 5는 정격 주파수가 50[Hz]인 계통에서 샘플링 수를 나타낸다. 그림 5에서 $e_a(t)$ 는 a상 계통전압, $x[k]$ 는 샘플링 된 계통전압, k 는 샘플링 된 데이터의 순번을 나타낸다. 계통전압의 8차 고조파까지를 고려할 때 나이퀴스트 조건에 의해 요구되는 한 주기 당 샘플링 데이터의 수는 16이 되며 이 때 계통전압의 샘플링 주기 $T_{s,FFT}$ 는 다음 식과 같다.

$$T_{s,FFT} = \frac{1}{50} \times \frac{1}{16} = \frac{1}{800} = 1.25 [ms] \quad (2)$$

위의 주기로 샘플링 된 계통전압의 마지막 한 주기 데이터를 이용하여 이산시간에서 구현된 FFT 결과는 다

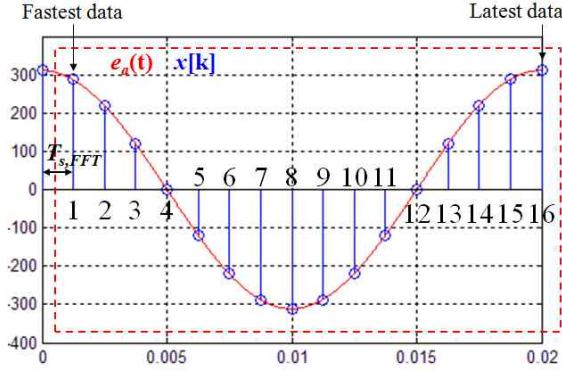


Fig. 5. Grid voltage in a -phase and minimum sampled data.

음 식과 같이 구해진다^[14].

$$\vec{X}[m] = \sum_{k=k_p-N+1}^{k_p} x[k] \times e^{-j2\pi m(k-k_p+N-1)} \quad (3)$$

여기서 $\vec{X}[m]$ 은 $x[k]$ 의 FFT 결과이며, k_p 는 가장 마지막에 샘플링 된 데이터의 순번, m 은 고조파의 차수이다. 직류에 대해 m 은 0, 기본파에 대해 m 은 1이 된다. FFT가 수행된 시점 t_p 에서의 계통전압의 위상 $\theta_{r,p}$ 는 식 (3)을 이용하여 계산될 수 있다. FFT 결과 $\vec{X}[m]$ 의 크기를 E_m , 위상을 $\theta_{r,m}$ 이라 하면 계통전압의 위상 $\theta_{r,p}$ 는 다음과 같이 구해진다.

$$\theta_{r,p} = \angle(\vec{X}[m] \cdot e^{-j2\pi f_g T_{s,FFT}}) \quad (4)$$

여기서 f_g 는 계통전압의 주파수이다.

본 논문에서 제안된 FFT 기반의 PLL 기법은 계통전압의 위상천이와 같은 계통전압의 비주기적 과도 조건에서는 FFT를 이용해 계통전압의 실제 위상을 정확히 구하기 어려워진다. 이러한 문제를 해결하기 위해 위상천이 등 계통전압의 비주기적 급변시에는 샘플링된 계통전압의 FFT 결과가 아닌 SRF-PLL에 의한 위상추종 결과를 한 주기 동안 일시적으로 사용하여야 한다. 계통전압의 위상천이 발생과 같은 비주기적 변화를 감지하기 위해 다음과 같이 계통주파수의 변동지수가 정의된다.

$$P_\omega = \frac{\omega_{r,SRF}}{\omega_{r,LPF}} \quad (5)$$

식 (5)를 이용하여 계통전압의 위상천이와 같은 비주기적 외란을 검출하기 위한 판별 조건은 다음과 같이 구해진다.

$$\begin{cases} \theta_{r,PLL} = \theta_{r,FFT} & (\theta_{selection,flag} = 1), \\ & \text{when } -\delta_\omega \leq P_\omega \leq \delta_\omega \\ \theta_{r,PLL} = \theta_{r,SRF} & (\theta_{selection,flag} = 0), \\ & \text{otherwise} \end{cases} \quad (6)$$

여기서 δ_ω 는 계통전압의 비주기성을 검출하기 위한 설정값이다. 식 (6)에서 정의한 판별조건은 그림 4에서 최종위상을 결정하기 위하여 사용된다.

4. 시뮬레이션 결과

전압이 왜곡된 계통에서도 제안된 PLL 기법이 계통전압의 위상을 효과적으로 추종할 수 있음을 입증하기 위해 시뮬레이션을 수행하였다. 시뮬레이션을 위해 PSIM이 사용되었으며 계통전압의 여러 가지 왜곡 조건에서 제안된 기법이 계통전압의 위상을 효과적으로 추종함을 확인하였다. DSP를 이용한 실제 시스템을 고려하여 제어기의 샘플링 주기는 100[μsec]로 설정되었으며 계통전압의 8차 고조파까지를 고려하기 위해 N 은 16으로 설정되었고 비주기성 검출을 위한 δ_ω 는 4로 설정되었다. $\omega_{r,LPF}$ 를 구하기 위한 저역통과필터는 1차 필터 3개를 사용하여 디지털 방식으로 구성하였으며 차단 주파수는 125.66 [rad/s]로 설정되었다.

그림 6은 계통전압이 고조파로 인해 왜곡된 경우 제안된 기법으로 계통전압의 위상을 추종한 결과이다. 그림 6의 첫 번째 파형 e_a , e_b 및 e_c 는 계통전압을 나타내며 50[ms] 이후 계통전압은 20%의 3차 고조파, 10%의 5차 고조파 및 5%의 7차 고조파를 포함한 왜곡된 파형이 된다. 두 번째 및 세 번째 파형인 $\theta_{r,SRF}$ 와 $\theta_{r,FFT}$ 는 각각 계통전압의 위상을 SRF-PLL과 FFT를 이용해 추종한 결과를 나타낸다. SRF-PLL을 위해서는 표2의 PI 제어기 B를 사용하였다. 계통전압에 고조파 왜곡이 발생하는 순간 $\theta_{r,SRF}$ 의 위상추종 결과에는 왜곡이 일어나는 반면 FFT를 사용한 $\theta_{r,FFT}$ 는 왜곡 없이 효과적으로 위상을 추종함을 확인할 수 있다.

계통전압의 비주기적 변화에 취약한 FFT 위상 추종 방식을 보완하기 위해 제안된 기법은 FFT 기법을 SRF-PLL 기법과 병행 사용하고 있으며 네 번째 파형인 $\theta_{selection,flag}$ 은 식 (6)에서 정의된 선택변수이고 다섯 번째 파형은 $\theta_{selection,flag}$ 에 최종 선택된 계통전압의 위상 $\theta_{r,PLL}$ 을 나타낸다. 마지막 파형은 제안된 기법을 통해 계산된 계통전압의 기본파 및 고조파의 크기 V_1 , V_3 , V_5 및 V_7 을 나타낸다. 50[ms]에서 고조파 유입 후 한 주기가 지난 53[ms]부터 제안된 기법이 고조파 성분 V_3 , V_5 및 V_7 을 정확히 계산함을 확인할 수 있다. 그

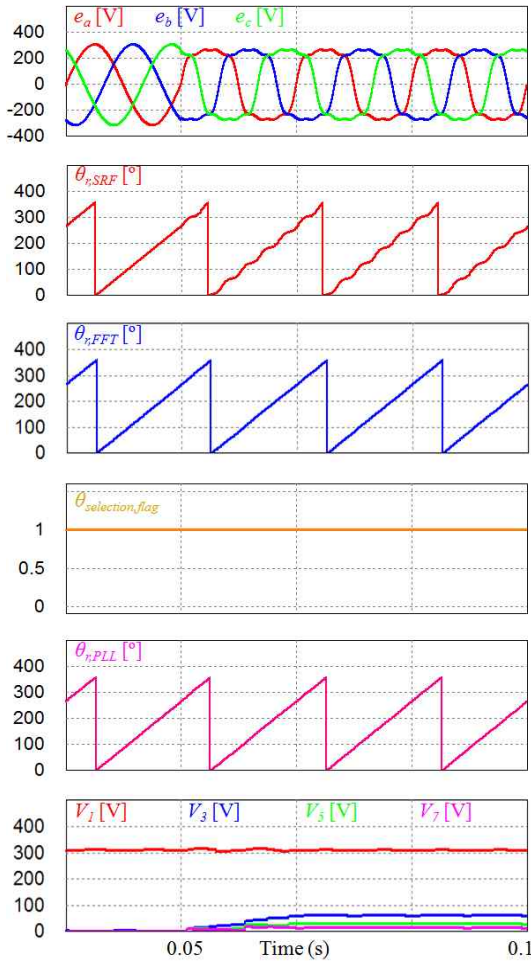


Fig. 6. Simulation results of the proposed PLL algorithm under the harmonic distorted grid voltage.

림 6에서 $\theta_{selection,flag}$ 는 항상 1로 유지되어 최종 계통 전압의 위상 결과는 FFT 기법에 의한 위상 결과를 사용함을 확인할 수 있다. 이는 계통전압이 고조파 왜곡을 포함하지만 주기적 특성을 유지하여 FFT 기법이 계통 전압의 위상을 효과적으로 추종하기 때문이다.

그림 7은 그림 6과 같은 조건의 고조파 왜곡을 가지는 계통전압이 50[ms]에서 120° 만큼의 위상 천이가 발생한 경우 제안된 기법으로 계통전압의 위상을 추종한 결과이다. 고이득의 PI 제어기 B를 사용한 SRF-PLL 방식인 $\theta_{r,SRF}$ 이 계통전압의 위상 변화를 순시적으로 추종하는 반면 FFT 방식인 $\theta_{r,FFT}$ 는 위상천이에 기인한 비주기적 파형의 도입으로 계통전압의 위상을 한 주기 동안 정확히 추종하지 못하게 된다. 이 때 제안된 방식의 식 (6)에 의해 $\theta_{selection,flag}$ 는 계통전압의 위상이 천이된 50[ms]부터 한 주기 동안 0으로 선택되어 결과적인 $\theta_{r,PLL}$ 은 $\theta_{r,SRF}$ 이 된다. 위상천이 발생 후 한 주기가 지난 후에는 비주기성이 제거되어 FFT 기법이 위상을 정확하고 효과적으로 추종할 수 있어 $\theta_{selection,flag}$ 는 다시 1이 되고 결과적인 $\theta_{r,PLL}$ 은 $\theta_{r,FFT}$ 가 된다.

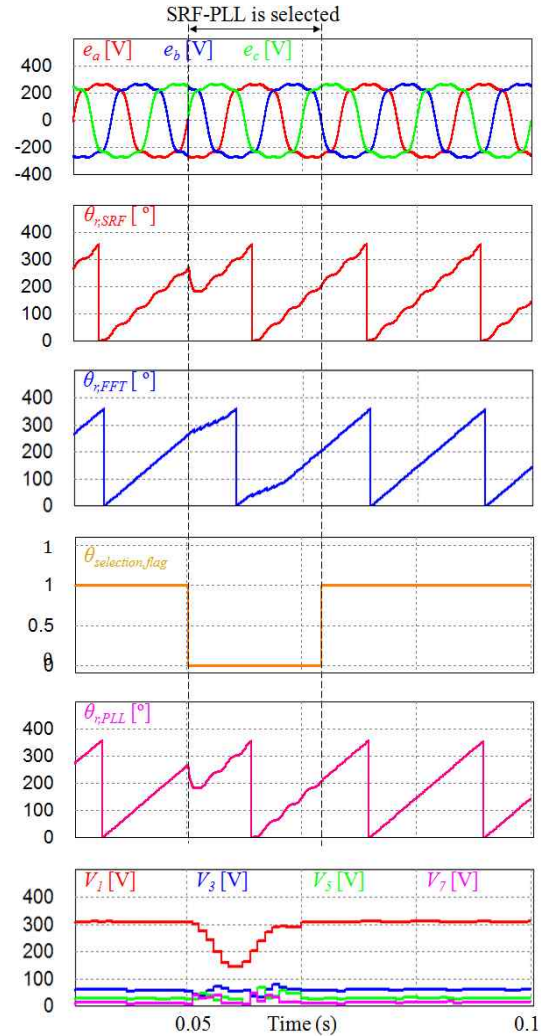


Fig. 7. Simulation results of the proposed PLL algorithm under the phase shift in grid voltage.

그림 8은 계통전압이 0.1[s]에서 불평형 상태를 가질 때 제안된 기법에 의한 계통전압의 위상추종 결과를 나타낸다. 계통전압의 불평형 상태는 0.1[s] 이후에 계통전압 정상분의 10%가 역상분으로 대체되도록 구성하였다. SRF-PLL 방식인 $\theta_{r,SRF}$ 는 불평형에 의한 위상의 왜곡 특성이 관찰되나 FFT 방식인 $\theta_{r,FFT}$ 에서는 계통전압의 위상이 정확히 추종되고 $\theta_{selection,flag}$ 는 항상 1로 유지되어 결과적인 $\theta_{r,PLL}$ 은 FFT 방식에 의한 위상 추종 결과를 사용함을 확인할 수 있다.

그림 9는 0.1[s]에 계통전압의 주파수가 60[Hz]에서 58[Hz]로 변동하는 경우 제안된 기법으로 계통전압의 위상을 추종한 결과이다. 주파수 변동으로 인해 파형의 비주기성이 도입 되었으나 변동 폭이 크지 않아 $\theta_{r,SRF}$ 와 $\theta_{r,FFT}$ 모두 계통전압의 위상을 정확히 추종함을 확인할 수 있다. $\theta_{selection,flag}$ 는 항상 1로 유지되며 결과적인 $\theta_{r,PLL}$ 은 FFT 방식에 의한 위상추종 결과가 사용됨을 확인할 수 있다.

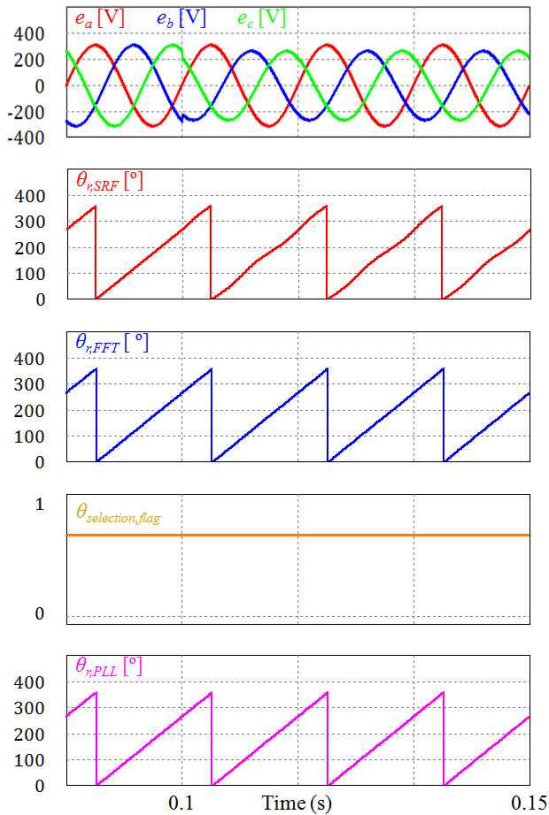


Fig. 8. Simulation results of the proposed PLL algorithm under the unbalanced grid voltage.

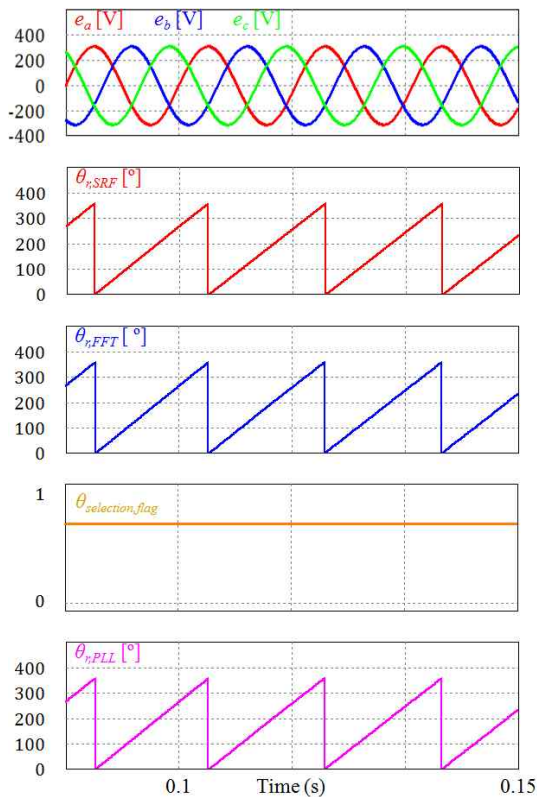


Fig. 9 Simulation results of the proposed PLL algorithm under the frequency drop condition.

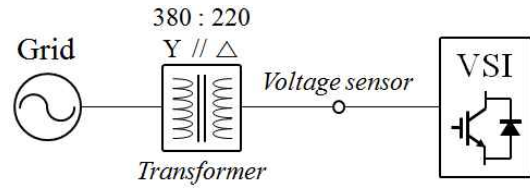


Fig. 10. Configuration of the experimental setup.

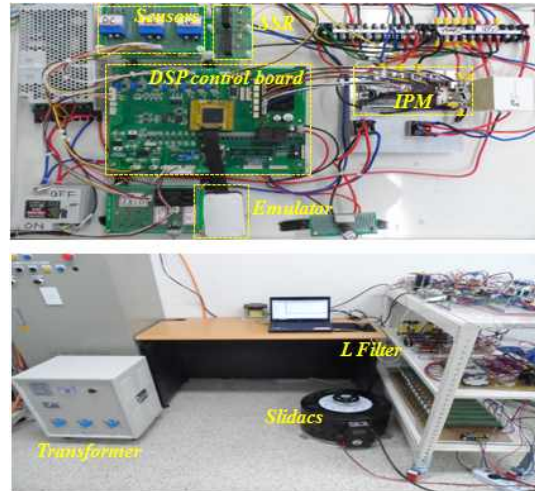


Fig. 11. Experimental test setup of the three-phase grid connected inverter system.

TABLE II
SYSTEM PARAMETERS FOR EXPERIMENTS

Parameter	Value
Grid line-to-line voltage	380 [Vrms]
Transformation ratio	1 : 1
Transformer wiring	Y : Δ
Nominal sampling frequency	10 [kHz]

5. 실험 결과

제안된 PLL 기법이 계통전압의 위상을 효과적으로 추종할 수 있음을 입증하기 위해 표 2에 명시된 시스템 파라미터를 이용하여 실험을 수행하였다. 실험에서 사용된 저역통과필터의 차단주파수 및 δ_ω 는 시뮬레이션과 동일하게 설정되었다.

그림 10은 제안된 PLL 기법의 실험을 위해 사용된 전체 시스템의 구성도를 나타낸다. 그림 11은 전체 시스템 및 하드웨어 제어기의 구성을 나타낸다. 제어기로는 TI사의 DSP TMS320F28335가 사용되었으며 샘플링 시간은 100[μsec]로 설정되었다. 계통과 시스템의 연계에는 권수비 1:1의 3상 Y-Δ 변압기가 사용되었다.

제안된 기법이 계통전압의 위상을 효과적으로 추종함을 입증하기 위해 시뮬레이션과 동일한 조건 하에서 실험을 수행하였다.

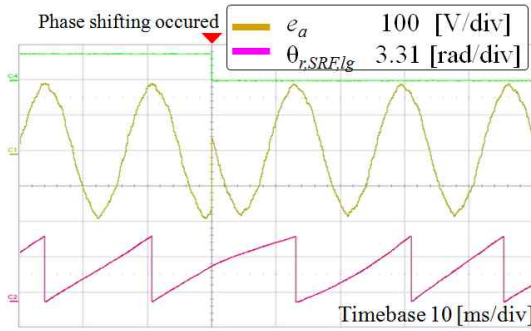


Fig. 12. Experimental result for the SRF-PLL with the PI controller A under the phase shift in grid voltage.

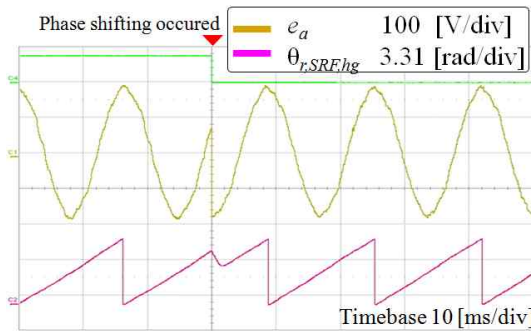


Fig. 13. Experimental result for the SRF-PLL with the PI controller B under the phase shift in grid voltage.

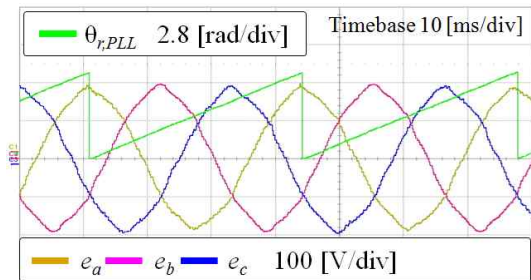


Fig. 14. Experimental result for the proposed PLL algorithm using actual grid voltage.

그림 12와 그림 13은 계통전압의 위상전이가 일어나는 경우 두 개의 다른 PI 제어기 이득을 사용한 SRF-PLL 기법의 계통전압 위상추종 결과를 나타낸다. 그림 12는 a 상 계통전압과 표 1의 PI 제어기 A를 사용했을 때의 위상추종 결과 $\theta_{r,SRF,lg}$ 를 나타내며 그림 13은 a 상 계통전압과 표 1의 PI 제어기 B를 사용했을 때의 위상 $\theta_{r,SRF,hg}$ 를 나타낸다. 그림 2와 그림 3의 시뮬레이션 결과와 유사하게 $\theta_{r,SRF,lg}$ 는 실제 계통전압의 위상을 빠르게 추종하지 못하는 반면 $\theta_{r,SRF,hg}$ 는 실제 계통전압의 위상을 빠르게 추종함을 확인할 수 있다.

그림 14는 실제 3상 계통 전압 e_a , e_b 및 e_c 를 이용하여 제안된 기법으로 추종한 계통전압의 위상추종 결과 $\theta_{r,PLL}$ 를 나타낸다. 변압기를 통과한 실제 3상 계통

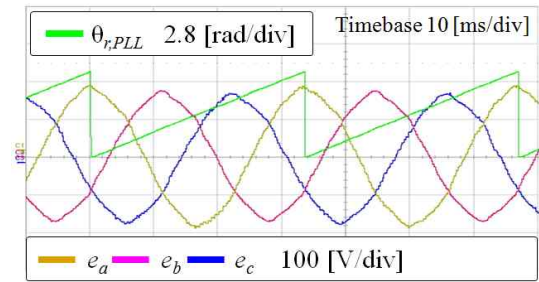


Fig. 15. Experimental result for the proposed PLL algorithm under the unbalanced grid voltage.

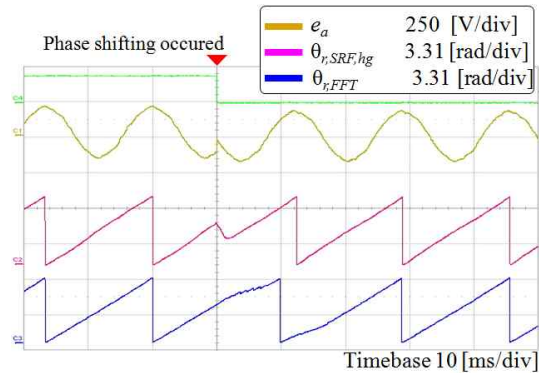


Fig. 16. Experimental result for the proposed PLL algorithm under the phase shift in grid voltage.

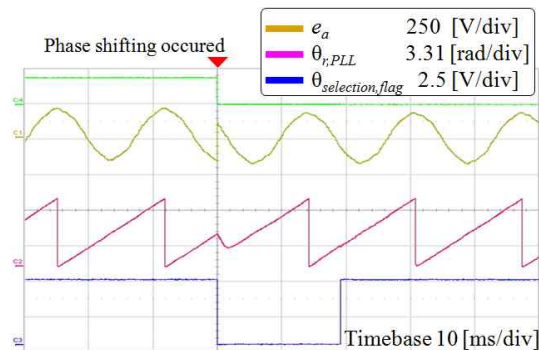


Fig. 17. Experimental result for the proposed PLL algorithm under the phase shift in grid voltage.

전압에 고조파 성분과 불평형 성분이 포함되어 있음을 관찰할 수 있으며 이러한 비이상적 계통전압 하에서도 제안된 기법이 계통전압의 위상을 정확히 추종함을 확인할 수 있다. 이 때 제안된 기법으로 계통전압의 위상을 추종하기 위해 약 $87[\mu\text{s}]$ 의 시간이 소요되었다.

그림 15는 3상 전압에 불평형 상태가 존재하는 경우 제안된 기법으로 추종한 계통전압 위상의 파형 $\theta_{r,PLL}$ 을 나타낸다. 계통전압이 불평형 상태인 경우에도 계통전압의 위상을 왜곡 없이 추종함을 확인할 수 있다.

그림 16과 그림 17은 계통전압에 120° 의 위상전이가 발생한 경우 제안된 기법으로 계통전압의 위상을 추종한 결과를 나타낸다. 그림 16은 a 상 계통전압 e_a ,

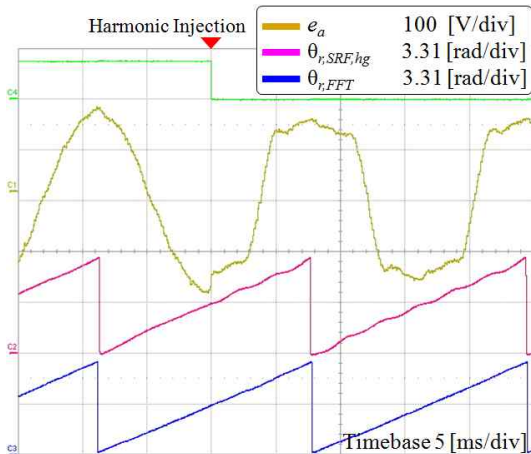


Fig. 18. Experimental result for the proposed PLL algorithm under the harmonic distorted grid voltage.

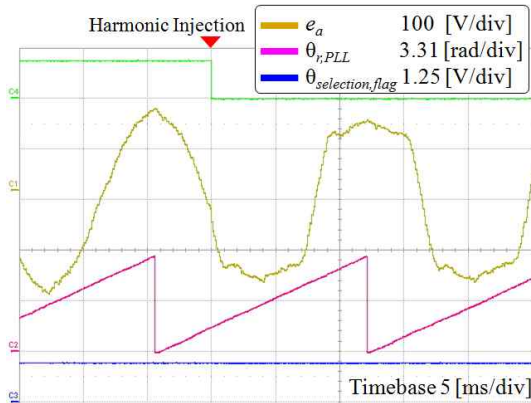


Fig. 19. Experimental result for the proposed PLL algorithm under the harmonic distorted grid voltage.

SRF-PLL을 이용한 위상 $\theta_{r,SRF,hg}$ 및 FFT를 이용한 위상 $\theta_{r,FFT}$ 의 파형을 나타내며 그림 17은 a 상 계통전압 e_a , 식 (6)의 선택변수 $\theta_{selection,flag}$ 및 $\theta_{selection,flag}$ 에 의해 최종 선택된 계통전압의 위상 $\theta_{r,PLL}$ 을 나타낸다. 계통전압의 위상이 천이된 경우 비주기성의 도입으로 FFT 보다 SRF-PLL이 한 주기 동안 계통전압의 위상을 더 정확히 추종하게 되며 이로 인해 $\theta_{selection,flag}$ 는 한 주기 동안 영이 되어 일시적으로 SRF-PLL 기법을 선택하나 그 후 FFT 기법을 선택하게 되며 제안된 기법이 계통전압의 위상을 정확히 추종함을 확인할 수 있다.

그림 18과 그림 19는 순간적으로 계통전압에 유입되는 고조파가 증가하여 왜곡이 심화되는 경우 제안된 기법으로 계통전압의 위상을 추종한 결과를 나타낸다. 그림 18은 a 상 계통전압 e_a , SRF-PLL을 이용한 위상 $\theta_{r,SRF,hg}$ 및 FFT를 이용한 위상 $\theta_{r,FFT}$ 의 파형을 나타내며 그림 19는 a 상 계통전압 e_a , 최종 선택된 계통전압의 위상 $\theta_{r,PLL}$ 및 선택변수 $\theta_{selection,flag}$ 를 나타낸

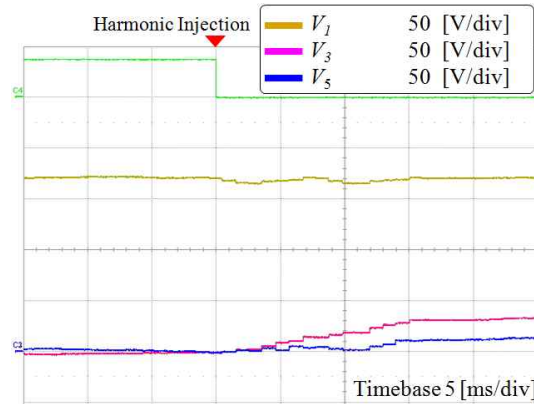


Fig. 20. Calculation results for the fundamental and harmonic components of proposed PLL algorithm.

다. 계통에 유입되는 고조파가 순간적으로 증가하는 경우 SRF-PLL에 의한 추종결과 $\theta_{r,SRF,hg}$ 는 왜곡되지만 FFT를 이용한 위상 추종 결과 $\theta_{r,FFT}$ 는 왜곡 없이 계통전압의 위상을 정확히 추종하게 되며 제안된 기법의 선택함수 $\theta_{selection,flag}$ 는 1을 유지하고 $\theta_{r,PLL}$ 는 FFT 기법을 선택하고 있음을 확인할 수 있다.

그림 20은 그림 18의 조건에서 제안된 방식을 이용하여 계산한 계통전압의 기본과 성분의 크기 V_1 과 고조파 성분의 크기 V_3 및 V_5 를 나타낸다. 제안된 기법이 계통전압 기본과 및 고조파 성분의 크기를 정확히 계산함을 확인할 수 있다.

6. 결 론

본 논문에서는 계통연계 인버터가 비정상 계통에 연결된 경우에도 계통전압의 위상을 정확하고 빠르게 추종하기 위하여 FFT를 이용한 계통전압 위상추종 기법을 제안하였다. FFT 기법으로 인해 연산량이 증가하는 문제를 해결하기 위하여 측정된 계통전압 정보는 나이퀴스트-셰논 샘플링 정리를 만족하는 범위 내에서 전압 정보의 최소 샘플링을 취하여 FFT 연산에 사용되었다. 제안된 기법은 계통 전압의 기본과 및 고조파의 크기와 위상각을 효과적으로 검출할 수 있으며 계통전압이 불평형 상태이거나 주파수 변동 및 고조파로 인해 왜곡된 경우에도 계통전압의 위상을 정확히 추종할 수 있다. FFT 기법으로 계통전압의 위상을 추종할 때 비주기적 외란인 계통전압의 위상천이에 의해 성능이 저하되는 문제를 해결하기 위해 제안된 기법은 비주기적 외란 감지 시 기존의 SRF-PLL의 위상추종 결과를 일시적으로 선택하도록 구성 하였으며, 그 결과 제안된 기법은 계통전압의 비주기적 특성 하에서도 계통전압의 위상을 효과적으로 추종할 수 있다. 제안된 기법이 계통전압의 위상을 효과적으로 추종할 수 있음을 입증하기 위해 DSP TMS320F28335 제어를 이용하여 실험이 수행되었다.

이를 통해 계통전압의 고조파 왜곡, 불평형 및 위상천이 조건에서도 제안된 위상추종 기법이 신속하고 정확하게 계통전압의 위상을 추종할 수 있음을 입증하였다.

이 논문은 2014년도 정부(교육부)의 재원으로 한국연구재단의 기초연구사업 지원을 받아 수행된 것임(NRF-2014R1A1A2056436).

References

- [1] F. Peng, Y. W. Li, and L. Tolbert, "Control and protection of power electronics interfaced distributed generation systems in a customer-driven microgrid," in *Conf Rec. IEEE Power & Energy Society General Meeting*, pp. 1-8, 2009.
- [2] R. Teodorescu, F. Blaabjerg, "Flexible control of small wind turbines with grid failure detection operating in stand-alone and grid-connected mode," *IEEE Transactions on Power Electronics*, Vol. 19, No. 5, pp. 1323-1332, Sep. 2004.
- [3] M. Cichowlas, M. Malinowski, M. P. Kazmierkowski, D. L. Sobczuk, P. Rodriguez, and J. Pou, "Active filtering function of three-phase PWM boost rectifier under different line voltage conditions," *IEEE Transactions on Industrial Electronics*, Vol. 52, No. 2, pp. 410-419, Apr. 2005.
- [4] M. Karimi-Ghartemani and M. R. Iravani, "A method for synchronization of power electronic converters in polluted and variable-frequency environments," *IEEE Transactions on Power System*, Vol. 19, No. 3, pp. 1263 - 1270, Aug. 2004.
- [5] C. H. da Silva, R. R. Pereira, L. E. B. da Silva, G. Lambert-Torres, B. K. Bose, and S. U. Ahn, "A digital PLL scheme for three-phase system using modified synchronous reference frame," *IEEE Transactions on Industrial Electronics*, Vol. 57, No. 11, pp. 3814-3821, Nov. 2010.
- [6] S. Lerdudomsak, M. Kadota, S. Doki, and S. Okum, "Harmonic currents estimation and compensation method for current control system of IPMSM in overmodulation range," in *Conf Rec. IEEE Power Conversion Conference - Nagoya*, pp. 1320-1326, 2007.
- [7] C. Lascu, L. Asiminoaei, I. Boldea, and F. Blaabjerg, "Frequency response analysis of current controllers for selective harmonic compensation in active power filters," *IEEE Transactions on Industrial Electronics*, Vol. 56, No. 2, pp. 337-347, Feb. 2009.
- [8] M. Liserre, R. Teodorescu, and F. Blaabjerg, "Multiple harmonics control for three-phase grid converter systems with the use of PI-RES current controller in a rotating frame," *IEEE Transactions on Power Electronics*, Vol. 21, No. 3, pp. 836-841, May 2006.
- [9] P. Rodriguez, J. Pou, J. Bergas, J. I. Candela, R. P. Burgos, and D. Boroyevich, "Decoupled double synchronous reference frame PLL for power converters control," *IEEE Transactions on Power Electronics*, Vol. 22, No. 5, pp. 584-592, Mar. 2007.
- [10] K. J. Lee, D. Shin, H. J. Kim, J. P. Lee, T. J. Kim, and D. W. Yoo, "Phase-locked loop algorithm using FFT concept for grid synchronization under unbalanced voltage sags," in *Conf Rec. IEEE APEC2013*, pp. 2231-2234, 2013.
- [11] K. J. Lee, J. P. Lee, D. Shin, D. W. Yoo, and H. J. Kim, "A novel grid synchronization PLL method based on adaptive low-pass notch filter for grid-connected PCS," *IEEE Transactions on Industrial Electronics*, Vol. 61, No. 1, pp. 292-301, Jan. 2014.
- [12] S. H. Lee, F. S. Kang, S. H. Lee, S. E. Cho, T. W. Lee, and S. J. Park, "High precise measurement of grid-connected inverter using DFT," *Transactions of Korean Institute of Power Electronics*, Vol. 17, No. 2, pp. 93-98, Apr. 2012.
- [13] C. Lascu, L. Asiminoaei, I. Boldea, and F. Blaabjerg, "High performance current controller for selective harmonic compensation in active power filter," *IEEE Transactions on Power Electronics*, Vol. 22, No. 5, pp. 1826-1835, Sep. 2007.
- [14] S. Haykin and M. Moher, *Introduction to Analog & Digital Communications: Second Edition*, John Wiley&Sons, Inc., pp. 83-88, 2007.
- [15] R. Teodorescu, M. Liserre, and P. Rodriguez, *Grid Converters for Photovoltaic and Wind Power Systems*, John Wiley&Sons, Inc., pp. 58-63, 2011.



김현수(金現秀)

1989년 7월 6일생. 2014년 2월 서울과학기술대 전기정보공학과 졸업. 2014년 3월~현재 동 대학원 전기정보공학과 석사과정.



김경화(金庚和)

1969년 3월 11일생. 1991년 2월 한양대 전기공학과 졸업. 1993년 2월 KAIST 전기및전자공학과 졸업(석사). 1998년 2월 동 대학원 졸업(공박). 1998년~2000년 삼성전자 선임 연구원. 2000년~2002년 KAIST 연구교수. 2002년~현재 서울과학기술대 전기정보공학과 교수. 당 학회 편집위원.