

전류전도모드에 따른 Interleaved ZCT DC-DC Converter의 스위칭 손실 분석

(Switching Losses Analysis of the Interleaved ZCT DC-DC Converter with Current Conduction Modes)

차대중* · 백지은 · 고광철**

(Dae-Joong Cha · Ji-Eun Baek · Kwang-Cheol Ko)

Abstract

In the issues of interleaved topology which have been in limelight as high power converter, various soft-switching methods are studied to reduce switching losses in high power application. The interleaved ZCT converter has an additional filter inductor to reduce losses of diodes during reverse recovery process. However, additional current conduction modes are occurred by the inductor, we need to analyze switching losses with inductor values on each mode. In this paper, current conduction modes and boundary conditions of interleaved ZCT converter are analyzed. In the conclusion, the minimum of switching losses in converter operation modes is analyzed by calculating switching losses.

Key Words : Interleaved DC-DC Converter, ZCT(Zero Current Transition), Switching Loss, High Power Converter

1. 서 론

반도체 스위치의 정격이 높아짐에 따라, 대용량 전 기설비 분야에서의 전력변환장치의 연구 및 개발이 다양하게 진행 중이다[1-2]. 특히 저전압·대전류에 사용하는 DC-DC 컨버터는 대용량 정류기를 위한 역 률개선이나[3], 용접 또는 전기분해, 히터가열 등의 다

양한 산업용 기기의 전력변환에 많이 사용되는 추세 다[4-5].

저전압·대전류에 사용하는 DC-DC 컨버터는 크게 Isolation과 Non-Isolation으로 나뉜다. Isolation 컨버 터는 DC-AC-DC 변환 과정을 거치며, AC-DC 사이 에서 복권변압기를 통해 1차 측과 2차 측을 전기적으 로 분리시킨 컨버터를 의미한다[6]. Isolation 컨버터 는 변환 과정에서 인버터가 필요하기 때문에, 구조적 으로 복잡하고 경제적으로 많은 비용을 요구한다.

반면에 Non-Isolation 컨버터는 구조가 간단하지만, 반도체 스위치가 감당해야하는 전력량이 높아서 Isolation 컨버터보다 잘 사용하지 않는 추세였다. 하 지만 Non-Isolation 컨버터의 스위칭 네트워크를 병

* Main author : Dept. of Electrical Eng., Hanyang Univ., Korea

** Corresponding author : Professor, Dept. of Electrical Eng., Hanyang Univ., Korea
Tel : 02-2220-0348, Fax : 02-2220-1886
E-mail : kwang@hanyang.ac.kr
Received : October 10, 2014
Accepted : November 7, 2014

렬로 구성하여 스위치의 부담을 줄이는 Interleaved converter가 소개되면서, 이 구조에 대한 다양한 연구가 진행 중이다[7-8]. 본 논문에서는 대전력 컨버터로 쓰이는 Interleaved 구조에서 스위칭 손실을 분석하는 연구를 진행하였다.

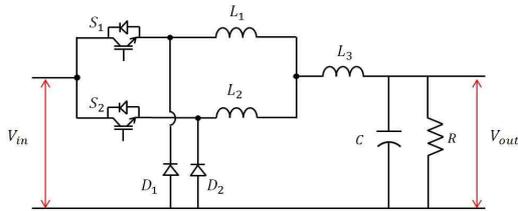


그림 1. Interleaved ZCT buck converter 회로도
Fig. 1. Interleaved ZCT buck converter

그림 1은 Interleaved ZCT buck converter이다[9]. 이 구조는 기존 Interleaved buck converter에 L_3 를 추가함으로써 다이오드 역 회복구간(Reverse Recovery Process)의 손실[10]을 줄이는 Interleaved ZCT converter의 세부적인 연구를 진행하였다.

이 컨버터에서 L_3 는 기존의 컨버터와 다른 추가적인 전류모드를 발생시킨다. 본래 L_3 는 다이오드에 의한 손실을 줄이기 위해 추가되었지만, L_3 가 추가됨으로써 메인 스위치의 손실에도 영향을 미치게 된다.

본 논문에서는 L_3 를 고려한 전류전도모드를 정리하고, 경계모드를 이론적으로 계산하여, 각 모드와 인덕터 크기의 비율에 따라 달라지는 전체 스위칭 손실에 대해 분석하였다.

2. 컨버터의 동작 분석

2.1 3가지 전류전도모드

Interleaved ZCT buck converter의 전류전도모드에 대한 이해를 위해, 각 전류전도모드에서의 인덕터 전류 그래프를 그림 2에서 보여준다. 본 논문에서 제시한 전류전도모드는 L_1 과 L_2 그리고 L_3 에 흐르는 전류가 연속인지 불연속인지에 따라 3가지로 나누어지며, 각 모드에 대한 동작에 대해 다음과 같이 설명한다.

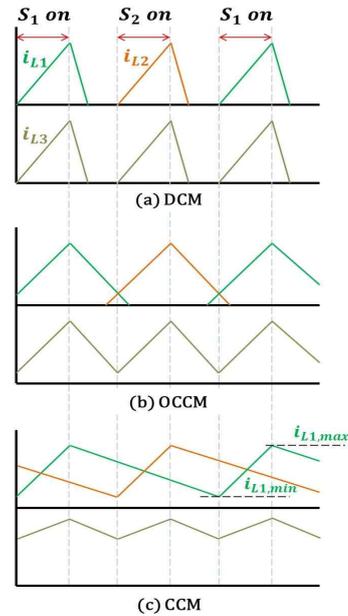


그림 2. 각 모드에서의 인덕터 전류파형
Fig. 2. Inductor current waveform of each mode

① DCM (Discontinuous Conduction Mode)

그림 2의 (a)는 Interleaved ZCT buck converter가 DCM에서 동작할 때, 각 전류 i_{L1} , i_{L2} , i_{L3} 를 보여준다. i_{L1} 과 i_{L2} 는 스위치 S_1 과 S_2 가 번갈아가며 On이 될 때, 각각 L_1 과 L_2 에 흐르는 전류를 나타낸다. 이 모드에서 i_{L1} 과 i_{L2} 는 다음 스위칭 주기가 시작되기 전에 환류 과정을 끝내며, i_{L3} 는 i_{L1} 과 i_{L2} 의 합으로 나타낼 수 있기 때문에, 불연속에서 동작한다.

② OCCM (Output inductor current Discontinuous Conduction Mode)

그림 2의 (b)는 i_{L1} 과 i_{L2} 는 DCM에서 동작하는데, i_{L3} 은 CCM에서 동작하는 OCCM을 보여준다. 이 모드에서 L_1 과 L_2 에 흐르는 환류 전류는 다음 스위치가 On이 될 때까지 흐르며, 이 과정에서 L_3 에 흐르는 전류가 연속적이게 된다. 이 모드는 L_1 과 L_3 또는 L_2 와 L_3 의 인덕터 합의 크기가 전류연속을 위한 경계조건을 만족할 경우 가능하다.

③ CCM (Continuous Conduction Mode)

그림 2의 (c)는 모든 인덕터 전류가 CCM에서 동작할 때를 나타낸다. i_{L1} 과 i_{L2} 는 본래 자신의 스위칭 주

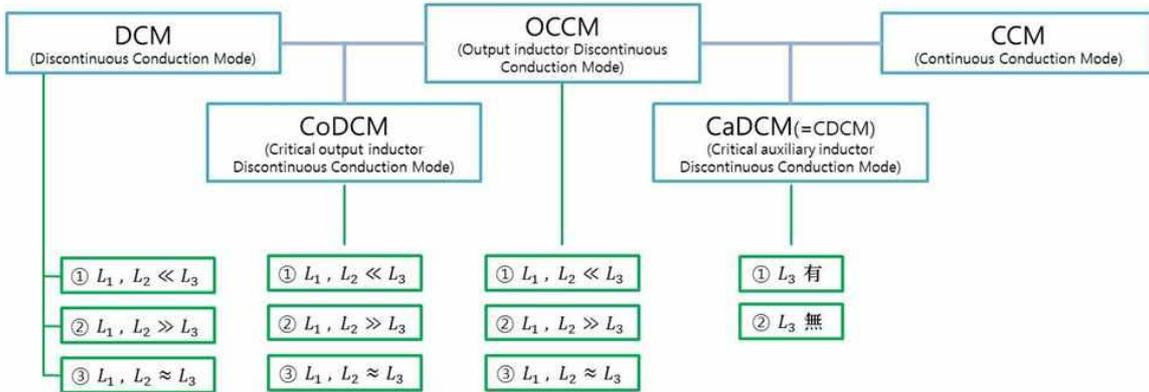


그림 3. Interleaved ZCT converter의 인덕터 값에 따른 다양한 전류전도모드
 Fig. 3. Analysis on current conduction modes with inductor values in the Interleaved ZCT converter

기가 돌아오는 시점까지 전류를 연속적으로 유지한다. 따라서 L_1 과 L_2 가 경계조건을 만족하면 L_3 가 없어도 CCM에서 동작할 수 있다. 또한 L_3 가 없는 경우는 일반적인 Interleaved converter임을 알 수 있다[11].

2.2 전류전도모드의 경계조건

그림 3은 인덕터 값에 따른 다양한 전류전도모드를 보여준다. 여기서 CoDCM(Critical output inductor Discontinuous Conduction Mode)과 CaDCM(Critical auxiliary inductor Discontinuous Conduction Mode)은 각 모드의 경계모드를 나타내며, CaDCM은 일반 Interleaved converter의 CDCM과 같다[12-13].

더 정확한 컨버터 손실해석을 위해, 위에서 소개한 세 가지 전류전도모드에 대한 경계조건을 해석하였다. 먼저 컨버터의 동작에 따른 변수를 다음과 같이 정의하였다.

그림 4는 스위치 s_1 과 s_2 의 신호 파형을 보여준다. 각 스위치 s_1 과 s_2 의 주파수를 f_s , 주기를 T_s 로 정의하면 컨버터의 출력 주파수(f_e , Effective Switching Frequency)는 f_s 의 두 배의 값을 가지며, 주기 T_e 는 T_s 의 0.5배의 값을 가진다. 각 스위치의 듀티비가 주기 T_s 기준으로 D_s 라고 하면, D_s 의 최대값은 0.5가 된다[9]. 따라서 D_s 가 0.25일 때, D_e 는 0.5가 된다.

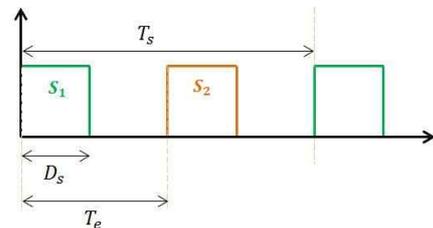


그림 4. 메인 스위치 신호 파형
 Fig. 4. Signals of main switches

세 가지 전도모드에 대한 경계, CoDCM과 CaDCM은 한 주기의 인덕터들의 합에 의해 결정된다. CoDCM이 되기 위한 인덕터 조건은 다음과 같다.

$$L_1 + L_3 = L_1 + L_2 \geq \frac{R(1 - D_e) T_e}{2} \tag{1}$$

위 식은 주기 T_e 에서 듀티비가 D_e 이고, 부하 R 을 가진 일반 buck converter의 경계식과 같다.

OCCM에서 CCM이 되기 위해서는, L_1 과 L_2 에 흐르는 전류가 L_3 를 통해 연속적으로 흘러야 함을 알 수 있다. 즉 i_{L1} 과 i_{L2} 가 자신의 본래 스위칭 주기로 돌아올 때 까지 0으로 떨어지지 않는다면, CCM에서 동작할 수 있다. 따라서 CaDCM에서 인덕터 값은 L_3 의 유무와 무관하며, 이 동작은 L_3 가 없는 일반적인 Interleaved buck converter의 DCM-CCM 사이의 경

계와 같다. L_1 과 L_2 는 같은 값이므로, 본 논문에서는 L_1 에 대해서만 계산하였다. i_{L1} 의 최대 전류와 최소 전류에 대한 관계식은 다음과 같이 구할 수 있다.

$$i_{L1,max} - i_{L1,min} = \frac{D_s T_s}{L_1} (V_{in} - V_{out} - V_{L3}) \quad (2)$$

$$i_{L1,min} - i_{L1,max} = \frac{(1 - D_s) T_s}{L_1} (-V_{out} - V_{L3}) \quad (3)$$

위 식 (2)와 (3)에 의해서, 출력과 입력사이의 관계식은 다음과 같이 계산된다.

$$V_{out} = D_s V_{in} - V_{L3} \quad (4)$$

여기서 CCM에서의 L_3 값은 매우 작거나 없어도 되기 때문에, V_{L3} 은 무시할 수 있으며, 입력과 출력 사이의 관계는 스위치의 듀티비(D_s)로 제어할 수 있다. 위 식을 바탕으로, OCCM에서 CCM을 위한 L_1 과 L_2 의 경계조건을 구하면 다음과 같다.

$$L_1 = L_2 \geq R(1 - D_s) T_s \quad (5)$$

2.3 기타 DC-DC 컨버터의 경계조건

제시한 세 가지 전류전도모드는 ZCT 구조를 가진 다른 DC-DC 컨버터들에서도 나타난다. 이 논문에서는 Boost와 Buck-boost converter에 대해서만 추가적으로 경계조건을 해석하였다. 각 컨버터의 필터 인덕터들의 경계조건은 다음 표 1과 같다.

표 1. 각 컨버터 필터 인덕터의 경계조건
Table 1. Boundary conditions of filter inductor

| 구분 | Interleaved ZCT Boost converter |
|-------|-------------------------------------------------------------|
| CoDCM | $L_1 + L_3 = L_1 + L_2 \geq \frac{R(1 - D_e)^2 D_e T_e}{2}$ |
| CaDCM | $L_1 = L_2 \geq R(1 - D_s)^2 D_s T_s$ |
| 구분 | Interleaved ZCT Buck-boost converter |
| CoDCM | $L_1 + L_3 = L_1 + L_2 \geq \frac{R(1 - D_e)^2 T_e}{2}$ |
| CaDCM | $L_1 = L_2 \geq R(1 - D_s)^2 T_s$ |

3. 시뮬레이션

3.1 시뮬레이션 조건

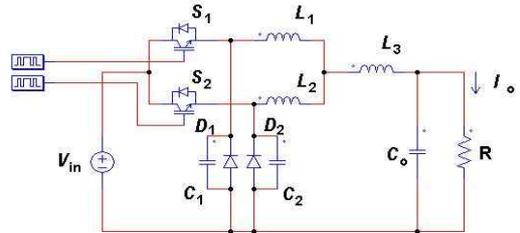


그림 5. 시뮬레이션 회로
Fig. 5. Simulation Circuit

표 2. 시뮬레이션 조건
Table 2. Simulation Condition

| | | | |
|-----------|-------|-------|-----|
| V_{in} | 500V | R | 5Ω |
| V_{out} | 250V | I_o | 50A |
| f_s | 20kHz | | |

Interleaved ZCT buck converter 스위칭 손실 분석을 위한 시뮬레이션 회로를 그림 5에 나타냈다. 회로에서 C_1 과 C_2 는 다이오드 역 회복 특성을 모의하기 위한 기생 커패시터이다. 위에서 제시한 각 모드에서 스위칭 손실을 분석하기 위해, 시뮬레이션 조건을 표 2와 같이 설정하였다.

스위칭 손실을 정확하게 비교하기 위해서 같은 출력을 가지도록 듀티비를 조절하였으며, 인덕터 값은 그림 3에서 분류한 기준과 경계조건 식에 맞추어 표 3에 나타내었다.

3.2 스위칭 손실해석

각 모드에서 스위칭 손실을 해석하기 위해, 다음 식을 사용하였다[14].

$$E_{Loss} = \int_0^{T_s} v_s(t) i_s(t) dt \quad [J] \quad (6)$$

$$P_{Loss} = E_{Loss} \times f_s \quad [W] \quad (7)$$

표 3. 각 모드에서의 스위칭 손실계산
Table 3. Switching Losses on each mode

단위: W

| | DCM | | | CoDCM | | | OCCM | | | CaDCM | | CCM |
|-------------|--------------------------|--------------------------|--------------------------|------------------------------|------------------------------|-------------------------------|----------------------------|----------------------------|----------------------------|-------------------------|------------------------------|-------|
| | ① | ② | ③ | ① | ② | ③ | ① | ② | ③ | ① | ② | |
| | $L_1=1\mu$ $L_3=5\mu$ | $L_1=5\mu$ $L_3=1\mu$ | $L_1=3\mu$ $L_3=3\mu$ | $L_1=1.25\mu$ $L_3=30\mu$ | $L_1=30\mu$ $L_3=1.25\mu$ | $L_1=15\mu$ $L_3=16.25\mu$ | $L_1=1\mu$ $L_3=120\mu$ | $L_1=120\mu$ $L_3=1\mu$ | $L_1=60\mu$ $L_3=61\mu$ | $L_1=125\mu$ $L_3=X$ | $L_1=125\mu$ $L_3=100\mu$ | |
| IGBT ON | 26 | 25.92 | 25.85 | 8.89 | 5.2 | 7.6 | 155.96 | 1.28 | 3.92 | 2.19 | 2.13 | 37.25 |
| IGBT OFF | 520 | 520.25 | 510 | 250 | 250 | 250 | 186.4 | 127.25 | 150.5 | 124.2 | 124.25 | 88.45 |
| IGBT ON/OFF | 546 | 546.17 | 535.85 | 258.89 | 255.2 | 257.6 | 342.36 | 128.53 | 154.42 | 126.39 | 126.37 | 125.7 |
| Diode OFF | 0.23 | 0.23 | 0.23 | 0.44 | 0.02 | 0.03 | 0.54 | 0.06 | 0.12 | 0.35 | 0.43 | 0 |
| 전체 손실 | 546.23 | 546.4 | 536.08 | 259.33 | 255.22 | 257.63 | 342.89 | 128.59 | 154.54 | 126.74 | 126.8 | 125.7 |

여기서 v_s 와 i_s 는 각각 스위치에 걸리는 전압과 전류를 나타낸다. 위 식에 의해서 스위칭 손실을 계산한 결과를 표 3에 정리하였다. 표에서 L_2 는 L_1 값과 같기 때문에 따로 표기하지 않는다.

시뮬레이션 결과를 비교해보면 총 인덕터 값이 작을수록 전반적인 스위칭 손실이 커지며, 인덕터 값이 커질수록 메인 스위치의 전류 증가율이 낮아지기 때문에 스위칭 손실이 작아진다는 것을 알 수 있다. 또한 전체 손실에서 다이오드에 의한 손실은 메인 스위치의 손실에 비해 미세하다는 것을 알 수 있다.

표 3의 OCCM에서는 인덕터 값의 비율에 따라 스위칭 손실이 확연히 다른 것을 알 수 있는데, Interleaved ZCT converter 설계 시에 주의할 필요가 있다.

본래 스위칭 손실은 인덕터 값이 큰 CCM에서 가장 적지만, Interleaved converter는 스위칭 듀티비 제어가 0-0.5 범위에서 가능하기 때문에, 듀티비 대비 높은 출력을 갖는 DCM 범위에서 스위칭을 한다면 어떤 영역에서 스위칭을 할 것인지 확인할 필요가 있다.

4. 결 론

본 논문에서는 대전력 컨버터로 많이 쓰이는 Interleaved DC-DC converter에 스위칭 손실을 줄이

기 위해 L_3 가 추가된 Interleaved ZCT converter에 대해서 연구하였다.

L_3 가 추가되면서 발생하는 전류전도모드를 분류하고, 각 모드의 경계조건 식을 구하였으며, 각 모드에서 스위칭 손실을 계산하여 비교하였다. 마지막으로 시뮬레이션 결과 스위칭 손실은 DCM에서 CCM으로 갈수록 가장 낮게 나오며, OCCM에서 L_1, L_2, L_3 의 비율에 따라 스위칭 손실이 다르다는 것을 확인할 수 있었다.

컨버터는 부하에 따라 CCM 이외의 모드에서 동작할 수 있기 때문에, 다른 모드에서의 손실해석이 필요하다. 따라서 본 논문에서 분석한 결과들이 필터 인덕터 값을 선정하는데 있어서 도움이 될 것으로 기대한다. 또한 대전력에 쓰이는 Interleaved converter는 스위치 제어가 간단하고, 구조가 간단하지만 그만큼 스위치가 받는 부담이 크기 때문에, 가능한 손실을 줄일 필요가 있으며, 가장 큰 메인 스위칭 손실을 줄이는 연구가 필요하다.

References

[1] T. U. Jung, J. Y. Kim, "Development of High Efficiency DC-DC Converter Circuit Topology for Renewable Energy

Application”, Journal of Korea Institute of Illuminating and Electrical Installation Engineers, 24 (1), 2010.

[2] Y. Kim, “A Study of the Zero-Voltage-Switching Three-Level DC/DC Converter using Primary Clamping Diodes”, Journal of Korea Institute of Illuminating and Electrical Installation Engineers, 27 (12), 2013.

[3] T. W. Heo, J. H. Park, T. K. Roh, “Input Current Ripple Improvement on Interleaved Boost Power Factor Corrector Operating in Discontinuous Current Mode”, Journal of Korea Institute of Illuminating and Electrical Installation Engineers, 17 (1), 2003.

[4] I. H. Min, B. Kim, S. C. Rho, “Development of a constant power AC/DC converter for point heaters equipment”, Korean Society for Railway Conference, 2013.

[5] S. J. Jeon, G. H. Cho, “A primary-Side-Assisted Zero-Voltage and Zero-Current Switching Full Bridged DC-DC Converter with Transformer Isolation for Arc Welding”, Journal of Korea Institute of Electrical Engineering, 49B (10), 2000.

[6] S. P. Mun, D. H. Kim, H. W. Lee, “The Characteristics Analysis and Design of High-Frequency Isolated Type ZVZCS PS-PWM DC-DC Converter with Fuel Cell Generation System”, Journal of Korea Institute of Illuminating and Electrical Installation Engineers, 20 (4), 2006.

[7] J. S. Choi, S. Y. Oh, D. H. Chung, S. G. Song, “Development of Boost Type Bidirectional DC/DC Converter with High Efficiency For EV using an Interleave Method”, Journal of Korea Institute of Illuminating and Electrical Installation Engineers, 27 (10), 2013.

[8] J. S. Choi, B. C. Park, D. H. Chung, S. G. Song, “Development of Boost Type Bidirectional DC/DC Converter for EV of Transformer Series Construction”, Journal of Korea Institute of Illuminating and Electrical Installation Engineers, 27 (11), 2013.

[9] M. Ilic, D. Maksimovic, Interleaved Zero-Current-Transition Buck Converter, IEEE Trans. Indust. Appl., 23 (6), 2007.

[10] O. Al-Naseem, R.W. Erickson, P. Carlin, Prediction of Switching Loss Variations by Averaged Switch Modeling, Applied Power Electronics Conference and Exposition, 2000.

[11] S. K. Kwon, S. Bishwajit, Design and Control of Interleaved Buck Converter in High Power Applications, Journal of the Institute of signal processing and systems, 8 (3), 2007.

[12] O. S. Carlos Marcelo, R. P. Jose, L. H. Helio, A ZCT Auxiliary Commutation Circuit for Interleaved Boost Converters Operating in Critical Conduction Mode, IEEE Trans. Power Electron., 17 (6), 2002.

[13] I. Takuya, M. Yoshio, Power Factor Correction using Interleaving Technique for Critical Mode Switching Converters, Power Electronics Specialists Conference, 1998.

[14] A. Daniel, K. Samir, P. Marcelo, R. Jose, W. Bin, Switching Loss Analysis of Modulation Methods Used in Neutral Point Clamped Converters, Energy Conversion Congress and Exposition, 2009.

◇ 저자소개 ◇



차대중(車大中)

1973년 9월 26일생. 1996년 한밭대 제어계측공학과 졸업. 2009년 건축전기설비기술사 및 프로젝트관리전문가 자격취득(미 PMI). 2012년 한양대 공학대학원 전기공학과 졸업(석사). 현재 한양대 일반대학원 전기공학과 박사과정 및 (주)한양건축주택사업본부 기술개발팀 근무.



백지은(白智恩)

1988년 5월 16일생. 2012년 호서대 공대 전기공학과 졸업. 2012년~현재 한양대 일반대학원 전기공학과 석·박사통합과정.



고광철(高光哲)

1959년 1월 31일생. 1982년 한양대 공대 전기공학과 졸업. 1986년 동경공업대학 대학원 전기전자공학과 졸업(석사). 1989년 동 대학원 전기전자공학과 졸업(박사). 1990~1995년 가천대 전기공학과 조교수. 1995~2005년 한양대 전기공학과 조교수/부교수. 2005년~현재 한양대 전기·생체공학부 교수.