

유도 가열용에 사용되어지는 새로운 부분공진형 영전압 스위칭 PWM 고주파 인버터

New Partial Resonant Zero Voltage Switching PWM High Frequency Inverter using Induction Heating

정 영 수* · 문 상 필** · 박 한 석†
(Young-Su Jung · Sang-Pil Mun · Han-Seok Park)

Abstract - This paper presents a newly proposed prototype of voltage-fed half-bridge partial resonant zero voltage switching PWM inverter operating at a constant frequency variable power regulation scheme, which is more suitable and acceptable for induction heated(IH) cooking appliances. This application-specific high frequency inverter circuit topology using a new generation specially-designed IGBTs can operate under a principle of a fixed frequency ZVS-PWM strategy. The operating principle of a new partial resonant inverter circuit is described on the basis of its computer-aided simulation analysis, its including steady-state operating characteristics.

Key Words : ZVS-PWM, Induction heated(IH), Asymmetrical PWM, Partial resonant, High frequency inverter

1. 서 론

과워 최근 소프트 스위칭 고주파 전력전자 기술은 고주파 스위칭 동작시에 전력 반도체 장치의 손실이 적고, 전자노이즈가 감소 할 수 있는 새로운 기술로 주목 받고 있으며, 이러한 기술은 가전·가전 기기 응용 및 업무 기기 응용에 있어서 산업 응용 분야에 도입되어지고 있다. 그 중에서도 식품 가공·조리용 유도 가열 인버터와 전자렌지용 마그네트론 구동 고주파 인버터, 형광등이나 HID 램프 점등용 고주파 인버터, 태양광 발전 시스템용 고주파 링크 DC-DC 컨버터 등을 중심으로 한 기술 개발이 활발하게 연구되어지고 있다. 이미 유도 가열 조리용에 1석형 싱글 엔디드 전압 공진 ZVS-PFM 고주파 인버터를 비용적 측면에서 널리 사용되고 있다. 그뿐만 아니라 멀티 버너 방식으로 구성된 전기밥솥이나 전기밥솥과 전자레인지의 복합 기기에서는 PFM 제어에 의한 출력 조절에 따른 주파수 차이에 기초한 전자소음이 발생하는 등 실제 응용상의 문제점도 있다[1].

이 문제점을 해결하기 위하여 1석형 싱글 엔디드 ZVS-PFM 인버터에 전압 클램프 액티브 커패시터 스너버를 부가한 ZVS-PWM 방식이나 하프 브리지 ZVS 방식 또한 대용량용 풀-브리지 ZVS 인버터 등 회로 토폴로지의 연구가 진행되고 있다. 이러한 1석형 싱글 엔디드 전압 공진형 고주

파 인버터는 가정용 220[V]의 상용 계통에 적용되어 있는 IGBT의 피크 내압 허용 범위가 제한되어 고출력 응용에는 어려움이 많다[2-5].

본 논문에서는 상용 계통 220[V]에 적용할 수 있는 전압형 고주파 ZVS 공진 인버터에 PWM 제어 기능을 가진 부분 공진형 ZVS-PWM 고주파 인버터 회로의 토폴로지를 제안하고, 그 회로의 동작 원리 및 특징에 대해 서술하고자 한다. 또한 본 논문에서는 이러한 새로운 회로 토폴로지에 대한 제어 변수, 회로 매개 변수 부하계를 도입하여 유도 가열계에 자속 변압기 회로 모델을 도입한 형태로 컴퓨터 시뮬레이션을 통하여 동작 현상을 서술하고 증명하였다.

2. 제안한 부분공진형 영전압 스위칭 PWM 고주파 인버터의 토폴로지

2.1 회로 토폴로지(1)

그림 1은 PWM 제어 기능을 가진 ZVS 부분 공진형 고주파 인버터의 주 회로를 나타낸 것이다. 이 회로는 단상 220[V]계의 다이오드 정류 컨버터, 고주파 전류 성분 제거용 인덕터 L_{20} 와 고주파 바이패스용 커패시터 C_{20} 로 이루어진 필터 회로, 전압형 2석 싱글 엔디드 푸시-풀 ZVS-PWM 인버터, 유도 가열용 워크 코일, 피 가열 물체(냄비 또는 밥솥)로 구성된 부하 회로로 이루어져 있다. 그리고 스위치 $Q_1(S_1/D_1)$ 과 스위치 $Q_2(S_2/D_2)$ 는 스위칭 파워 반도체 디바이스(역저지 다이오드가 부착된 IGBT)이며, 부하는 일반적으로 유도 가열 밥솥, 유도 가열 조리기, 유도 가열 운수기에 적용되는 유도 가열 부하(일차측 워크 코일과 이차측 전자 유도 가열)로 가열 워크 코일과 특수 구조의 적층 충전체 피 가열 물체(L_2-R_2 , L_1 , M)를 트랜스 모델의 전기 회로로 표시할 수 있다.

† Corresponding Author : Dept. of Electrical Engineering, Pukyong National University, Korea

E-mail : phanseok@pknu.ac.kr

* Dept. of Electrical Engineering, Pukyong National University, Korea

** Dept. of Electrical Engineering, Masan University, Korea

접수일자 : 2015년 10월 29일

수정일자 : 2015년 11월 16일

최종완료 : 2015년 11월 24일

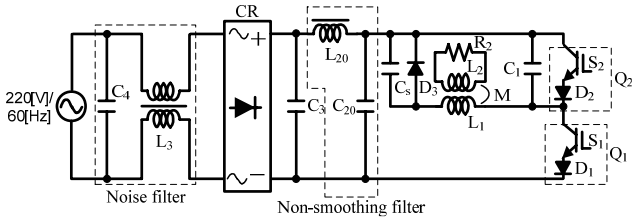


그림 1 PWM 제어 기능을 가진 ZVS 부분 공진형 고주파 인버터(회로 토폴로지(1))

Fig. 1 ZVS partial resonant high frequency inverter with a PWM control function(circuit topology(1))

그림 1에서 고주파 인버터의 구성 요소는 상용 교류 전원 220[V]계의 정류 회로부 CR과 스위치 Q_1, Q_2 , 역저지 다이오드 D_1, D_2 , 여자 가열 코일 L_1 , 고주파 스위칭 동작에 따라 발생하는 고주파 전류 억제용 인덕터 L_{20} 과 고주파 전류 성분을 환류시키는 바이패스용 커패시터 C_{20} , 제 1 공진 커패시터 C_1 , 전압 클램프를 실현하는 제 2 공진 커패시터 C_s , 역저지 스위치 Q_2 로 구성된다. 또한, 가열 용 워크 코일과 피 가열 물체와의 상호 인덕턴스는 M 으로 하였다.

그림 2는 PWM 제어 기능을 가진 ZVS 부분 공진형 고주파 인버터(회로 토폴로지(1))의 각 모드 별 동작 파형을 나타낸 것이다. 각 모드별 동작 파형의 해석은 다음과 같다.

○ 모드 1

우선 어느 시각에서 S_1 을 선택한다. 이 때 워크 코일 L_1 에 에너지가 축적되는 동시에 부하에서 에너지가 소비된다. 이때 커패시터 C_1 에는 정류 회로부 CR의 출력 직류 전압 E_d 가 충전되어있다.

○ 모드 2

모드 2는 정해진 시간 T_{ON1} 에서 스위치 S_1 을 턴-온하면 인버터의 전력이 제어되는 모드이다. 이때 커패시터 C_1 에서 에너지가 충전되기 시작한다.

○ 모드 3

모드 3은 커패시터 C_1 의 전압 V_{C1} 이 0이 되면, 보조 스위치 S_2 가 도통되는 모드이다. 이때, 보조 스위치 S_2 는 ZVS 턴-오프가 실현된다.

○ 모드 4

모드 4는 인버터의 한주기 시간이 경과하면 스위치 Q_2 의 게이트에 오프 신호를 주는 모드이다. 이때 회로에 흐르는 전류는 커패시터 C_1 에 충전되는 반해 커패시터 C_2 에서는 방전되기 시작한다. 그리고 커패시터 C_1 의 단자 간 전압이 직류 전압 E_d 가 될 때 스위치 S_2 는 ZVS 턴-온이 된다.

이상의 동작을 주기적으로 반복한다. 그림 3은 $Q_1(S_1/D_1)$ 과 $Q_2(S_2/D_2)$ 에 미치는 게이트 펄스 신호의 타이밍 시퀀스를 나타낸 것이다. 그림 3에서 알 수 있듯이 출력 전압의 제어는 일정한 주파수에서 시비율 $Duty(T_{ON1}/T_0)$ 를 변화시킴으로써 출력 전력을 변화시킬 수 있으며, 본 논문에서는

Q_1, Q_2 는 비대칭 PWM 제어를 한다.

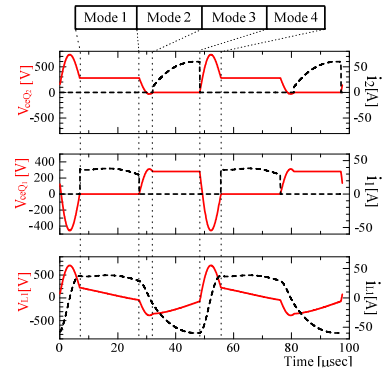


그림 2 회로 토폴로지(1)의 각 모드별 동작 파형($P_m=4[kW]$)

Fig. 2 The each mode operation waveforms of the circuit topology(1)($P_m=4[kW]$)

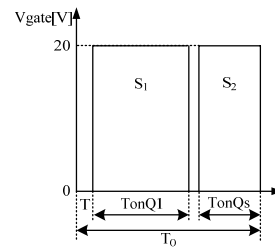


그림 3 게이트 펄스 신호의 타이밍 시퀀스도

Fig. 3 The timing sequence of the gate pulse signals

회로 토폴로지(1)의 특징을 정리하면 다음과 같다.

- ① 일정한 주파수에서 출력 전력 제어 가능하기 때문에 여러대의 인버터로 운전할 경우에 동작 주파수 차이로 인해 상호 전자기 간섭음이 발생하여 출력 전력 제어가 어렵다.
- ② 스위치 S_1, S_2 는 턴-온시와 턴-오프시에는 ZVS가 가능하므로 스위칭 손실이 적다.
- ③ 1석 싱글 엔디드 부분 공진 ZVS 인버터보다 넓은 출력 전력 제어 범위와 넓은 부하 변화에 대응이 가능하다.
- ④ 스위치의 인가전압이 1석 싱글 엔디드 부분 공진 ZVS 인버터보다 낮다.
- ⑤ 사용하는 파워 반도체 디바이스(IGBT)의 정격 용량이 최대까지 사용 가능하다.

그림 1의 회로에서 표 1과 같이 각 매개 변수를 변화시키면 스위치 S_1 의 턴-온시에 완전히 ZVS되지 않는 동작 영역이 나타난다. 이 모드를 단락 동작 모드라고 부른다. 이 단락 동작 모드가 발생하는 것은 모드 4에서 제 1 공진 커패시터 C_1 을 직류 전압 E_d 까지 충전 할 수 없는 상태에서 스위치 S_1 를 턴-온하기 때문이다. 이러한 단락 동작 모드는 스위치의 온 또는 오프의 일부만 ZVS 동작을 하지 아니지만 다른 스위칭시에는 모두 ZVS를 하고 있기 때문에 전력 반도체 디바이스의 스위칭 손실은 전체적으로 ZVS 모드가 동작하는 것 보다는 약간 크지만, 하드 스위칭 모드보다 적다. 그림 4는 단락 동작 모드일 때의 스위치 S_1 과 S_2 의 전압

과 전류의 파형을 나타낸 것이다.

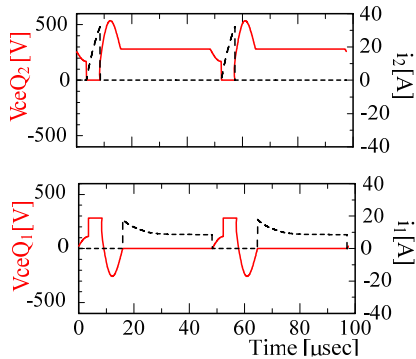


그림 4 스위치 S₁과 S₂의 전압과 전류의 파형 (단락 동작 모드일 때, P_{in}=570[W])

Fig. 4 The voltage and current waveform of switches S₁ and S₂(when the short-circuit operating mode, P_{in}=570[W])

2.2 회로 토폴로지(II)

그림 5는 PWM 제어 기능을 갖춘 영전압 소프트 스위칭 부분 공진형 고주파 인버터의 주 회로를 나타낸 것이다. 이 방식은 그림 1의 회로 토폴로지(I)에서 서브 스위치 Q₂에 역도통 다이오드 D₂를 추가한 것이며, 다른 구성은 동일하다.

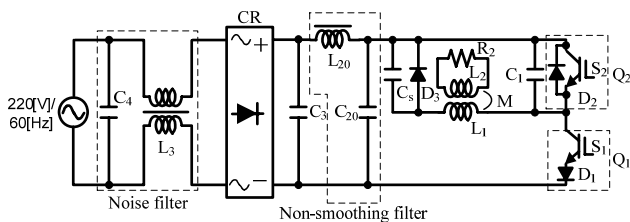


그림 5 PWM 제어 기능을 가진 ZVS 부분 공진형 고주파 인버터(회로 토폴로지(II))

Fig. 5 ZVS partial resonant high frequency inverter with a PWM control function(circuit topology(II))

그림 6은 그림 5의 회로에서 입력측을 직류 전압 E_d로 변환한 고주파 인버터의 각 모드별 동작 파형을 나타낸 것이다. 그림 6에서 회로 토폴로지(I)과 동일한 모드 1, 모드 2, 모드 4는 제외하고 다른 모드 3만 다음과 같이 해석하였다.

○ 모드 3a

커패시터 C₁의 전압 V_{C1}가 0이 되면, 보조 스위치 S₂와 역도통 다이오드가 순방향 바이어스 전압이 되므로 D₂가 도통 모드 3a에 들어간다. 또한 역도통 다이오드 D₂의 도통 기간 동안 스위치 Q₂에 구동 신호를 인가한다.

I_{D2}가 0이 될 때 스위치 Q₂를 선택하고 모드 3b에 옮긴다. 이 때, 보조 스위치 S₂는 ZVS & ZCS 턴-온이 실현된다. 이상의 동작을 주기적으로 반복하며, 그림 6에서 알 수 있듯이 출력 전압의 제어는 일정한 주파수에서 시비율(T_{ON1}/T₀)

를 변화시킴으로써 출력 전력을 변화시킬 수 있으며, 본 논문에서는 스위치 S₁과 S₂가 비대칭 PWM 제어를 한다.

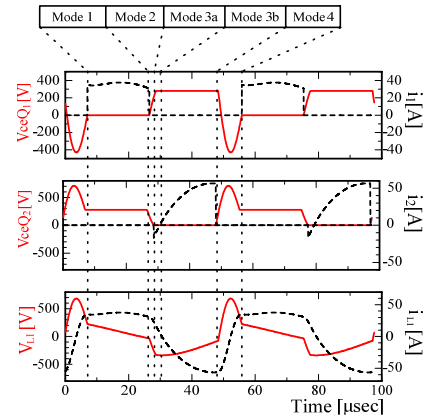


그림 6 회로 토폴로지(II)의 각 모드별 동작 파형(P_{in}=4[kW])
Fig. 6 The each mode operation waveforms of the circuit topology(II)(P_{in}=4[kW])

회로 토폴로지(II)의 특징을 정리하면 다음과 같다.

- ① 일정한 주파수에서 출력 전력 제어 가능하기 때문에 여러대의 인버터로 운전할 경우에 동작 주파수 차이로 인해 상호 전자기 간섭음이 발생하여 출력 전력 제어가 어렵다.
- ② 스위치 S₁, S₂는 턴-온시 ZVS & ZCS, 턴-오프시에는 ZVS가 가능하므로 스위칭 손실이 하드 스위칭에 비해 적다.
- ③ 1석 싱글 엔디드 부분 공진 ZVS 인버터보다 넓은 출력 전력 제어 범위와 넓은 부하 변화에 대응이 가능하다.
- ④ 스위치의 인가전압이 1석 싱글 엔디드 부분 공진 ZVS 인버터보다 낮다.

그림 5의 회로에서 각 매개 변수를 변화시키면 단락 동작 모드가 나타나며, 그림 7는 단락 동작 모드일 때의 스위치 S₁과 S₂의 전압과 전류의 파형을 나타낸 것이다.

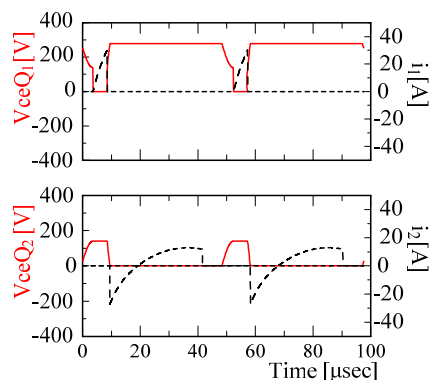


그림 7 스위치 S₁과 S₂의 전압과 전류의 파형 (단락 동작 모드일 때, P_{in}=570[W])

Fig. 7 The voltage and current waveform of switches S₁ and S₂(when the short-circuit operating mode, P_{in}=570[W])

2.3 회로 토폴로지(III)

그림 8은 PWM 제어 기능을 갖춘 영전압 소프트 스위칭 부분 공진형 고주파 인버터의 주 회로를 나타낸 것이다. 이 방식은 그림 5의 회로 토폴로지(II)에서 주 스위치 Q₁에 역도통 다이오드D₁을 추가한 것이며, 다른 구성은 동일하다.

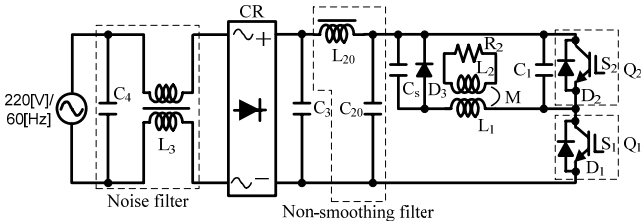


그림 8 PWM 제어 기능을 가진 ZVS 부분 공진형 고주파 인버터(회로 토폴로지(III))

Fig. 8 ZVS partial resonant high frequency inverter with a PWM control function(circuit topology(III))

그림 9은 그림 8의 회로에서 입력측을 직류 전압 E_d로 변환한 고주파 인버터의 각 모드별 동작 파형을 나타낸 것이다. 그림 9에서 회로 토폴로지(I)과 동일한 모드 1, 모드 2, 모드 3, 모드 4는 제외하고 추가된 모드 5만 다음과 같이 해석하였다.

○ 모드 5

커패시터 C₁의 전압 V_{C1}이 직류 전압 E_d가 되면, 주 스위치 S₁의 역도통 다이오드가 순방향 바이어스 전압이 되므로 D₁이 도통 모드 5에 들어간다. 또한 다이오드 D₁의 도통 기간 동안 S₁의 구동 신호를 넣어 둔다. 다이오드 D₁의 전류가 제로가 되면 다시 모드 1이 된다. 이상의 동작을 주기적으로 반복하며, 그림 9에서 알 수 있듯이 출력 전압의 제어는 일정한 주파수에서 시비율(T_{ON1}/T₀)를 변화시킬 수 있으며, 본 논문에서는 스위치 S₁과 S₂가 비대칭 PWM 제어를 한다.

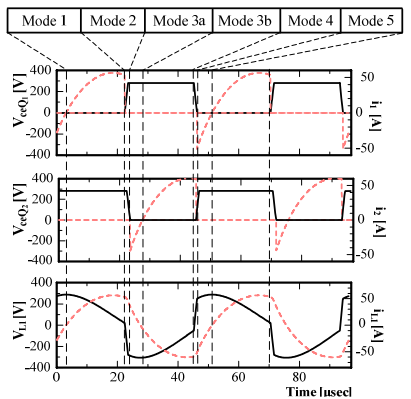


그림 9 회로 토폴로지(III)의 각 모드별 동작 파형(P_{in}=4[kW])

Fig. 9 The each mode operation waveforms of the circuit topology(III)(P_{in}=4[kW])

회로 토폴로지(III)의 특징을 정리하면 다음과 같다.

- ① 각 스위치에 걸리는 최대 전압은 직류 전압 E_d를 넘지 않는다.
- ② 일정한 주파수에서 전력 제어 가능하기 때문에 여러 대의 인버터의 동작 주파수 차이에 의한 상호 간섭음이 발생하기 어렵다.
- ③ 스위치 S₁, S₂는 턴-온시 ZVS & ZCS, 턴-오프시에는 ZVS가 가능하므로 스위칭 손실이 하드 스위칭에 비해 적다.
- ④ 1석 싱글 엔디드 부분 공진 ZVS 인버터보다 넓은 출력 전력 제어 범위와 넓은 부하 변화에 대응이 가능하다.
- ⑤ 스위치의 인가전압이 1석 싱글 엔디드 부분 공진 ZVS 인버터보다 낮다.

그림 8의 회로에서 각 매개 변수를 변화시키면 스위치 S₁의 턴-온시에 완전히 ZVS되지 않는 단락 동작 모드가 나타나며, 그림 10은 단락 동작 모드일 때의 스위치 S₁과 S₂의 전압과 전류의 파형을 나타낸 것이다.

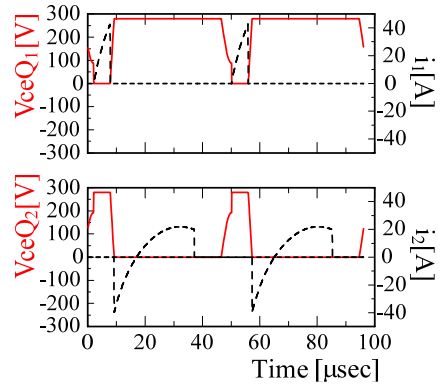


그림 10 스위치 S₁과 S₂의 전압과 전류의 파형 (단락 동작 모드일 때, P_{in}=570[W])

Fig. 10 The voltage and current waveform of switches S₁ and S₂(when the short-circuit operating mode, P_{in}=570[W])

2.4 ZVS 영역과 비교 검토

표 1은 제안한 회로의 컴퓨터 시뮬레이션에 사용되는 설계 파라미터를 나타낸 것이며, 표 2는 각 제안 회로의 ZVS 동작이 가능한 영역을 비교한 것이다.

그리고 표 3과 4는 각 전력 반도체 소자인 IGBT에 걸리는 전압과 전류의 피크 값을 나타낸 것이다. 이를 통해 PWM 제어 특성과 ZVS 영역을 그림 11에서 그림 13와 같이 나타내었다.

표 1 설계 회로 파라미터

Table 1 Circuit design parameters

가변 매개 변수	값
제1 공진 커패시터 C ₁	0.20[μF]
제2 공진 커패시터 C ₂	3.00[μF]
부하 매개 변수 τ	9.00[μsec]
전자 결합 계수 k	0.78

표 2 ZVS 가능 영역 비교

Table 2 ZVS area compare

회로방식	시비율	ZVS 동작시 가변전력[kW]
회로 I	0.25 ~ 0.45	2.0 ~ 4.0
회로 II	0.22 ~ 0.40	2.0 ~ 4.0
회로 III	0.18 ~ 0.43	1.5 ~ 4.0

표 3 주 스위치 전압과 전류의 피크값 비교

Table 3 The peak value comparing of the main switching voltage and current

회로방식	주 스위치에 걸리는 전압 [V]	주 스위치에 흐르는 전류[A]
회로 I	620(D ₁ =500)	46
회로 II	280(D ₁ =450)	45
회로 III	280	56

표 4 서브 스위치 전압과 전류의 피크값 비교

Table 4 The peak value comparing of the sub-switching voltage and current

회로방식	서브 스위치에 걸리는 전압[V]	서브 스위치에 흐르는 전류[A]
회로 I	800(D ₂ =350)	60
회로 II	700	56
회로 III	280	65

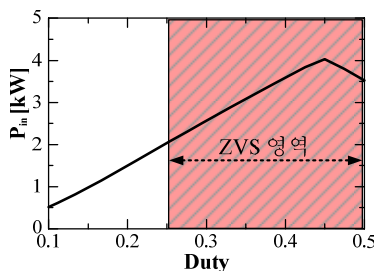


그림 11 PWM 제어 특성과 ZVS 영역 I

(회로 토폴로지(I), L₁=68[μH])

Fig. 11 PWM control characteristics and ZVS region I

(circuit topology(I), L₁=68[μH])

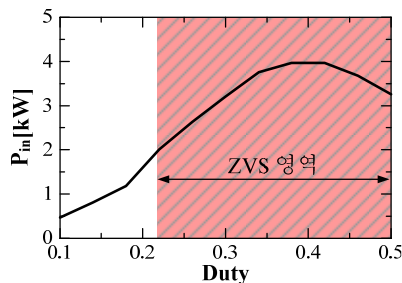


그림 12 PWM 제어 특성과 ZVS 영역 II

(회로 토폴로지(II), L₁=70.5[μH])

Fig. 12 PWM control characteristics and ZVS region II

(circuit topology(II), L₁=70.5[μH])

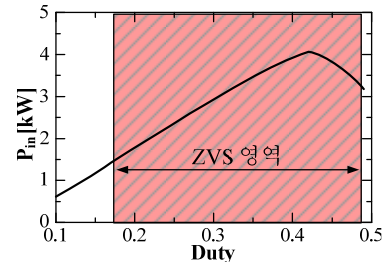


그림 13 PWM 제어 특성과 ZVS 영역 III

(회로 토폴로지(III), L₁=53[μH])

Fig. 13 PWM control characteristics and ZVS region III

(circuit topology(III), L₁=53[μH])

3. 결 론

본 논문에서 제안한 비대칭 PWM 고주파 부분 공진 ZVS 인버터 회로 토폴로지(I, II, III)를 통해 다음과 같은 결과를 얻었다.

- ① 유도 가열용 일정 주파수 영전압 소프트 스위칭 ZVS-PWM 부분 공진형 고주파 인버터 회로의 동작 원리 및 특징에 대해 서술하였다.
- ② 제안 회로는 기존의 1석형 싱글 엔디드 ZVS-PFM 고주파 인버터에 비해 파워 반도체 스위칭 소자(IGBT)의 전압과 전류의 피크값을 억제 할 수 있어 스위칭 동작시 발생하는 손실을 저감할 수 있다. 그리고 220[V] 배전 계통에서의 고주파 출력으로 충분히 적용이 가능한 것을 확인하였다.
- ③ 일정한 주파수 출력 제어가 가능하기 때문에 부하계의 유도 가열 철판 전류 침투 깊이가 일정하여 불평에 의한 상호 간섭이 없는 것을 확인하였다.
- ④ 파워 반도체 스위칭 소자(IGBT)에 걸리는 전압과 전류의 피크값을 비교하고 각 회로에서 특징을 서술하였다.

이러한 결과를 통해서 제안된 인버터의 각 회로 토폴로지 중 회로 토폴로지(III)가 가장 ZVS 영역이 넓고 파워 반도체 스위칭 소자(IGBT)에 걸리는 피크값이 낮은 방식임을 정량적으로 확인하였으며, 추후에 실험을 통하여 타당성을 증명할 후 이를 조리용 전기 밥솥이나 전자렌지용 인버터에 적용하면 유효할 것으로 사료된다.

References

[1] OMORI Hideki, "Generic Circuit Topologies and Their Performance Evaluations of Single-Ended Resonant High-Frequency Inverters for Induction-Heated Cooking Appliances", IEEJ Transactions on Sensors and Micromachines 117(2), 150-158, 1997

[2] O. Kiyoshi, O. Hideki, Y. Hidekazu, I. Kiyoshi "Quasi-Resonant Zero voltage Soft Switching PWM High Frequency Inverter and its Computer Aided

Analysis of Characteristics”, Technical report of IEICE. Energy engineering in electronics and communications 97(366), 49-56, 1997

- [3] T. Aoki, Y. Nozaki, Y. Kuwata, and T. Koyashiki, “A Quasi-Resonant DC Link PWM Inverter”, Proceedings of IPEC Yokohama, pp.1203-1208, 1995.
- [4] M.D. Bellar, T.S. Wu, A. Tchamdjou, J.Mahdavi, and M. Ehsani, “A Review of Soft-Switched DC-AC Converters”, IEEE Trans.on Industry Applications, Vol.34, No.4, pp.847-860, 1998.
- [5] Busse, J. Erdman, R. J. Kerkman, D. Schlegel, and G. Skibinski, “Bearing Currents and Their Relationship to PWM Drives”, IEEE Trans. on Power Electronics, Vol.12, No.2, pp.243-252, 1997.

저 자 소 개



정 영 수 (鄭 永 守)

1968년 2월 9일생. 2000년 2월 동의과학대학교 전기과 졸업. 2014년 9월 부경대학교 산업대학원 전기공학과 졸업(석사). 2014년 9월~현재 부경대학교 대학원 전기공학과 박사과정 재학 중. 2006~ 현재 이호전설(주) 설계부 이사. 현 본 학회 정회원



문 상 필 (文 相 弼)

1975년 2월 9일생. 1997년 부경대 전기공학과 졸업. 1999년 경남대 대학원 전기공학과 졸업(석사). 2003년 동 대학원 전기공학과 졸업(박사). 2010년 8월~현재 마산대학교 전기과 조교수. 2009년 7월 IEEE ISIE Bsst Paper Award 수상. 2010년 12월 한국조명전기설비학회 학술상 수상. 현 본 학회 산업전기위원회 편집위원 겸 정회원



박 한 식 (朴 瀚 錫)

1955년 3월 23일생 1981년 중앙대학교 전기공학과 졸업. 1983년 중앙대학교 대학원 전기공학과 졸업(석사). 1996년 한국해양대학교 대학원 졸업(박사). 1986년 3월 ~현재 부경대학교 공과대학 전기공학과 교수. 현 본 학회 정회원