

3상 계통 연계형 인버터의 역상분 전류 주입을 이용한 계통 등가 임피던스 추정 기법

박찬솔¹, 송승호[†], 임지훈²

Equivalent Grid Impedance Estimation Method Using Negative Sequence Current Injection in Three-Phase Grid-connected Inverter

Chan-Sol Park¹, Seung-Ho Song[†], and Ji-Hoon Im²

Abstract

A new algorithm is proposed for the estimation of equivalent grid impedance at the point of common coupling of a grid-tie inverter output. The estimated impedance parameter can be used for the improvement of the performance and the stability of the distributed generation system. The estimation error is inevitable in the conventional estimation method because of the axis rotation due to PLL. In the conventional estimation error, the d-q voltage and current are used for the calculation of the impedance with active and reactive current injections. Conversely, in the proposed algorithm, the negative sequence current is injected, and then the negative sequence voltage is measured for the impedance estimation. As the positive and negative sequence current controller is independent and the PLL is based on the positive sequence component only, the estimation of the equivalent impedance can be achieved with high accuracy. Simulation and experimental results are compared to validate the proposed algorithm.

Key words: Grid impedance estimation, Equivalent grid impedance, Negative sequence current injection, Grid-connected inverter, Unbalanced voltage

1. 서 론

신재생 에너지의 중요성이 증대되면서 태양광 발전이나 풍력 발전 등의 계통 연계형 인버터 시스템을 사용하는 분산전원의 사용이 크게 증가함에 따라서 도서지역이나 외딴 곳 같은 약계통 (Weak Grid)에 분산전원이 연계되는 사례가 늘고 있다. 또한 저가격과 소부피로 고조파를 효율적으로 저감시키는 필터에 대한 연구가 주목되면서 인버터 출력단 필터의 임피던스는 작아지고 있다. 하지만, 만약 계통 임피던스의 크기가 인버터 출력단 필터의 임피던스에 비해 무시할 수 없을 만큼 크

면 전류 제어기의 안정도나 응답특성에 악영향을 줄 수 있다.

이러한 전류제어기의 성능 저하를 극복하기 위해 계통 임피던스를 정확히 추정하는 것이 제어기 설계에 있어 중요한 부분으로 요구되고 있다^{[1][2]}.

또한 계통 연계 규정에서 요구하고 있는 계통 연계지점(PCC) 전압의 변동 범위를 만족시키기 위해 무효전류 주입을 이용한 전압 보상 기법에는 계통 임피던스를 정확히 아는 것이 필수적이다^{[3][4]}.

기존 계통 임피던스 추정 기법으로는 과도상태를 이용한 기법(transient method)과 정상상태를 이용한 기법(steady-state method)으로 나뉜다. 과도상태를 이용한 기법은 과도 전류를 발생시켜 그에 따라 발생하는 전압 및 전류의 과도 특성을 측정하여 분석하는 방법이다. 하지만 이 방법은 전압 및 전류 센서의 성능에 의존적일 수 있다. 정상상태를 이용한 기법은 일정한 신호 또는 왜곡을 주기적으로 계통에 주입하여 발생하는 변동이 일정한 구간에 도달한 후 분석하는 기법이다^[5]. 이 정상상태를 이용한 기법은 다른 고성능 분석 장치나 센서에

Paper number: TKPE-2015-20-6-5

Print ISSN: 1229-2214 Online ISSN: 2288-6281

[†] Corresponding author: ssh@kw.ac.kr, Dept. of Electrical Engineering, Kwangwoon University
Tel: +82-2-940-5762 Fax: +82-2-940-5141

¹ Dept. of Electrical Engineering, Kwangwoon University
Manuscript received Jun. 30, 2015; revised Jul. 28, 2015;
accepted Oct. 20, 2015

— 본 논문은 2015년 전력전자학술대회 우수추천논문임

비교적 의존적이지 않고 구현이 간단한 장점이 있다.

본 논문에서는 정상상태를 이용한 계통 임피던스 추정 기법 중 인버터가 출력하는 유효 및 무효 전력의 크기 변동을 이용해 계통 임피던스를 추정하는 기존 기법에 대하여 설명한다^{[6][7]}. 그리고, 계통에 전류를 주입하여 발생하는 PCC의 d-q축 전압 변동을 측정하여 계통 임피던스를 계산하는 기존 추정 기법 사용 시 일반적인 계통 연계형 인버터에서 전원 전압의 위상각을 추종하기 위해 사용하고 있는 PLL(Phase Locked Loop)에 의해 발생하는 PCC의 d-q축 전압 변동량 왜곡에 의한 문제점에 대해 분석한다. 마지막으로 본 논문에서 제안하고 있는 역상분 전류를 주입하여 계통 임피던스를 추정하는 기법에 대해 설명한다. 제안하는 기법의 타당성을 검증하기 위해 PSIM 시뮬레이션과 실험을 통해 증명한다.

2. 계통 등가 임피던스의 구조

본 논문에서 다루고 있는 계통 임피던스는 인버터의 계통 연계 지점(Point of Common Coupling : PCC)으로부터 이상적인 모선 전압원까지 존재하는 선로 임피던스 및 병렬 부하 임피던스가 포함된 계통 등가 임피던스($Z_{eff} = R_{eff} + jX_{eff}$)를 의미한다. 그림 1은 계통 연계형 인버터가 전압과 전류를 측정하는 PCC와 계통 등가 임피던스 Z_{eff} 의 구조를 보인다. (1)은 부하 임피던스와 선로 임피던스의 병렬 계산된 Z_{eff} 의 계산식이다. 일반적으로 부하 임피던스 Z_{load} 는 선로 임피던스 Z_{grid} 에 비해 매우 크기 때문에 Z_{eff} 는 Z_{grid} 와 매우 유사한 값을 지니지만, 계통 임피던스가 매우 큰 경우 Z_{load} 를 무시할 수 없다,

인버터가 측정하는 계통 연계 지점 PCC의 전압은 (2)와 같이 계통 전압과 더불어 인버터가 출력하는 전류와 Z_{eff} 의 곱에 해당하는 전압변동을 더한 값이다.

$$Z_{eff} = \frac{Z_{grid} \times Z_{load}}{Z_{grid} + Z_{load}} \quad (1)$$

$$V_{PCC} = V_{grid} + I_{inv} \times Z_{eff} \quad (2)$$

3. 유효 및 무효전력 변동을 이용한 계통 임피던스 추정 기법

본 장에서는 위에서 언급한 인버터 출력 전류와 계통 임피던스에 의한 PCC 전압의 변동을 이용하여 계통 임피던스를 추정하는 기법에 대해 설명하고, 인버터에 사용되는 PLL 기능에 의해 발생하는 임피던스 추정 오차에 대해 설명한다.

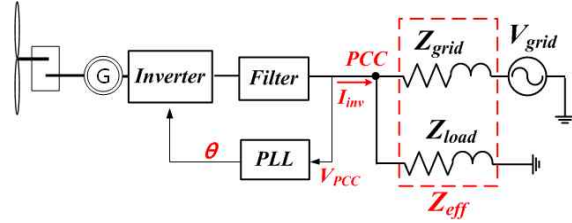


Fig. 1. Point of Common Coupling (PCC) and grid impedance($Z_{eff} = R_{eff} + jX_{eff}$).

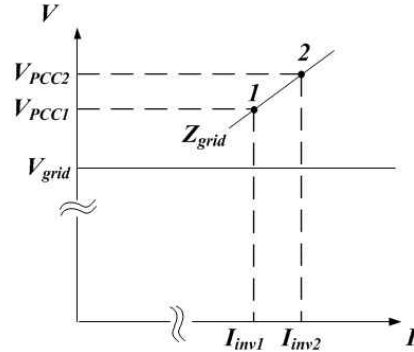


Fig. 2. Relationship between current variation and PCC voltage variation.

3.1 유효 및 무효 전력 변동을 이용한 계통 임피던스 추정 기법

기존 임피던스 추정 기법에서는 그림 2와 같이 인버터 전류의 출력량을 변동시켜 두 지점에서 측정된 PCC 전압 변동량 (ΔV_{PCC})을 이용해 계통 임피던스를 계산한다. 인버터 출력 전류의 변동을 이용한 전압 변동량은 (3)~(6)과 같다.

$$V_{PCC1} = V_{grid} + I_{inv1} \times Z_{eff} \quad (3)$$

$$V_{PCC2} = V_{grid} + I_{inv2} \times Z_{eff} \quad (4)$$

$$\Delta V_{PCC} = V_{PCC1} - V_{PCC2} \quad (5)$$

$$\Delta I_{PCC} = I_{PCC1} - I_{PCC2} \quad (6)$$

이 때 (7)~(9)와 같이 인버터는 유효, 무효 전력 제어를 하기 위해 교류 전원을 동기좌표계 dq축으로 변환하므로 측정된 dq축 전압 및 전류의 변동량을 이용해 임피던스 값을 계산한다.

$$Z_{eff} = \frac{\Delta V_{PCC}}{\Delta I_{inv}} = \frac{\Delta V_d + j\Delta V_q}{\Delta I_d + j\Delta I_q} \quad (7)$$

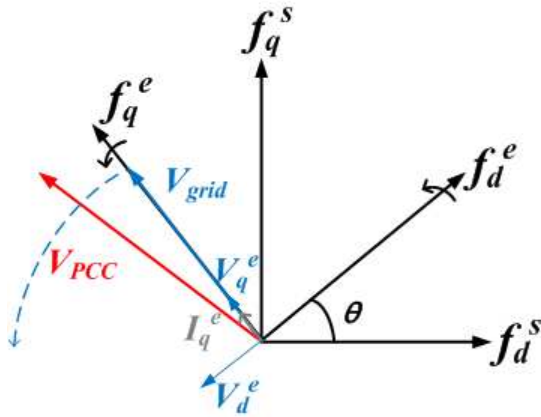


Fig. 3. PCC voltage variation by positive sequence q-axis current injection.

$$R_{eff} = \frac{\Delta V_d \times \Delta I_d + \Delta V_q \times \Delta I_q}{\Delta I_d^2 + \Delta I_q^2} \quad (8)$$

$$X_{eff} = \frac{\Delta V_q \times \Delta I_d - \Delta V_d \times \Delta I_q}{\Delta I_d^2 + \Delta I_q^2} \quad (9)$$

3.2 정상분 전류 주입을 이용한 계통 임피던스 추정 기법의 문제점

본 절에서는 3.1절에서 언급한 인버터 출력 전류와 계통 임피던스에 의한 PCC 전압의 변동을 이용하여 계통 임피던스를 추정하는 기존 기법을 적용하였을 때, 전원 위상각 추종을 위해 사용되는 PLL 기능에 의해 계통 임피던스 추정 시 발생하는 오차에 대해 설명한다.

그림 3은 계통에 정상분 q축 전류 주입 시 변동한 PCC 전압의 벡터도이다. 정상분 q축 전류 주입 시 PCC 전압은 계통의 저항 및 인덕턴스 성분에 의해 크기 뿐만 아니라 위상도 변동하여 새로운 벡터를 가지게 된다. 기존의 연구에서는 유, 무효 전류 주입 시 변동한 이 PCC 전압의 크기와 위상의 변동량으로 계통의 임피던스를 추정하고자 하였다. 하지만 그림 4와 같이 동기좌표계 d-q축은 PLL이 동작 하면서 d축 전압의 크기를 0으로 만들기 위해 새로운 PCC 전압을 향해 회전한다^[8]. 뿐만 아니라 전류 제어기는 회전한 d-q축을 향해 전류를 제어하기 때문에, PCC 전압은 또 다시 새로운 벡터로 변동하게 된다. 그 결과 새로운 d-q축에서 계산된(측정된) dq전압으로 계통 등가 임피던스를 추정하면 오차가 발생한다.

4. 제안하는 역상분 전류 주입을 이용한 계통 임피던스 추정 기법

본 절에서는 PLL에 의한 계통 임피던스 추정 오차를 해결하기 위해 불평형 전원에 대해 설명하고, 역상분 전

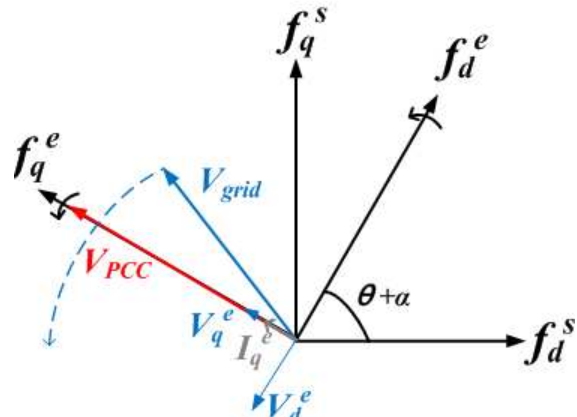


Fig. 4. Rotation of d-q frame according to PCC voltage variation by PLL.

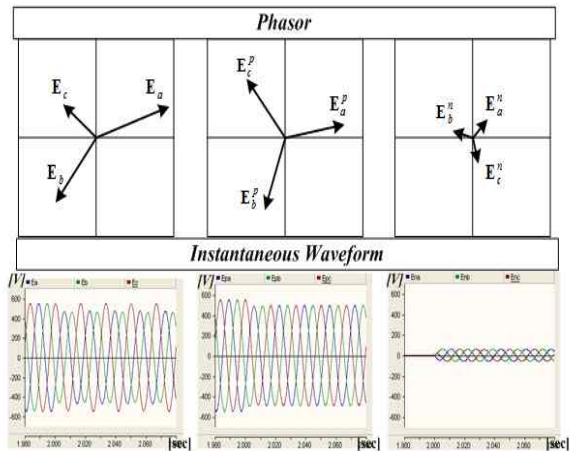


Fig. 5. Analysis of unbalanced voltage.

류 주입을 이용한 계통 임피던스를 추정하는 기법을 제안한다.

4.1 불평형 전원의 해석

이상적인 3상 계통 전압은 각 상전압의 크기가 같고 120°의 위상차를 갖는다. 하지만 상전압의 크기 또는 위상차가 달라지는 경우 전압의 불평형이 존재하게 되며 그림 5와 같이 불평형 전압을 각각 평형의 정상분과 역상분으로 나누어 분석하는 방법이 널리 사용되고 있다. 따라서 불평형 전압은 (10)과 같이 정상분 전압과 역상분 전압의 합성으로 표현 할 수 있으며, 각 전압 벡터의 회전 방향은 반대이다.

본 논문에서는 이 불평형 전원을 분리해 독립적으로 제어하는 듀얼 제어를 이용하여 계통 임피던스를 추정하였다^[9].

$$V = V_p + V_n \quad (10)$$

4.2 역상분 전류 주입을 이용한 계통 임피던스 추정 기법

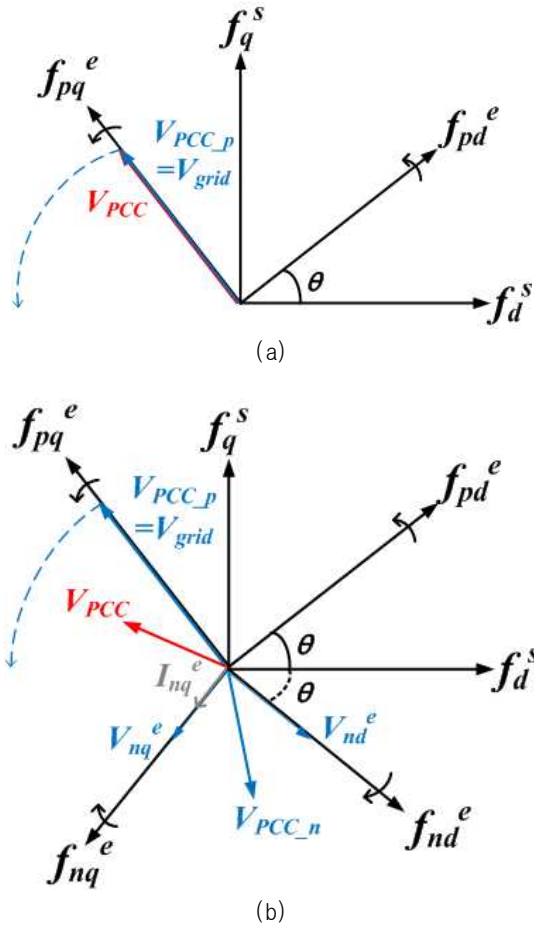


Fig. 6. Vector diagram of PCC voltage.

(a) Before negative sequence q-axis current injection
 (b) After negative sequence q-axis current injection

본 논문에서 제안하는 계통 임피던스 추정 기법은 듀얼 제어기를 이용한 역상분 전류 주입을 통해 발생하는 역상분 전압 변동량으로 계통 임피던스를 추정하는 알고리즘을 제안한다. 그림 6은 역상분 전류 주입 이전 PCC 전압의 벡터도이다. 인버터에서 측정되는 PCC 전압은 정상분만 존재하며, d-q축은 이 PCC 전압과 같은 속도로 회전한다. 그림 7은 역상분 q축 전류 주입 이후 PCC 전압의 벡터도이다. 듀얼 제어기는 계통 전원 불평형 시 발생하는 타원 형태의 PCC 전압 벡터를 추종하기 위해 PCC 전압의 정상분만을 추종하는 PLL 기법을 사용한다^[10].

PCC 전압은 (11)~(13)과 같이 정상분 전압과 역상분 전류 주입에 의해 발생한 역상분 전압의 합성된 방향으로 벡터의 크기와 각도가 변동한다. 이 때 역상분 전압의 dq축은 초기위상각 0° 로부터 정상분 PCC 전압을 추종하는 d-q축과 회전한 각도의 크기는 같고 방향은 반대로 회전한다.

$$\Delta V_{PCC} = \Delta V_{PCC_p} + \Delta V_{PCC_n} \quad (11)$$

$$\Delta V_{PCC_p} = \Delta V_{pd}^e + j\Delta V_{pq}^e \quad (12)$$

$$\Delta V_{PCC_n} = \Delta V_{nd}^e - j\Delta V_{nq}^e \quad (13)$$

본 논문에서는 역상분 전류 중 한쪽 축의 전류만 주입하더라도 계통 임피던스를 구성하는 저항과 인덕턴스에 의해 역상분 d-q축의 전압이 모두 변동하는 특성을 이용하여 역상분 q축 전류만을 주입하여 계통 임피던스를 계산하였다. 역상분 q축 전류 주입에 의해 발생한 역상분 전압에 의해 PCC 전압은 변동하였으나 (14)와 같이 정상분 PCC 전압은 변동하지 않는다. 듀얼 제어기는 정상분 PCC 전압을 추종하여 전류를 제어하기 때문에 역상분 전압은 PLL 기능에 의한 d-q축의 회전을 발생시키지 않는다. 따라서 (15), (16)과 같이 정확한 역상분 전압 변동량 검출이 가능하다. 따라서 계통 임피던스 계산식은 (17)와 (18)과 같다. 계산된 역상분 임피던스는 정상분 임피던스와 같다^[11].

$$\Delta V_{PCC_p} = 0 \quad (14)$$

$$\Delta V_{nd}^e = -X_{eff} \times \Delta I_{nq}^e \quad (15)$$

$$\Delta V_{nq}^e = R_{eff} \times \Delta I_{nq}^e \quad (16)$$

$$X_{eff} = -\frac{\Delta V_{nd}^e}{\Delta I_{nq}^e} \quad (17)$$

$$R_{eff} = \frac{\Delta V_{nq}^e}{\Delta I_{nq}^e} \quad (18)$$

역상분 전류의 주입량이 커질수록 센싱되는 역상분 전압 역시 증가하여 비교적 정확한 임피던스 값을 계산할 수 있다. 하지만 계통 연계 규정에서는 PCC 지점의 전원 불평형을 UF를 일정 범위 이내로 제한하고 이를 초과하는 경우 계통과의 연계를 끊도록 요구하고 있기 때문에 발생시킬 수 있는 역상분 전압의 크기가 제한된다. 이 때 역상분 전류를 임의의 크기로 주입하는 경우 계통 임피던스의 크기를 알지 못하므로 제한된 전원의 불평형을 초과해 버릴 수 있다. 따라서 본 논문에서는 그림 7과 같이 역상분 전류 주입 지령값을 선형적으로 증가시키고 현재 PCC 전압의 불평형률이 설정된 제한치 (UF_{set})에 도달하면 일정시간을 유지시켜 임피던스를 계산하도록 제안하였다. 이 때 ΔI 는 제어 주기와 전류 정격을 고려하여 충분히 연속적인 변화와 유사한 형태가 되도록 결정한다. 전압 불평형률에 대한 정의는 다양

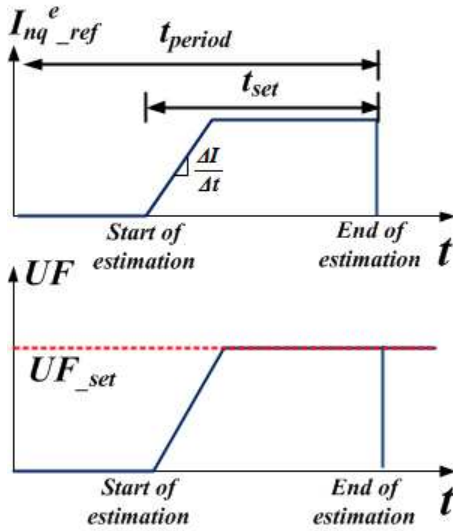


Fig. 7. Reference of negative sequence current injection with consideration of unbalance factor.

하지만 본 논문에서는 식 (19)와 같이 통상적으로 사용되는 %VUF로 불평형률을 논한다^[12].

$$UF = \frac{\text{Neg. Seq. Voltage}}{\text{Pos. Seq. Voltage}} \times 100 \quad (19)$$

역상분 전류 주입에 의해 발생하는 PCC의 역상분 전압은 전압의 피크를 높이는 효과가 있어 전력품질을 좋지 않게 만들거나, 계통 연계 규격에서 요구하는 전압 기준값을 벗어날 가능성이 있기 때문에 주입 구간을 최소화 하는 것이 좋다. 하지만 본 논문에서 사용하는 듀얼 제어기는 일반 전류 제어기에 비해 응답속도가 느리기 때문에 역상분 전류 주입 구간을 역상분 전류가 충분히 정상 상태에 도달할 수 있도록 결정하였다. 또한, 계통 임피던스라는 것이 순시적으로 급변하지 않을 것이라는 가정 하에 일정 주기 (t_{period})를 가지고 알고리즘을 실행하도록 한다. 그림 8은 전압 불평형률이 고려된 역상분 전류 주입을 이용한 계통 임피던스 추정 기법의 알고리즘이다.

5. 시뮬레이션 및 실험

제안하는 임피던스 추정 기법을 검증하기 위해 PSIM 시뮬레이션과 실험으로 모의 계통 임피던스를 추정하는 것을 보인다.

표 1은 시뮬레이션 및 실험에 사용된 파라미터이다. 역상분 전류 주입에 의해 발생하는 PCC의 역상분 전압은 전력품질을 악화시키므로 역상분 전류 주입 구간 (t_{set})을 최소화 하는 것이 바람직하며 전류 지령값의 유지시간은 듀얼 전류 제어기의 응답성을 고려하여 400msec 정도로 하였다. 또한 역상분 전류의 주입과 임

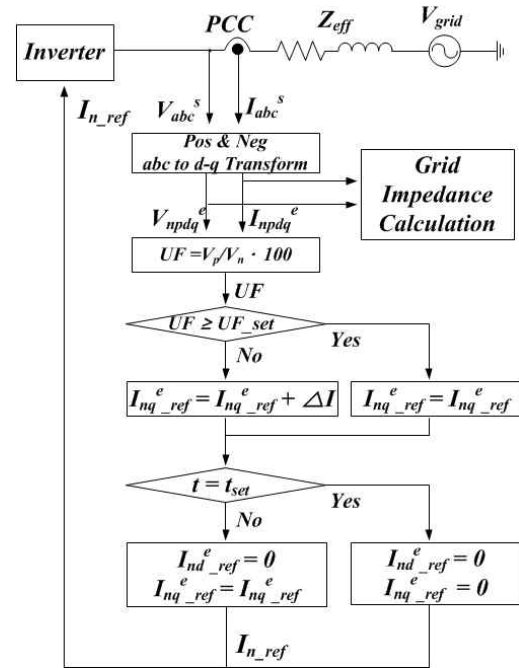


Fig. 8. Algorithm for negative sequence current injection with consideration of unbalance factor.

TABLE I
PARAMETERS FOR SIMULATION AND EXPERIMENTS

Name	Value	Name	Value
V_{dc}	380[V]	Z_{load}	20[Ω]
V_{grid} (line-to-line)	220[V]	Z_{grid1}	0.45+j1.5[Ω]
Grid Voltage Frequency	60[Hz]	Z_{grid2}	0.74+j0.38[Ω]
Rated Power	3[kW]	Z_{eff1}	0.54+j1.42[Ω]
Switching Frequency	4[kHz]	Z_{eff2}	1.27+j1.66[Ω]
ΔI	2[mA]	t_{set}	400[msec]
Δt	125[usec]	t_{period}	2[sec]

피던스 추정 연산은 자주 수행할 필요가 없고 임피던스의 값을 새로 확인하고자 할 때 수행하면 된다. 참고로 본 논문에서는 실험 파형의 명확성을 위해 역상분 전류 주입 주기(t_{period})를 2sec로 하였다.

선로의 임피던스가 일정시간 이후 Z_{grid1} 에서 Z_{grid2} 가 투입되면서 Z_{eff1} 에서 Z_{eff2} 로 증가하는 모의 계통을 구성하였다. 시뮬레이션 및 실험에 사용된 시스템의 구성은 그림 9와 같다.

본래 Z_{grid} 는 PCC 지점으로부터 이상적인 모션 전압 원까지의 등가 임피던스를 뜻하기 때문에 실제 그 값을 측정하기는 매우 어렵다. 하지만 실험에 사용된 Power

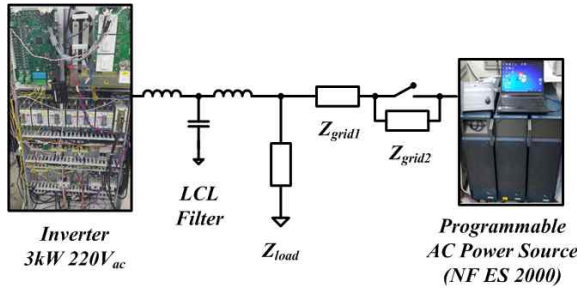


Fig. 9. Experimental setup of grid-connected inverter system with variable grid impedance.

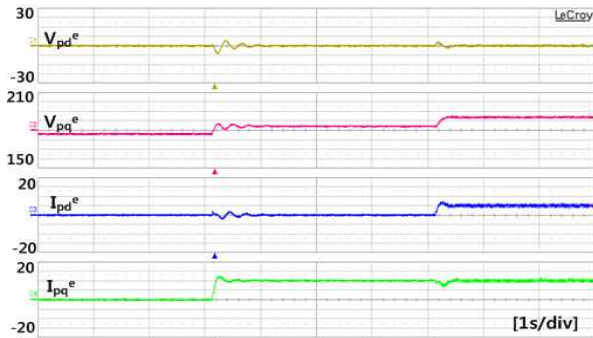


Fig. 10. Experimental waveforms of positive sequence PCC voltage variation by positive sequence d and q-axis current injection (V_{pd}^e , V_{pq}^e , I_{pd}^e , I_{pq}^e).

source는 피드백 제어를 채택하여 정밀한 전압 제어가 되므로 이상 전압원으로 간주할 수 있다. 또, 이상적인 계통 전원에 투입한 모의 계통 임피던스의 실제 값은 저항 또는 인덕터의 명판에 적혀있는 값과 오차가 있을 수 있다. 따라서 본 실험에서는 주파수 대역 별 각 임피던스의 크기를 정확하게 측정할 수 있는 고성능 LCR 미터를 이용하여 전체 선로 및 임피던스의 크기를 측정하였다.

그림 10은 정상분 d-q축 전류 주입 시 발생하는 정상분 d-q축 전압 변동 실험 파형이다. 일정 시간을 두고 각각 정상분 q축 전류와 d축 전류의 주입량을 변동시켰으나, 정상분 d축 전압 변동량은 약간의 과도상태를 거친 후 PLL에 의해 다시 0으로 수렴하며 q축 전압 변동량 또한 오차를 갖는다. 이 결과를 이용해 계통 임피던스를 계산하는 경우 실제 Z_{eff} 는 $0.54+j1.42[\Omega]$ 일 때, 계산 값은 $0.7+j1.3[\Omega]$ 으로 오차가 발생한다.

그림 11과 그림 12는 제안하는 계통 임피던스 추정 기법의 성능을 검증하는 시뮬레이션과 실험 파형이다. 임피던스 추정 알고리즘이 동작하면서 전력 품질을 고려해 역상분 q축 전류를 주기적으로 주입하던 도중 Z_{grid2} 의 투입으로 인해 계통 임피던스 Z_{eff} 의 값이 변동한다. 임피던스가 변동한 시점 이후 역상분 전류가 투입되면서 실제 임피던스 값이 증가하였기 때문에 더 적은 전류에서 전압 불평형이 발생하므로 스스로 전류 지령의 크기를 조절한다.

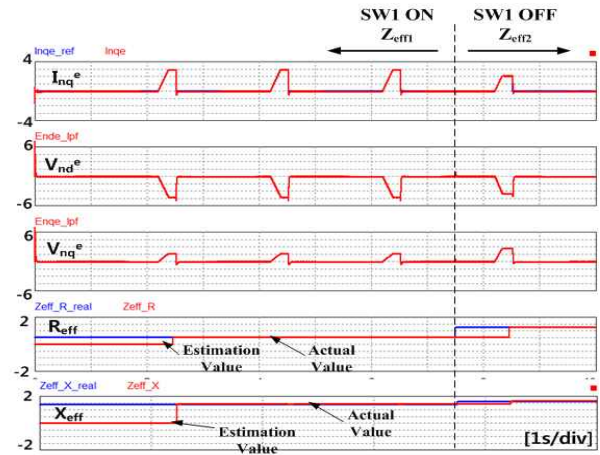


Fig. 11. Simulation waveforms of negative sequence PCC voltage variation by negative sequence q-axis current injection with consideration of power quality according to grid impedance change (I_{nq}^e , V_{nd}^e , V_{nq}^e , R_{eff} , X_{eff}).

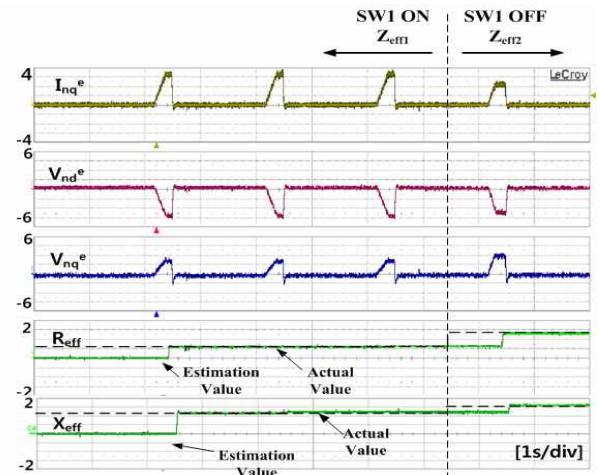


Fig. 12. Experimental waveforms of negative sequence PCC voltage variation by negative sequence q-axis current injection with consideration of power quality according to grid impedance change (I_{nq}^e , V_{nd}^e , V_{nq}^e , R_{eff} , X_{eff}).

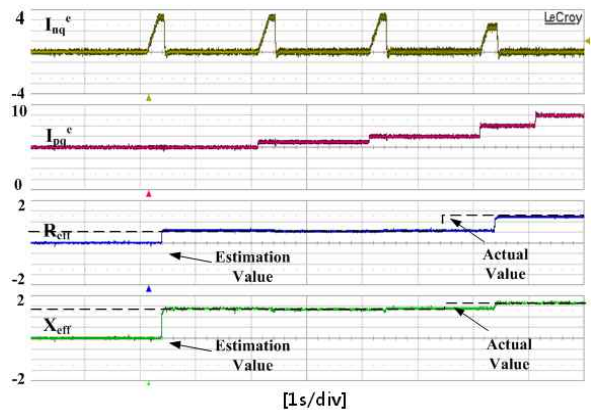


Fig. 13. Experimental waveforms of negative sequence PCC voltage variation by negative sequence q-axis current injection (I_{nq}^e , I_{pq}^e , R_{eff} , X_{eff}) with active current variation $I_{nq}^e = 0, 1, 2, 4, 6[A]$.

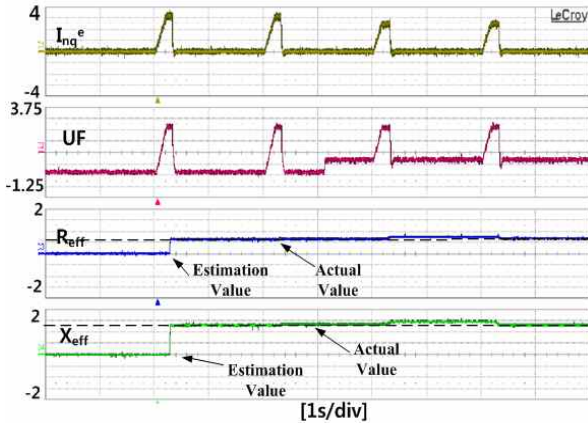


Fig. 14. Experimental result of negative sequence PCC voltage variation by negative sequence q-axis current injection (I_{nq}^e , U_F , R_{eff} , X_{eff}) when the grid voltage unbalance exists in background.

그림 13은 계통 임피던스 추정 도중 정상분 유효 전력의 변동에 따른 임피던스 추정 실험 결과이다. 듀얼 제어기를 통해 역상분 전류 주입과 독립적으로 정상분 q축 전류를 이용한 유효 전력을 변동시킴에도 불구하고, 추정되는 계통 임피던스 값은 일정하게 정확한 값으로 유지된다.

그림 14는 계통 임피던스 추정 도중 인버터의 역상분 전류 주입에 의한 역상분 전압의 증가가 아닌, 전원 전압의 사고 또는 불평형 부하의 접속으로 인한 기저 불평형이 발생하였을 때의 실험 파형이다. 인버터는 현재 U_F 를 계속 감시하면서 역상분 전류의 주입량을 설정된 U_{F_set} 을 초과하지 않도록 적절하게 조절하여 계통 임피던스를 추정한다.

표 2는 제안된 임피던스 추정 기법을 이용하여 계산된 계통 임피던스의 시뮬레이션 및 실험 오차율을 나타낸다. 실제 파라미터와 비교하여 시뮬레이션 오차율은 약 0.8[%]이내, 실험 오차율은 약 1.9[%] 이내로 정확한 값을 보인다.

6. 결 론

본 논문에서는 인버터의 계통 연계 지점 외부에 존재하는 계통 임피던스에 대해 이해하고, 인버터가 계통 전원으로 생각하는 PCC 전압이 인버터가 출력하는 전류에 의해 변동한다는 사실을 인지하였다. 또 변동한 PCC 전압을 보고 동작하는 인버터의 PLL 기능 때문에 발생하는 기준 유, 무효 전력 변동을 이용한 계통 임피던스 추정 기법의 오차를 설명하고,

역상분 전류 주입을 이용한 임피던스 추정 방법을 제안하여 기존의 문제점을 해결하였다. 제안된 임피던스 추정 기법은 PSIM 시뮬레이션과 실험을 이용해 검증하였다.

TABLE II
SIMULATION AND EXPERIMENTAL RESULTS OF ESTIMATION ERROR USING THE PROPOSED METHOD

	Name	Actual Value	Simulation Result/Error	Experimental Result/Error
SW1 ON (Z_{eff1})	R_{eff}	0.54[Ω]	0.54[Ω] 0.5[%]	0.55[Ω] 1.0[%]
	X_{eff}	1.42[Ω]	1.41[Ω] 0.5[%]	1.44[Ω] 1.4[%]
SW1 OFF (Z_{eff2})	R_{eff}	1.27[Ω]	1.28[Ω] 0.7[%]	1.29[Ω] 1.5[%]
	X_{eff}	1.66[Ω]	1.67[Ω] 0.8[%]	1.68[Ω] 1.9[%]

이 논문은 2013년도 광운대학교 교내 학술연구비 지원에 의해 연구되었으며 지원에 감사드립니다.

References

- [1] D. G. Choi, W. J. Choi, S. W. Choi, and G. B. Lee, "Gain-scheduling method for grid-connected inverters using grid-impedance estimation," *2015 Power Electronics Annual Conference*, pp. 612-614, Jul. 2009.
- [2] M. Liserre, "Stability of grid-connected PV inverters with large grid impedance variation," *Power Electronics Specialists Conference, 2004 IEEE 35th Annual*, Vol. 6, pp. 4773-4779, Jun. 2004.
- [3] J. H. Im and S. H. Song, "Simplified wind turbine modeling and calculation of PCC voltage variation according to grid connection conditions," *The Transactions of the Korean Institute of Electrical Engineers*, Vol. 58, No. 12, pp. 2402-2409, Dec. 2009.
- [4] J. H. Im and S. H. Song, "Compensation of PCC voltage variation by injection of required reactive power in a grid connected distributed source," *Korean Solar Energy Society Conference*, pp. 79-84, Nov. 2010.
- [5] M. Ciobotaru, "On-line grid impedance estimation based on harmonic injection for grid-connected PV inverter," *Industrial Electronics, ISIE 2007. IEEE International Symposium*, pp. 2437-2442, Jun. 2007.
- [6] M. Ciobotaru, "Online grid impedance estimation for single-phase grid-connected systems using PQ variations," *Power Electronics Specialists Conference, 2007. IEEE*, pp. 2306-2312, Jun. 2007.
- [7] A. V. Timbus, "Line impedance estimation using active and reactive power variations," *Power Electronics Specialists Conference, 2007. IEEE*, pp. 1273-1279, Jun. 2007.

- [8] J. H. Jo and R. Y. Kim, "An improved grid impedance estimation using PQ variations," *Journal of Power Electronics*, Vol. 20, No. 2, pp. 152-159, Apr. 2015.
- [9] H. S. Song and K. Nam, "Dual current control scheme for PWM converter under unbalanced input voltage conditions," *IEEE Trans. Ind. Electron.*, Vol. 46, No. 5, pp. 953-959, Oct. 1999.
- [10] S. J. Lee and S. K. Sul, "A new phase detection method for power conversion systems considering distorted conditions in power system," *in proc. IEEE-IAS Annu. Meeting*, Vol. 4, pp. 2167-2172, 1999.
- [11] P. M. Anderson, "Symmetrical components, in analysis of faulted power systems," Piscataway, NJ:IEEE Press, 1995.
- [12] P. Pillary and M. Manyage, "Definitions of voltage unbalance," *IEEE Power Eng. Rev.*, Vol. 21, No. 5, pp. 50-51, May. 2001.



박찬술(朴 찬술)

1990년 11월 23일생. 2013년 서울과학기술대 전기정보공학과 졸업. 2015년 광운대 전기공학과 졸업(석사).



송승호(宋丞鎬)

1968년 8월 28일생. 1991년 서울대 전기공학과 졸업. 1993년 동 대학원 전기공학과 졸업(석사). 1999년 동 대학원 전기공학부 졸업(공학박). 2000년~2005년 전북대 전자정보공학부 조교수. 2006년~현재 광운대 전기공학과 교수. 당 학회 JPE 편집위원.



임지훈(任智勳)

1981년 1월 1일생. 2007년 광운대 전기공학과 졸업. 2009년 동 대학원 전기공학과 졸업(석사). 2009년~2014년 동 대학원 졸업(공학박). 현재 한국전력공사 전력연구원 연구원