

Global Navigation Satellite Service 를 위한 EBG 구조체 제작

장영진*, 정기현**, 조승일***, 여성대**, 김종운**, 김성권**** 정회원

Fabrication of the EBG structure for GNSS

Young-Jin Jang*, Ki-Hyun Chung**, Seung-Il Cho***, Sung-Dae Yeo**, Jong-Un Kim**, Seong-Kweon Kim****

Regular Members

요 약

본 논문에서는 1.55GHz에서 1.81GHz 대역을 사용하는 GNSS(Global-Navigation Satellite Service)시스템에, 단말기의 전원안정화를 위해서 PCB(Printed Circuit Board) 내층에 삽입될 코일 구조의 EBG(Electromagnetic Band Gap) 구조체를 제안 및 제작한다. 제작한 EBG 구조체의 테스트 결과, 사용 주파수 대역에서 삽입손실(S21)이 약 -50dB 이하로 측정되었다. 본 연구결과는 향후, PCB 회로 설계의 PDN(Power Delivery Network)구조의 안정화 향상 및 EMI(Electro Magnetic Interference) 대책에 효과적일 것으로 기대된다.

Key Words : EBG, PCB, PDN, EMI, SSN(Simultaneous Switching Noise)

ABSTRACT

In this paper, a coil typed electromagnetic band gap (EBG) structure to be inserted in the printed circuit board (PCB) inner layer in order to stabilize the PCB power line is proposed and implemented for global-navigation satellite service (GNSS) with the bandwidth from 1.55GHz to 1.81GHz. From the measurement result of the PCB board including EBG structure, the insertion loss(S21) was measured below about -50dB. From these results, it is expected that the stabilization of power delivery network (PDN) structure in the PCB circuit design should be improved and the preparation to EMI will be effective.

I. 서 론

최근 우주궤도를 돌고 있는 인공위성으로부터 발신하는 전파를 이용해 지상 및 해상에서의 위치, 고도, 속도를 계산해주는 GNSS (Global-Navigation Satellite Service) 시스템의 이용이 급증하고 있다. 이 시스템은 약 2만km 상공에서 지구 주위를 선회하는 인공위성으로부터 받은 신호로 지상 및 해상의 위치정보를 획득하기 위한 수신기는 마이크로프로세서, 메모리, 신호처리부 등으로 구성되며 PCB (Printed Circuit Board) 상에 구현된다. 데이터 송신을 위한 캐리어 주파수 생성부는 외부 노이즈에 영향을 받지 않는 안정적인 동작이 필요하며, 안정화된 캐리어 주파수의 생성은 최종 전송될 데이터 신호 및 전원 무결성 및 신뢰성확보를 위한 중요한 요소가 되며, 제작되는 시스템은 고속화, 고성능, 소형화, 저전력화 뿐만 아니라, 회로상호간의 전자파 간섭도 최소화 되어야 한다[1].

따라서 PCB제작에 있어서, 클럭 주파수가 GHz 범위에서 동작함에 따라서 다층 PCB 구조에서 발생하는 SSN (Simultaneous Switching Noise), 고속 신호의 왜곡현상, 신호 및 전원 무결성, EMI(Electromagnetic Band Gap)에 대한 문제점 해결이 중요한 이슈로 떠오르고 있으며, 특히, PCB의 구조적 특성에 의한 노이즈는 시스템 오동작을 발생, 데이터 손실, Board의 수명단축을 시키기도 한다.

그래서 산업 현장에서는 오랜 기간 PCB의 신호 및 전원에 대한 무결성 문제나 전자파 관련 문제들을 해결하기 위해서 Decoupling Capacitor를 설치하는 것으로 전원층의 기생 인덕턴스 성분을 제거하고, 회로 소자에 원활한 전원을 공급할 수 있다.

그러나 Decoupling Capacitor는 PCB상에 추가하는 것은 생산 비용을 가중시킬 뿐만 아니라, PCB 보드의 공간을 차지함으로써 여러 소자들의 배치가 자유롭지 못하게 하는 원인이 될 수 있으며, Decoupling Capacitor가 가지고 있는 기

* 본 연구는 서울과학기술대학교 교내연구비지원으로 수행하였음.

*서울과학기술대학교 일반대학원 ITSC연구실 (jyj0129@seoultech.ac.kr), **서울과학기술대학교 NID융합기술대학원 ITSC연구실

Yamagata Univ. 이공학연구과(whtmddl0899@gmail.com), *교신처 : 서울과학기술대학교 전자IT미디어공학과(kim12632@seoultech.ac.kr)

*접수일자 : 2014년 10월 15일, 수정완료일자 : 2014년 10월 31일, 최종게재확정일자 : 2014년 11월 07일

생 인덕턴스 성분 때문에 또 다른 병렬 공진 주파수를 유발할 수 있다. 그리고 Decoupling Capacitor은 수백 MHz 대역까지만 작동할 수 있으므로, 최근의 고속 디지털 시스템에서 문제가 되는 GHz 주파수 성분을 갖는 SSN을 제거할 수 없다[2].

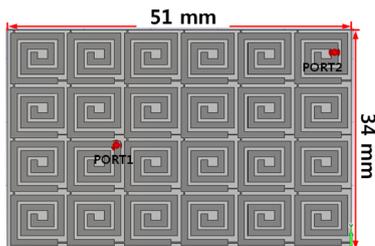
이러한 디커플링 캐패시터의 기생 인덕턴스로 인한 문제점을 보완하기 위하여 PCB의 전원면 사이에 높은 유전율을 갖는 필름형태의 물질을 삽입하는 임베디드 박막 캐패시터 방식이 사용되어 왔다[3]. 이 방식은 디커플링 캐패시터에 비해서 높은 주파수 대역의 SSN을 낮추는 효과는 있지만, 이 방법도 수백 MHz 까지의 사용가능 한계성과 높은 유전율을 갖는 물질에 대한 처리 및 PCB 공정 기술에 대한 추가적인 연구가 필요하며 Decoupling Capacitor와 마찬가지로 주파수대역이 수백 MHz로 제한적이다[4].

마지막으로, EBG (Electromagnetic Band Gap)구조를 갖는 PCB가 후보로 가능한데, EBG구조는 특정한 주파수 범위 내에서 높은 임피던스를 가지는 구조로 표면에 흐르는 전류를 억제할 수 있는 특성 때문에 최근 EMI와 EMC, 신호 및 전원 무결성 연구 분야에서 많이 활용되고 있다[5, 6]. 즉, 매우 큰 임피던스를 나타내는 특정 주파수 대역에서 표면 전류를 억제하는 특성을 나타내며, 이러한 특성을 갖는 EBG구조를 다층 PCB에 적용하여 안정된 전원전달 네트워크를 구성할 수 있다.

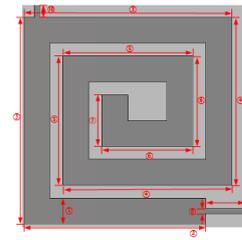
본 논문에서는 GNSS의 특정 주파수 대역에서 높은 임피던스 특성을 나타나게 하여 PCB에서 특정주파수 대역의 신호를 차단하고, 표면에 흐르는 전류에 대한 저지 특성을 갖게 하여 노이즈를 제거하는 EBG 구조를 제안 및 제작하였다.

II. 제안하는 EBG 구조체

그림 1의 (a) 는 제안하는 전체적인 EBG (6*4 셀 구조) 구조를 나타낸다. 전체 크기는 가로 51mm, 세로 34mm로 설계하였다. 그림 1의 (b)는 전체 EBG 구조내에 단위 구성 요소인 EBG 단위 셀 구조를 나타내며, 전체 24개의 단위셀로 구성되어있다. 이에 대한 사양은 표 1과 같다.



(a)



(b)

그림 1. EBG 구조체 (a) EBG 구조의 전체구조 (b) EBG 구조 단위셀

표 1. EBG 단위셀의 사양

[단위 : mm]

순번	길이
1	1
2	8
3	5
4	2
5	1.5
6	7
7	6.5
8	3.5
9	0.2
10	0.5

EBG 구조를 갖는 단위셀과 단위셀 사이는 그림 2와 같은 병렬공진의 등가모델로 모델링할 수 있다. 특정 공진 주파수를 갖는 구조로 구해진 인덕터와 캐패시터로부터 EBG의 표면전류 억제 특성을 보여주는 주파수 대역의 정보를 알 수 있다. 그림 2는 EBG 구조에서 하나의 도체판과 그 도체판에 인접한 도체판 사이의 캐패시터와 인덕터를 회로도로 나타내었다.

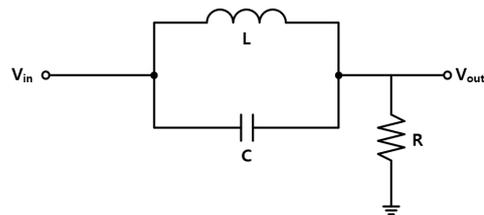


그림 2. EBG 구조 단위셀과 단위셀의 회로적 등가모델

$$Z_T = Z_L // Z_C = j\omega L // \frac{1}{j\omega C} \quad (1)$$

$$Z_T = \frac{j\omega L}{-\omega^2 LC + 1} \quad (Z_T : \text{Surface Impedance}) \quad (2)$$

$$\omega = \frac{1}{\sqrt{LC}} \quad (\omega = 2\pi f_c : \text{Resonance frequency}) \quad (3)$$

예를 들어, 특정주파수에 대한 병렬공진 동작을 유도함으로써, 식(2)에 식(3)을 대입하면 아래 식(4)와 같이 계산되는 것처럼, 무한대의 임피던스를 갖는 것을 확인할 수 있다.

$$Z_T = \frac{j\omega L}{-\omega^2 LC + 1} = \infty \quad (4)$$

식(4)는 특정주파수에서 높은 임피던스 특성을 나타나게 되어 회로가 단락되는 것을 나타낸다.

III. 시뮬레이션 결과

그림 1에서 제작된 제안된 EBG 구조체에 대한 해석은 CST(Computer Simulation Technology)사의 Microwave를 사용하였으며 그림 1의 PCB 내의 port1에서 port2까지의 S-parameter (S21)을 측정하였다. 즉, 측정결과를 통해서 설계자가 원하는 특정 주파수 범위 내에서의 port1과 port2의 신호에 대한 차단정도를 평가한다. 그림 3은 제안된 EBG 구조체에 대한 시뮬레이션 결과를 나타낸다.

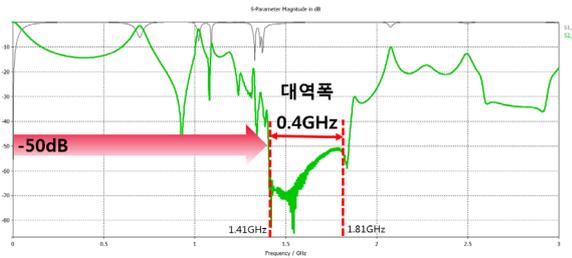


그림 3. 제안된 EBG 구조체의 S-parameter(S21)

제안된 EBG 구조체에서의 관심 저지대역 주파수는 GNSS 시스템과 이동통신 관련 주파수를 포함하는 1.55GHz에서 1.81GHz이며, 시뮬레이션 결과 약 -50dB의 저지대역이 형성됨을 볼 수 있었고 약 0.4GHz의 대역폭을 확인할 수 있었다. 이 결과는 관심 저지대역 주파수 범위에서는 PCB 내부에서 발생하는 노이즈가 제안된 EBG 구조체로 인해서 차단됨을 의미한다.

그림 4는 제안하는 EBG 구조체에 형성되는 표면 전류 분포를 나타내고 있다.

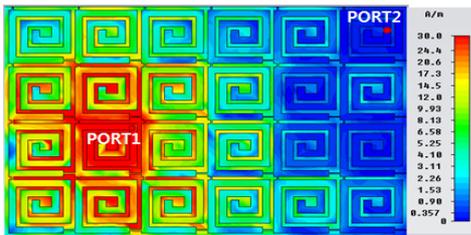


그림 4. 제안된 EBG 구조체에서의 표면전류 분포

관심 저지대역 주파수에서, 그림 4는 port1의 영향이 port2에 거의 전달되지 않는 결과를 확인할 수 있으며, PCB 가장 바깥 부분에서 발생하는 전자파 방사를 억제함으로써 결과적으로 EMI 감소가 가능하다는 것을 의미하여 EMI대

책에 효과가 있을 것을 나타낸다.

IV. 제작 및 실측

제안된 EBG 구조체를 검증하기 위해 Artwork Tool인 PADS를 사용하여 제작하였다. 사용된 PCB에서 Substrate의 물질은 FR4로 유전율은 4.3, 두께는 0.4mm로 설계하였고 Top면인 EBG와 Bottom인 그라운드의 물질은 PEC(Perfect Electric Conductor)로 두께는 0.017mm로 설계하였다.

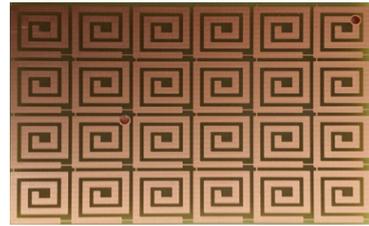


그림 5. 제작된 PCB

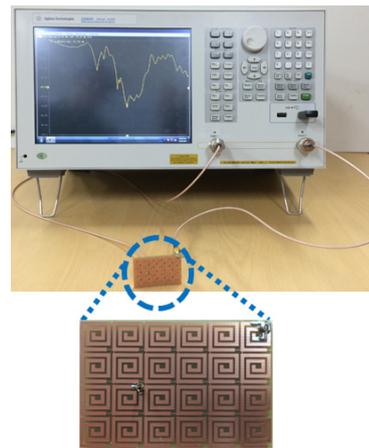


그림 6. Network Analyzer를 이용한 측정 환경

그림 5는 실제 제작된 PCB를 나타낸다. 그림 6은 Network Analyzer를 사용한 측정환경을 나타낸다. Network Analyzer는 Agilent사의 E5063A를 사용하였으며 실측의 주파수 범위는 100kHz ~ 3GHz대역까지 측정하였다.

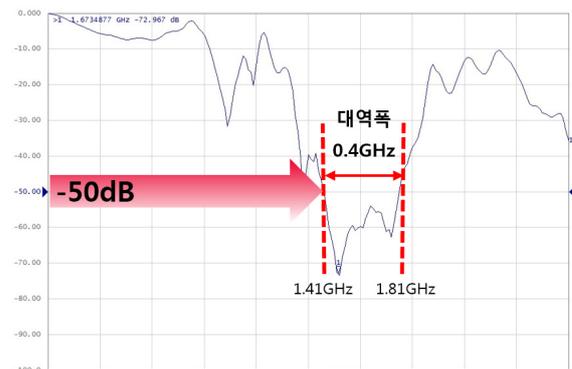


그림 7. 측정 결과

그림 7은 Network Analyzer를 사용하여 측정된 실측 데이터이다. CST 시뮬레이션 결과에서 예측한 바와 같이 측정 결과는 1.41GHz 와 1.81GHz 의 0.4 GHz 주파수 대역폭에서 -50 dB의 신호 차단 효과가 있음을 확인하였다.

V. 결 론

본 연구에서는 안정적인 GNSS 수신기 제작을 위하여, PCB 전원안정화를 위한 EBG 구조체 설계하였으며, GNSS 저지대역폭 주파수에서 노이즈의 영향이 최소화됨을 CST 시뮬레이션 해석을 통해 확인했으며, 또한 이를 검증하기 위해 PCB를 제작하여 실측하였다. 제안된 EBG 구조체에서의 관심 저지대역폭 주파수는 GNSS 시스템과 이동통신의 주파수인 1.55GHz에서 1.81GHz이었으며, 이 구간에서 S_{21} 가 약 -50 dB 이하로 형성됨을 확인하였다.

본 연구결과는 향후, GNSS 시스템 수신부의 PCB 회로 설계에서 PDN 구조의 안정화 향상 및 PCB 제작 이전에 PCB 전원안정화 문제를 해결함으로써 불필요한 재설계를 방지하여 개발 기간 단축 및 원가 절감에도 도움이 될 것으로 기대되고 또한 표면전류 억제에 의한 EMI대책에도 효과가 있을 것으로 기대된다.

참 고 문 헌

- [1] 김동엽, 주성호, 이해영, "GBN/SSN 억제를 위한 이중 셀 EBG 구조를 갖는 전원면", 한국전자과학기술 학회논문지, 제18권 2호, pp. 206-212, 2007
- [2] 권중화, 최형도, "EBG 구조를 이용한 전자파 장애 저감 기술 연구 동향", 한국전자과학기술 전자파기술, 제18권 1호, pp. 32-42, 2007
- [3] S. Shahparnia, O. M. Ramahi, "Electromagnetic interference(EMI) reduction from printed circuit boards (PCB) using electromagnetic band gap structures", IEEE Trans. EMC., vol. 46, no. 4, pp. 580-587, Nov. 2004.
- [4] S. Radu and D. Hockanson, "An investigation of PCB radiated emissions from simultaneous switching noise", in Proc. IEEE Int. Symp. Electromagnetic Compatibility, Seattle, vol. 2, pp. 893-898, 1999.
- [5] D. Sievenpiper, L. Zhang, R. F. J. Broas, N. G. Alexopolous, and E. Yablonovitch, "High impedance electromagnetic surfaces with a forbidden frequency band", IEEE Trans. MTT, vol. 47, no. 11, pp. 2059-2074, Nov. 1999.
- [6] T. Kamgaing, O. M. Ramahi, "Inductance - enhanced high-impedance surfaces for broadband simultaneous switching noise mitigation in power planes", in Proc. IEEE MTT-S Int. Microw. Symp. Digest, vol. 3, pp. 2165-2168, Jun. 2003.

저자

장 영 진(Young-Jin Jang)

정회원



- 2012년 2월 : 남서울대학교 전자공학과 학사졸업
- 2012년 9월 ~ 현재 : 서울과학기술대학교 일반대학원 석사과정

<관심분야> : SoC, IC설계, SI/PI, EMI/EMC

정 기 현(Ki-Hyun Chung)

정회원



- 2000년 2월 : 연세대학교 대학원 전자공학과 석사졸업
- 2010년 9월 ~ 현재 : 서울과학기술대학교 NID융합기술대학원 박사과정

<관심분야> : 고속회로 및 아날로그 회로설계, SI/PI, EMC

조 승 일(Seung-II Cho)

정회원



- 2006년 : 목포해양대학교 해양전자통신공학부 학부졸업
- 2008년 : 목포해양대학교 대학원 해양전자공학과 석사졸업
- 2008 ~ 2010년 : TOMATO LSI R&D 사업부 주임연구원

· 2010 ~ 2013년 : 일본 YAMAGATA대학교 이공학연구과 박사졸업

· 2013년 ~ 현재 : 일본 YAMAGATA 대학교 이공학연구과 Research Fellow

<관심분야> : Adiabatic logic circuit, 아날로그 디지털 mixed 회로설계

여 성 대(Sung-Dae Yeo)

정회원



- 2011년 2월 : 목포해양대학교 해양전자통신공학과 학사졸업
- 2013년 2월 : 서울과학기술대학교 NID 융합기술대학원 석사졸업

· 2013년 3월 ~ 현재 : 서울과학기술대학교 NID 융합기술대학원 박사과정

<관심분야> : 전류모드 회로 설계, 저전력 회로설계, Mixed 회로설계

김 종 운(Jong-Un Kim)

정회원



- 2014년 2월 : 서울과학기술대학교 전자IT미디어공학과 학사졸업
- 2014년 3월 ~ 현재 : 서울과학기술대학교 NID융합기술대학원 석사과정

<관심분야> : 전류모드 회로 설계, 저전력 회로설계, Mixed 회로설계

김 성 권(Seong-Kweon Kim)

정회원



- 2002년 : 일본TOHOKU대학교 대학원 전자공학과 박사졸업
- 2002 ~ 2004년 : 일본TOHOKU대학교 전기통신연구소 Assistant Professor & Research Fellow
- 2004~2009년 : 목포해양대학교 해양

전자통신공학부 조교수

- 2009년 ~ 현재 : 서울과학기술대학교 전자IT미디어공학과 부교수

<관심분야> : 무선통신용 아날로그 LSI 설계, 멀티미디어통신, RF 회로설계