

역률개선 및 고조파 저감을 위한 전자식 안정기 설계

Electronic Ballast Design for Power Factor Improvement and Harmonic Reduction

이충식¹ · 조문택^{1*} · 나승권²

¹대원대학교 전기전자계열

²한국폴리텍대학교 강릉캠퍼스 전자통신학과

Chung-sik Lee¹ · Moon-taek Cho^{1*} · Seung-kwon Na²

¹Department of Electrical & Electronic Engineering, Daewon University College, Choongcheongbook-do 390-702, Korea

²Department of Electronics and Communication Engineering, Korea Polytechnic College Gangneung Campus, Gangwon-do 210-932, Korea

[요 약]

제안된 회로는 교류 입력 전원부와 무손실 스너버 회로가 부가된 DC-DC 컨버터와 DC-AC 변환을 위한 인버터로 구성하였다. 변환된 등가회로를 이용하여 형광램프의 특성을 만족시킬 수 있는 최적의 회로상수를 결정해서 설계함으로써 기존의 인버터 직류측에서 발생하는 맥동주파수에 의한 왜형과 발생을 제거하고 인버터의 입력전류를 불연속이 되도록 하므로써 맥동율과 스위칭 손실을 현저히 감소시켰다. 이러한 모든 결과를 증명하기 위하여 40 W 직관형 형광램프를 대상으로 실험하여 고조파의 발생을 측정된 결과 제안된 전자식 안정기의 우수성을 확인하였다.

[Abstract]

Proposed electronic ballast circuit for harmonic reduction includes adding lossless snubber circuit to DC-DC converter. To get inverter for changing DC-AC, a lamp has been changed to equivalence resistance in the standard lamp voltage and current data, also inverter circuit has been interpreted by being changed to R, L, C equivalence circuit. Using converted equivalent circuit, the most suitable circuit constant which can satisfy the characteristics of fluorescent lamps has been decided on and finally designed. It could not only eliminate distortion waveform from pulsation frequency in inverter direct side current but also reduce considerably pulsation rate and switching loss by making input current of inverter discontinuous. The validity for the results of this study has been verified through the experiment to measure harmonic occurrence after applying a newly-manufactured product of electronic ballast to 40 W line tube style fluorescent lamps.

Key word : Inverter, Electronic ballast, DC-DC converter.

<http://dx.doi.org/10.12673/jant.2014.18.5.483>



This is an Open Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License (<http://creativecommons.org/licenses/by-nc/3.0/>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

Received 7 August 2014; Revised 23 October 2014

Accepted (Publication) 26 September 2014 (30 October 2014)

*Corresponding Author; Moon-taek Cho

Tel: +82-43-649-3213

E-mail: mtcho@mail.daewon.ac.kr

1. 서론

형광등은 방전현상을 이용하여 전기에너지를 광으로 변환하는 방전등의 일종으로 램프 점등시 전압-전류 관계가 방전등의 공통현상인 부성저항 특성을 갖고 있기 때문에 형광등을 안정되게 점등하기 위해서는 점등회로인 안정기가 반드시 필요하다[1]-[3]. 형광램프를 점등시키기 위한 안정기로는 자기식 안정기와 전자식 안정기가 있는데 안정기의 소형·경량화, 고역률, 고효율 및 절전화를 위하여 전자식 안정기를 많이 이용하고 있다. 특히 전자식 안정기에 대한 연구는 자기식 안정기의 글로우스타터 대신에 반도체 스타터회로로 바꾸어 시동 기능만을 담당하는 반도체 시동형 안정기, 램프의 점등상태에 따라 전류의 위상을 제어하는 위상제어형 안정기, 전원의 각 반 사이클마다 램프의 재시동용 전압을 공급하는 방식인 매사이클 점도형 안정기 및 인버터회로를 이용하여 고주파로 동작시키는 고주파 점등방식 등에 대하여 주로 진행되어 왔다[4].

본 논문에서 제안한 전자식 안정기는 역률 개선용 무손실 스너버 회로가 부가된 DC-DC 컨버터와 출력 제어를 위한 주파수 제어회로가 부가된 직류 공진 하프 브릿지 인버터로 구성하였다. 이 회로의 적합성을 증명하기 위하여 시뮬레이션을 수행하여 형광램프의 특성을 만족시킬 수 있는 회로상수를 결정하였고 기존의 인버터 직류측에서 발생하는 맥동 주파수에 의한 왜형과 발생을 제거하고, 인버터의 입력전류를 불연속이 되도록 함으로서 맥동율과 스위칭 손실을 현저히 감소시켜 전자식 안정기의 노이즈 발생, 전자파 장애의 저감과 입력 고조파 저감 및 역률이 개선됨을 현재 사용중인 40 W 직관형 형광램프용 전자식 안정기와 비교, 분석하였다.

II. 고조파 저감을 위한 전자식 안정기 설계

2-1 제어 시스템 구성

1) 직류측 캐패시턴스

직류측 전압을 평활하게 유지시켜 주기 위해 사용되는 캐패시터의 용량은 부하의 정격 용량, 순시정전 보호 및 부하의 전압 사용 영역에 대한 조건과 함께 가격, 크기, 수명적 측면을 고려하여 선정되어야 한다. 출력 캐패시터의 선택에 포함되어 있는 구성요소들은 스위칭 주파수 리플 전류와 2고조파 리플 전류, 직류출력 전압, 출력리플 전압이며, 구성 요소의 조합을 통해 식 (2)로 출력 캐패시터를 선정할 수 있다.

$$\Delta Q_d = I_d \times \Delta T_{max} \tag{1}$$

$$C = \frac{\Delta Q_d}{(V_{d,normal} - V_{d,unde})} \tag{2}$$

여기서 $V_{d,normal}$: 정상전압, $V_{d,unde}$: 부족전압

2) 다이오드

정류 소자의 용량은 정상 상태에서 부하의 종류에 따라 변하지만 정격 전류는 최대 전류값의 1.5배 이상이며, 정격 전압은 최대 역전압에 의하여 결정된다. 60 Hz, 220 V의 단상 전원을 정류하면 310 V의 전압이 오프 상태인 정류 다이오드에 걸리게 된다. 또한, 서지전류는 턴-오프시 흐르므로 서지 전류에 충분히 견딜 수 있는 것이어야 한다. 따라서, 단상 정류 다이오드의 정격 전압은 식 (3)으로 구할 수 있다.

$$V = \epsilon \cdot K \cdot \sqrt{2} \cdot V_s = 1.2 \times 1.5 \times 1.414 \times 110 = 280 \text{ V} \tag{3}$$

여기서 ϵ : 전압 변동율, K : 여유율, V_s : 입력전압

2-2 전류불연속 모드 방식

AC-DC 컨버터가 가지는 중요한 기능으로는 직류출력을 제어할 수 있는 제어 기능을 가져야 하고 교류입력에 대하여 고역률을 유지해야 한다. 또한 전체적으로는 변환효율이 높은 저손실 이어야 하는 조건을 갖추어야 한다. 그러므로 입력전압이 낮은 순시값 에서도 입력전압에 비례하는 입력전류를 흐르게 하기 위해서 승압방식을 사용해야 한다. 직류 승압형 컨버터는 출력전압을 입력전압보다 크게 제어하기 위해서 에너지 축적용 인덕터를 이용하여 스위치를 제어한다. 본 논문에서는 이러한 제어에 의해 인덕터 L에 흐르는 전류를 불연속적으로 제어하는 DCM(discontinuous conduction mode)방식을 사용하였다.

승압형 컨버터의 동작으로는 그림 1에서 스위치 S가 on일 때 입력전압 V_d 가 인덕터 L에 인가되어 인덕터는 여자되고, 스위치가 off시에는 전압 ($V_0 - V_d$)이 온 시와 역방향으로 인덕터 L에 가해지고 인덕터 전류는 다이오드 D를 통하여 출력측으로 유입되어 인덕터의 자속은 리셋 된다. 정상상태에서 인덕터 자속의 증가분과 감소분이 같으므로 승압형 컨버터의 전압변동율(승압률) M은 식 (4)와 같다.

$$M = \frac{V_0}{V_d} = \frac{D_c + D_d}{D_d} = 1 + \frac{D_c}{D_d} \tag{4}$$

여기서 on의 듀티율 D_c 는 T_{on}/T_c , off의 듀티율 D_d 는 T_{off}/T_c , D_d 는 다이오드 D의 듀티율로 정의한다.

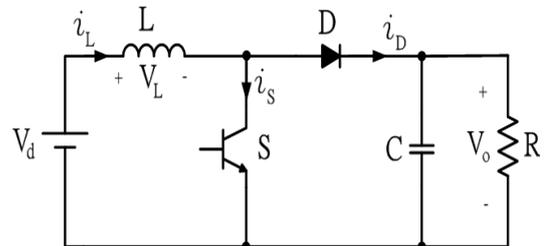


그림 1. 승압형 컨버터 회로
Fig. 1. Boost converter circuit.

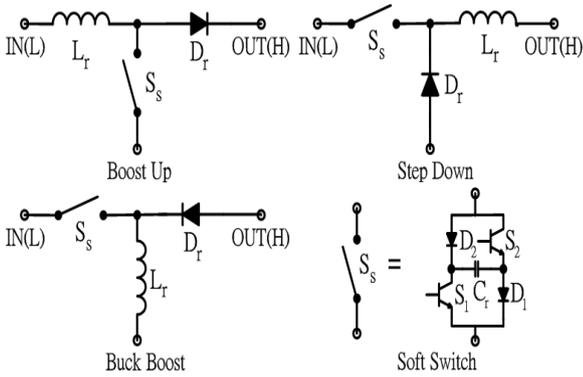


그림 2. PRS²M의 스위칭 기법
Fig 2. Switching method of prs²m.

2-3 PRS²M 스위칭

불연속 전류 방식(DCM)의 컨버터는 최대 전류값을 스위칭 하므로 스위치에 주는 스트레스가 가중된다. DCM에 사용되는 PRS²M(partial resonant soft switching method)은 그림 2와 같이 승압형, 강압형, 승강압형에 적용된다. 그림 2에서 소프트 스위치를 S_s로 단일 스위치로 나타내어 표시하고, S_s의 구성은 스위칭 소자 S₁, S₂와 다이오드 D₁, D₂ 그리고 L²SC(lossless snubber condenser) C_r가 대칭 브릿지형으로 구성된다.

DCM PRS²M이 적용되는 컨버터는 스위치 on 기간 동안 에너지를 저장시키는 인덕터, 인덕터에 저장된 에너지를 환류시키는 다이오드 D_j, 소프트 스위치 S_s가 서로 위치를 바꾸어 가면서 구성된다.

컨버터에 사용되는 스위치 S_s 양단에 인가되는 역방향전압을 V_{SS}라고 하면 V_{SS}는 V_{off+}와 V_{on-}로 두 가지의 off 상태 역전압을 가지게 된다. 여기서 V_{off+}는 스위칭 소자 S₁, S₂가 turn-off가 완료된 직후의 전압이다. V_{on-}는 스위칭 소자 S₁, S₂가 turn-on 되기 직전의 전압이다. I_{off-}는 스위치 S_s가 turn-off 되기 직전의 스위치 전류이다. I_{off-}는 불연속 전류의 최대치가 된다. T는 예상 공진 주기를 나타낸다. PRS²M은 공진주기의 1/4이하의 공진 전류를 흘린다.

Turn-on 동작에서 보면 먼저 off 상태에서 C_r은 V_{off+}로 충전되어 있어 인덕터 L_r을 통하여 정현적으로 전류가 상승하게 되지만 공진주기의 1/4인 점에서 전류는 최대값을 갖게 되고, 인덕터의 전류는 입력전압에 비례하여 계속 상승한다. 이 때 공진 캐패시터의 전류전압 방정식을 보면 식 (5)와 식 (6) 그리고 식 (7)로 표현할 수 있다.

$$i_{cr} = (V_{on-} + V_{off+}) \sqrt{\frac{C_r}{L_r}} \sin \omega t \tag{5}$$

$$V_{cr} = (V_{on-} + V_{off+}) \cos \omega t - V_{on-} \tag{6}$$

$$\omega = \frac{1}{\sqrt{L_r \cdot C_r}} \tag{7}$$

Turn-off에서는 공진 캐패시터 C_r이 스위칭 소자 S₁, S₂ 그리고 절연 다이오드 D₁, D₂에 의하여 단락 되어 있다. S₁, S₂를 turn-off하면 인덕터 전류는 C_r을 충전하게 되므로 V_{SS}는 정현적으로 상승하게 되어 본 회로의 중요한 특성인 영전압 스위칭을 실현하게 된다. 이 때 공진 캐패시터의 전류전압방정식은 식 (8), 식 (9), 식 (10)으로 표현할 수 있다.

$$i_{cr} = I_{off-} \cdot \cos(\omega t + \theta) \tag{8}$$

$$V_{cr} = V_{on-} + \sqrt{\frac{L_r}{C_r}} \cdot I_{off-} \cdot \sin(\omega t + \theta) \tag{9}$$

$$\theta = \sin^{-1} \left(-\frac{V_{on-}}{I_{off-}} \cdot \sqrt{\frac{C_r}{L_r}} \right) \tag{10}$$

2-4 인버터 고조파 해석

고조파 성분은 캐리어 주파수의 사이드 밴드로서 고주파수 영역을 제거시킬 수 있으므로 캐리어 주파수와 출력 기본 주파수의 비를 크게 하여 파형 개선을 실행하는 것이 가능하다. 따라서 인버터에 있어서는 직류전원 전압의 유효이용 및 인버터에 이용되는 소자의 내압 경감의 면에서 인버터의 출력 기본과 성분 진폭값이 직류전원 전압과 비교하여 그 비가 커야한다. 또한 효율적 측면에서 볼 때 캐리어 주파수를 높게 하므로 불필요한 주파수 성분에 의한 부하의 손실 증가를 경감하는 것은 가능하지만 스위칭 회수의 증가에 의해 스위칭 손실이 증가하게 된다. 이것을 개선하는 방법으로 출력 파형에 따라서 불필요한 주파수 성분 또는 스위칭 회수를 줄이면 손실의 상승 없이 인버터의 성능을 개선하는 것이 가능하다.

III. 시뮬레이션

제한한 승압형 DC-DC 컨버터는 기본적인 승압형 DC-DC 컨버터에 무손실 스너버 회로를 추가하여(점선부분) 그림 3과 같이 나타냈다. 그림 3에서 주 스위치의 turn-on에서 스너버 캐패시터의 단락을 피하기 위하여 다이오드 D₂가 추가되어야 하는데 이것은 컨버터의 정류손실을 약간 증가시키지만 무손실 스너버에 의해 이루어진 소프트 스위칭이 결점을 보완할 수 있다.

또한, 다이오드와 직렬로 연결된 두 개의 공진 인덕터는 대칭적인 동작을 확실하게 하는 것이 필요하고, 캐패시터 전압의 진동을 피하는 것이 필요하다.

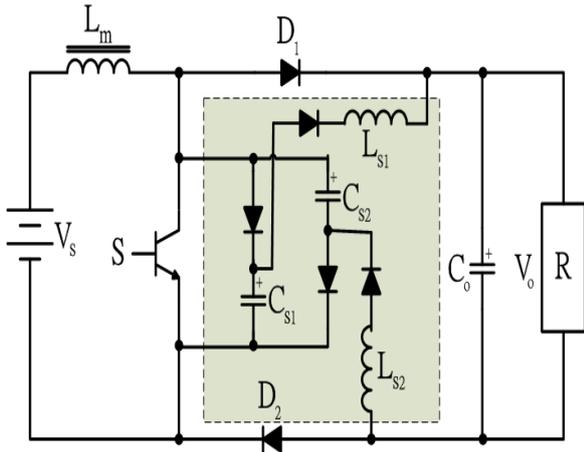


그림 3. 무손실 스너버를 이용한 승압형 컨버터
 Fig. 3. Boost converter using lossless snubber.

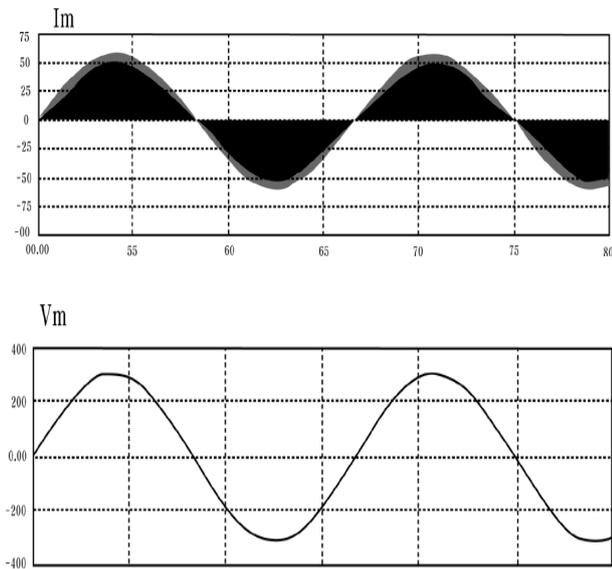


그림 4. 입력전류와 전압파형
 Fig. 4. The waveform of input current and input voltage.

그림 4는 회로 정수를 이용하여 제안한 회로의 입력전류와 전압의 파형으로 입력전압과 전류는 불연속 모드로 동작하면서 역률은 거의 단위 역률에 가까운 것을 확인할 수 있다.

그림 5는 스위치의 제어신호와 각 소자의 전류, 전압 파형, 출력 전류, 전압 파형을 나타내었다. 앞서 설명한 각 모드와 같이 스위칭 동작은 turn-on시에 영전류스위칭(ZCS)동작, turn-off시에 영전압 스위칭(ZVS)동작이 이루어지고 있다.

IV. 실험결과

그림 6은 제안한 회로의 스너버 캐패시터 전압과 전류의 실험 파형으로 스위치가 turn-off 상태에서 각 캐패시터 전압 e_c 는

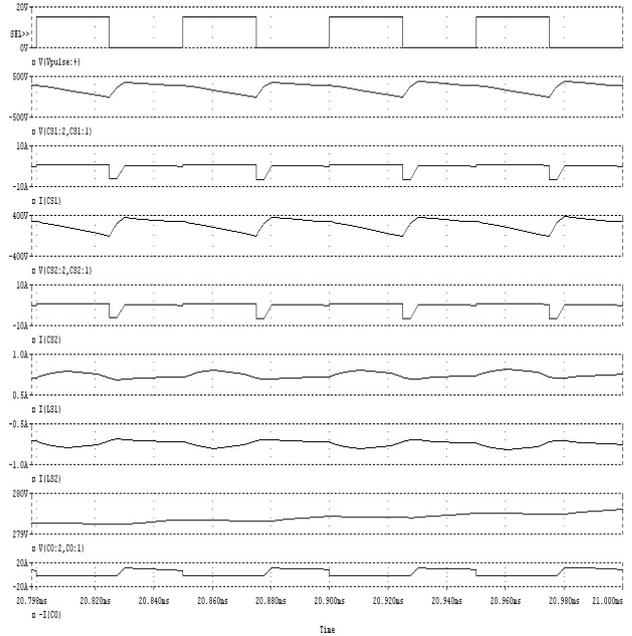


그림 5. 각부 시뮬레이션 파형
 Fig. 5. Simulation waveform of a each part.

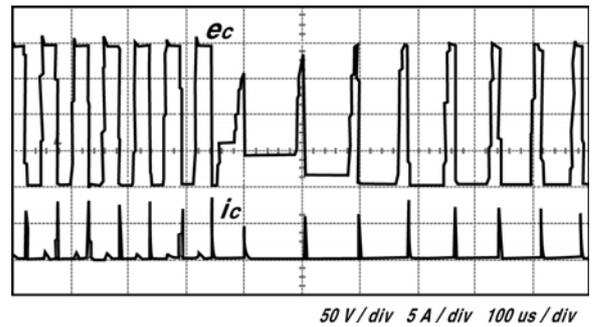


그림 6. 제안한 회로의 스너버 캐패시터 전압과 전류의 실험파형
 Fig. 6. Experiment waveform of proposed circuit of snubber capacitor voltage and current.

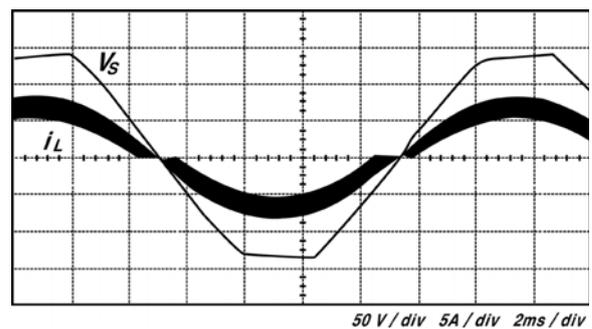


그림 7. 제안한 회로의 입력 전압과 인덕터 전류의 파형
 Fig. 7. Input voltage and inductor current waveform of proposed circuit.

출력 전압 E_o 보다 조금 높고 완만하게 상승하고, 출력전압 E_o 에 방전이 떨어진다. 그리고 각 캐패시터 전압은 스위치의 off

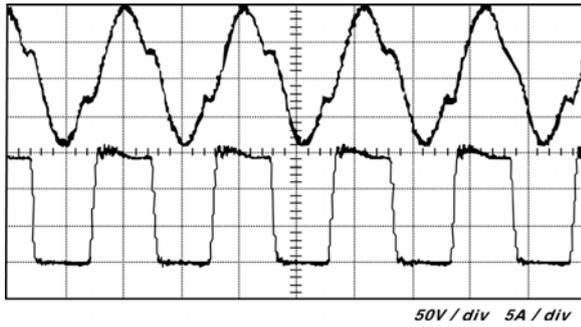


그림 8. 스위치S의 전압과 전류 파형
Fig. 8. Waveform voltage and current of switch S.

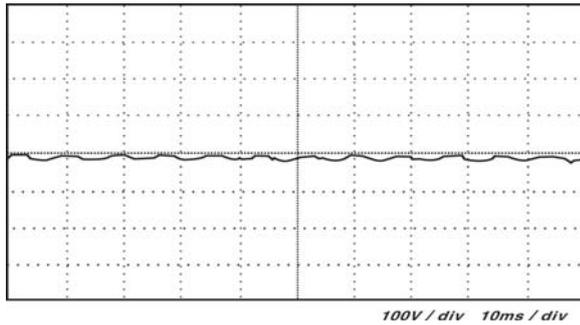


그림 9. 컨버터 출력전압
Fig. 9. Output voltage of converter.

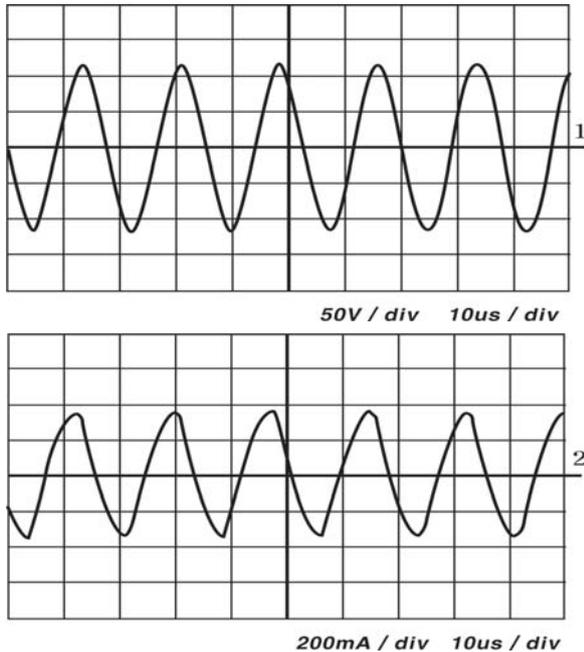


그림 10. 램프 전압과 전류의 파형 (40 W)
Fig. 10. Waveforms of lamp voltage and current (40 W).

주기 동안 E_0 에 클램프 되는 것을 알 수 있다.

그림 7은 제안한 회로의 전원 전압 V_s 와 필터를 사용하지 않은 입력 전류 i_L 의 파형을 나타낸 것이다. 이 때의 스위칭 주기

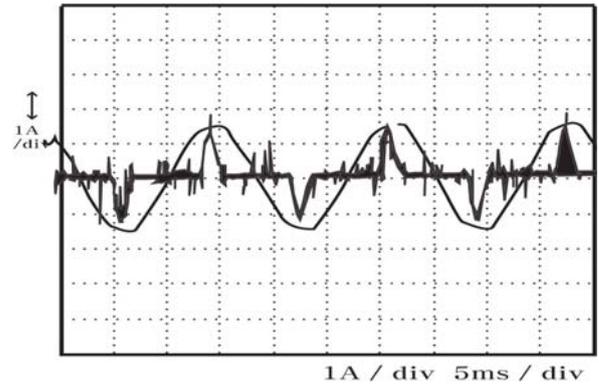


그림 11. 램프에 대한 기존 전자식 안정기의 입력 역률
Fig. 11. Conventional electronic ballast of input power factor for a lamp.

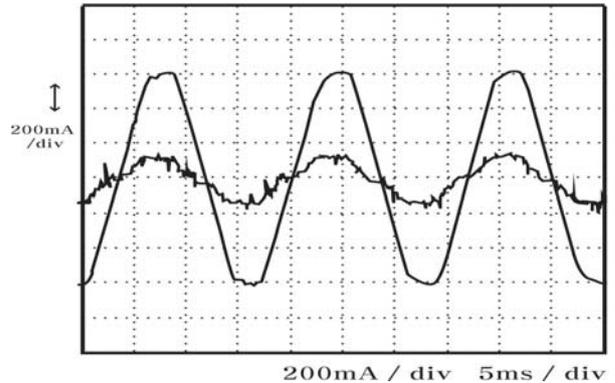


그림 12. 램프에 대한 제안된 전자식 안정기의 입력 역률
Fig. 12. Proposed electronic ballast of input power factor for a lamp.

는 약 20 kHz이다. 그림 8은 스위치 S의 전압과 전류 실험 파형을 나타냈다.

그림 9는 컨버터의 출력전압을 나타낸 것이다. 입력전압의 2배의 리플(120 Hz)을 나타내고 있다.

그림 10은 제안된 전자식 안정기를 이용하여 측정된 램프 전압 및 전류 파형으로 램프 전압과 램프 전류 파형이 동상이며, 41.5 k Ω 에서 전압이 124 V로 나타나고 있다. 시뮬레이션 결과와 비교하여 보면 램프 전압이 1 V정도 높게 나타나고 있으며, 이 차이는 측정시 오차에 기인한 것으로 생각된다.

제안된 전자식 안정기와 기존의 전자식 안정기의 입력 전압과 입력 전류에 관한 파형을 측정하여 입력 역률을 비교 측정하였다.

그림 11은 기존의 전자식 안정기를 이용한 경우의 입력전압과 입력전류에 의한 입력 역률을 나타낸 것이며, 그림 12는 제안된 전자식 안정기를 이용한 경우의 입력전압과 입력전류에 의한 입력 역률을 나타낸다. 그림 11과 그림 12에서 알 수 있듯이 전압 파형은 두 가지 경우 모두 정현파형을 나타내지만 전류의 파형에서는 기존의 전자식 안정기에서 전형적인 캐패시터 입력형의 파형을 나타내고 있는데 반하여 제안된 전자식 안정기를 이용한 경우에는 전압 파형을 추종하여 정현파에 가까

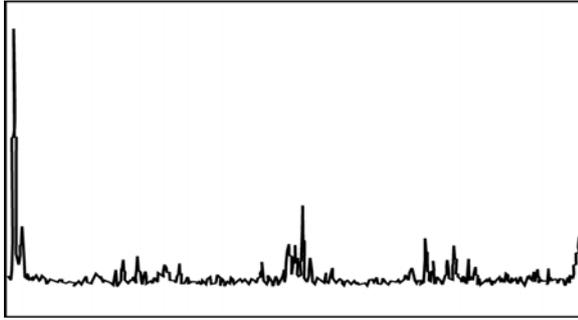


그림 13. 기존 전자식 안정기의 고조파 스펙트럼
 Fig. 13. Harmonic spectrum of conventional electronic ballast.

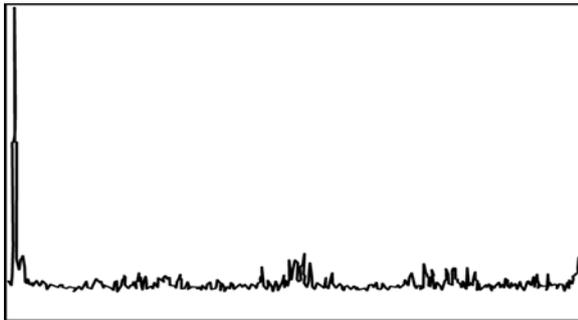


그림 14. 제안된 전자식 안정기의 고조파 스펙트럼
 Fig. 14. Harmonic spectrum of proposed electronic ballast.

운 전류 파형을 얻을 수 있다. 이것은 제안된 전자식 안정기가 무손실 스너버를 부가한 역률개선 회로를 이용하고 있기 때문이며, 입력 역률은 거의 1에 가까워짐을 알 수 있다

그림 13은 기존 전자식 안정기의 고조파 스펙트럼을 보여주며, 그림 14는 제안된 전자식 안정기의 고조파 스펙트럼으로 고조파 많이 감소되는 것을 볼 수 있다.

V. 결 론



이 충 식 (Chung-Sik Lee)

1991년 2월 : 경남대학교 전기공학과(공학사)
 1993년 2월 : 경남대학교 대학원 전기공학과(공학석사)
 2000년 2월 : 경남대학교 대학원 전기공학과(공학박사)
 1996년 3월 ~ 현재 : 대원대학교 전기전자계열 교수
 ※ 관심분야 : 전기설비설계, 신재생에너지 및 대체에너지분야, 자동제어설계



조 문 택 (Moon-Taek Cho)

1988년 2월 : 명지대학교 전기공학과 (공학사)
 1990년 2월 : 명지대학교 대학원 전기공학과 (공학석사)
 1999년 2월 : 명지대학교 대학원 전기공학과 (공학박사)
 1996년 3월 ~ 현재 : 대원대학교 전기전자계열 교수
 ※ 관심분야 : 신재생에너지, 회로 시뮬레이션, 전력전자응용

본 논문에서는 전자식 안정기에서 발생하는 고조파가 전력 계통과 다른 부하에 미치는 영향을 줄이기 위한 방안에 대하여 서술하였으며, 현재 전자식 안정기의 역률개선 회로보다 개선된 새로운 고조파 저감형 안정기를 설계하여 제안하였다. 이러한 모든 결과의 타당성을 증명하기 위하여 40 W 직관형 형광램프를 대상으로 전자식 안정기의 램프 전압과 램프 전류 파형을 실측한 결과 시뮬레이션과 거의 일치하였고, 고조파 발생 저감 상태도 양호하게 나타나 제안된 전자식 안정기 설계방법의 타당성을 확인하였다.

제안된 전자식 안정기는 기존의 DC-DC 컨버터에 무손실 스너버회로를 부가하여 역률과 고조파를 개선하였으며, 직렬공진 하프 브리지형 인버터를 정전압형으로 구성하여 설계, 제작하여, 그 타당성을 시뮬레이션과 실험을 통하여 입증하였다.

참고문헌

- [1] J. C. W. Lam, S. Pan, and P. K. Jain, "A single-switch valley-fill power-factor-corrected electronic ballast for compact fluorescent lightings with improved lamp current crest factor," *IEEE Transactions on Industrial Electronics*, Vol.61, No. 9, pp.4654-4664, Sep. 2014.
- [2] C. Jettanasen, "Study of harmonics issued from electronic ballast used to reduce energy consumption in Thailand's building," in *Intelligent Green Building and Smart Grid (IGBSG) 2014 International Conference*, Taipei:Taiwan, pp.1-4, April 2014.
- [3] M. D. Vasiljevic, "Design of a Battery-Operated Fluorescent Lamp," *IEEE Transactions on Industrial Electronics*, Vol. IE-36, No. 4, Nov. 1989.
- [4] A. K. S. Bhat, "Analysis, selection, and design of resonant inverters for electronic ballasts," *IEEE PESC-Taipei*, Vol. 1, pp. 796-804, 1994.
- [5] E. Deng and S. Cuk, "Single stage, high power factor, lamp ballast," *IEEE PESC-Taipei*, Vol. 1, pp. 441-449, 1994.



나 승 권 (Seung-Kwon Na)

1999년 2월 : 세명대학교 전기공학과(공학사)
2001년 2월 : 세명대학교 대학원 전기전자공학과(공학석사)
2008년 2월 : 세명대학교 대학원 전기전자공학과(공학박사)
1981년 7월 ~ 1988년 4월 : 부산 위생 (한방) 병원
1988년 5월 ~ 1994년 8월 : 한국수자원공사
1994년 9월 ~ 현재 : 한국폴리텍대학 강릉캠퍼스 전자통신과 교수
※ 관심분야 : 의용공학 및 대체에너지분야, 에너지변환, 전력전자응용