

# Quasi-Notch Filter를 이용한 DC-DC-AC 계통연계형 단상 인버터에서의 저주파 전류 감소 기법

정홍주<sup>1</sup>, 김래영<sup>†</sup>

## Low Frequency Current Reduction using a Quasi-Notch Filter operated in Two-Stage DC-DC-AC Grid-Connected Systems

Hong-Ju Jung<sup>1</sup> and Rae-Young Kim<sup>†</sup>

**Abstract** - In a single-phase grid-connected power system consisting of a dc-dc converter and a dc-ac converter, the current drawn from renewable energy sources has a tendency to be pulsated and contains double-fundamental frequency ripple components, which results in several drawback such as a power harvesting loss and a shortening of the energy source's life. This paper presents a new double-fundamental current reduction-scheme with a fast dc-link voltage loop for two-stage dc-dc-ac grid connected systems. In the frequency domain, an adequate control design is performed based on the small-signal transfer function of a two-stage dc-dc-ac converter. To verify the effectiveness of proposed control algorithm, a 1 kW hardware prototype has been built and experimental results are presented.

**Keywords:** dc-dc-ac converter, dc-link voltage regulation, quasi-notch filter, double-fundamental frequency

### 1. 서 론

화석 에너지의 고갈과 청정에너지에 대한 요구로 최근 태양광, 연료전지 그리고 풍력 등의 신재생에너지에 대한 관심이 고조되고 있다<sup>[1]-[2]</sup>. 이러한 신재생에너지의 유용한 활용을 위해서는 분산적으로 전원시스템을 설치하여 필요시 전력계통에 적절한 에너지를 공급할 수 있도록 분산전원시스템을 구축해야 한다.

분산전원시스템에 사용되는 전력변환장치는 신재생에너지를 계통이 요구하는 전원으로 변환하는 장치로 시스템의 성능이나 신뢰성 향상을 위해 지속적인 연구 개발이 진행 되어 왔다. 특히 계통에 단상으로 연결되는 단상 계통연계시스템에서는 출력 전력이 그림 1과 같이 저주파 맥동성분을 갖게 된다. 이로 인해 전력변환 장치의 DC 링크 커패시터가 큰 경우 DC 링크 전압은

평활하게 유지되지만 전류는 두 배의 기본파 주파수를 가지고 맥동하게 된다. 그리고 이 저주파수 전류는 신재생에너지원에 영향을 미치게 되어 분산전원 시스템의 효율적인 운영이나 수명 등에 부정적인 영향을 미치게 된다. 따라서 전력변환장치와 신재생에너지 사이에 추가적인 전력디커플링(power decoupling) 회로를 삽입<sup>[3]-[7]</sup>하거나 능동형 필터를 적용<sup>[8]</sup>하여 저주파 전류리플을 제거하는 여러 가지 방법들이 연구되어왔다. 이들 중 몇 가지 방법들은 간단한 적용성과 효과의 유용성으로 산업에 적용되는 사례가 있지만 추가적인 소자들의 사용으로 인한 시스템의 수명감소, 비용증가 또는 사이즈 증가 등의 단점을 가지고 있다.

승압의 목적으로 dc-dc 컨버터를 사용하여 그림 1과 같이 dc-dc 컨버터와 dc-ac 인버터로 구성되는 단상 계통연계시스템의 전력변환장치에서는 능동제어기법을 적용하여 추가적인 하드웨어 삽입 없이 전류 리플 문제를 효과적으로 극복 할 수 있다. 이러한 방법 중의 하나로 출력 전력과 DC 링크 전압간의 관계를 고려하여 리플을 제거할 수 있는 제어 값을 전향 보상기로 공급하는 기법을 소개되기도 하였다<sup>[9]</sup>. 하지만 이 방식은 일반적인 전향 보상기가 갖는 외란 및 시스템 파라미터 변동에 따른 제어의 견고성이 약한 단점을 지니고 있다.

Paper number: TKPE-2014-19-3-10

Print ISSN: 1229-2214 Online ISSN: 2288-6281

<sup>†</sup> Corresponding author: rykim@hanyang.ac.kr, Dept. of Electrical and Biomedical Eng., Hanyang University  
Tel: +82-2-2220-0341 Fax: +82-2-2220-0570

<sup>1</sup> Dept. of Electrical Eng., EECS Lab, Hanyang University

Manuscript received Dec. 3, 2013; accepted Mar. 11, 2014

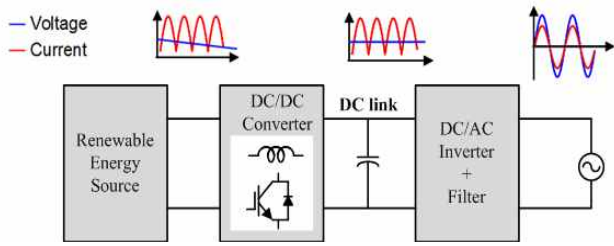


Fig. 1 Two-stage dc-dc-ac grid-connected power system under single-phase electrical utility

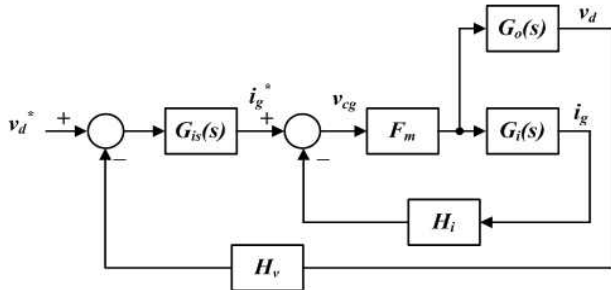


Fig. 2 Block diagram of conventional low frequency current ripple reduction scheme

따라서 이러한 어려움을 극복하기 위해 두 개의 루프 (two-loop feedback) 구조를 갖는 보상기를 사용하는 방법이 제안<sup>[10]</sup> 되었지만 이는 외부 전압 루프에 느린 동특성으로 인해 부하 변동시 DC 링크 전압에 큰 오버슈트(overshoot)나 언더슈트(undershoot)를 유발하게 된다. 결국 이러한 시스템에서는 정격이 높은 스위칭 소자를 적용해야 하므로 더 큰 손실을 유발하게 된다.

본 논문에서는 효과적인 저주파 전류 리플제거를 위한 새로운 보상기법을 제시하였다. 제안된 기법은 논문 [10]에서 제시한 기존의 두 개의 루프를 갖는 피드백 기법에서 피드백 구성을 변화시키면서 제어 구조를 변형한 방법으로 외부 전압 제어 루프의 빠른 동특성을 갖는 장점을 지닌다. 소신호 모델을 이용해 주파수 도메인에서 제어를 설계하였으며 제안된 기법의 우수성을 검증하기 위해 소용량 시스템을 제작하여 실험을 실시하였다.

## 2. 새로운 저주파수 전류 감소 기법

그림 2는 기존의 dc-dc 컨버터 제어 방식<sup>[10]</sup>을 나타낸 것으로 DC 링크 전압인  $V_d$ 로부터 dc-dc 컨버터 입력 전류제어를 위한 기준 전류  $i_g^*$ 를 생성할 경우 DC 링크 전압의 저주파수 리플성분으로 인해  $i_g^*$ 에 외란 성분이 포함되어 dc-dc 컨버터의 입력 전류는 평활한 dc 성분을 얻기 힘들게 된다. 따라서  $V_d$ 에서의 리플 성분을 제거하기 위해 필터 등을 적용하는데 이 필터의 영향으로 인해 외부 전압 루프는 느린 동특성을 갖게 되는 단점을 가지게 된다.

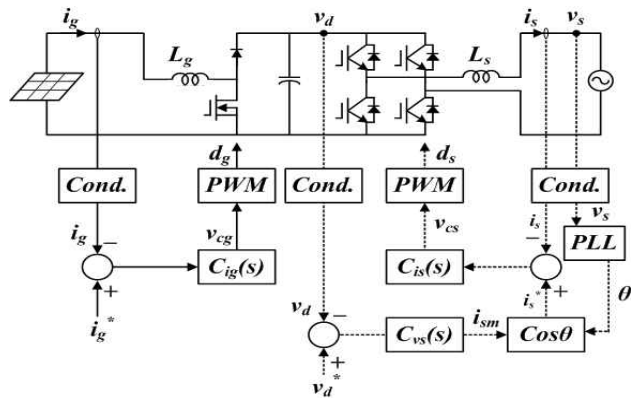


Fig. 3 Control structure of the proposed low frequency reduction scheme

그림 3은 제안된 저주파수 전류감소 기법을 적용한 단상 계통연계형시스템의 전력변환장치와 제어 구성을 나타낸 것이다. 전력변환장치는 비절연형 부스터 컨버터 (Non-isolated Boost Converter)와 단상 풀브릿지 인버터(Full Bridge Inverter)를 적용하였다.

그림 3에서와 같이 제안된 방식에서는 기존[10]의 제어방식과 달리 dc-dc 컨버터에 전류제어기만 있으며 전압제어기는 dc-ac 인버터로 옮겨졌다. 그리고 dc-dc 컨버터 입력 전류인  $i_g$ 는 전류보상기인  $C_{ig}$ 를 통해  $i_g^*$  기준 값으로 제어되며, 이  $i_g^*$ 는 기존 제어방식에서 언급된 그림 2와 같이 DC링크 전압( $V_d$ )으로부터 계산되는 것이 아닌 외부에서 별도로 주어진다. 따라서 외부에서 공급되는 왜란이 없는 dc 성분의 제어 기준 값( $i_g^*$ )으로 인해 dc-dc 컨버터의 입력전류는 평활하게 제어 될 수 있게 된다. 또한 그림 3에서와 같이 제안된 방식에서는 인버터의 출력 전류인  $i_s$ 가 전류 보상기인  $C_{is}$ 를 통해  $i_s^*$  기준 값으로 제어된다. 이 기준 값인  $i_s^*$ 는 외부 전압제어 루프로부터 얻게 된다. 특히 외부 전압제어 루프로부터 외란이 없는 기준 값을 얻기 위해  $V_d$ 에서 포함되어 있는 리플 성분의 전압을 효과적으로 제거하기 위해 quasi-notch filter를 적용하였다.

그림 4(a)와 (b)는 기존 방식과 제안된 방식의 전압 제어 루프를 동일한 16Hz의 크로스오버 주파수로 설계하였을 경우를 비교한 결과로 제안된 방식인 그림 4(b)에서는 컨버터 입력전류 리플이 거의 나타 나지 않음을 확인 할 수 있다.

## 3. 제어기 구성 및 보상기 설계

### 3.1 제안된 방식의 제어기 구성

그림 5는 본 논문에서 제안한 dc-dc 컨버터와 dc-ac 인버터의 제어 블록도를 소신호 모델을 이용하여 나타낸 것이다. 앞 절에서 설명한 바와 같이 기존<sup>[10]</sup>방식에서의 dc-dc 컨버터 제어기의 전압 제어 루프가 dc-ac 인버터 제어기로 이동되었음을 확인 할 수 있다.

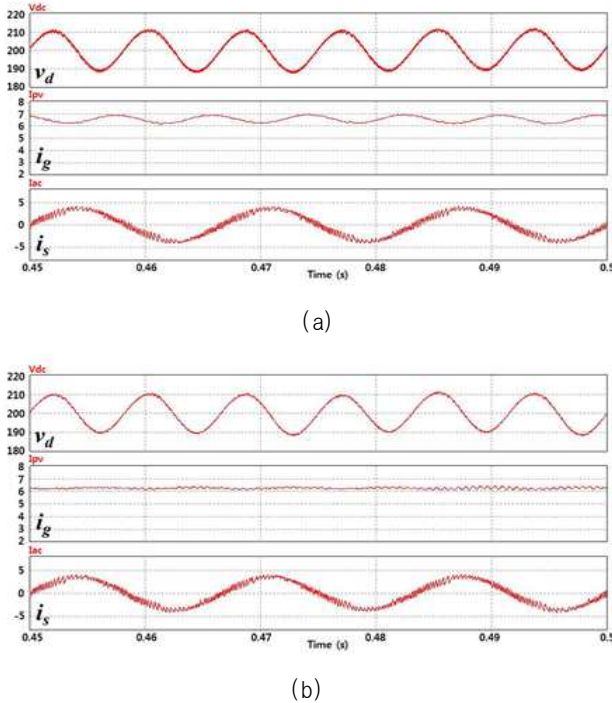


Fig. 4 Simulation result of input current reduction under a low crossover frequency. (a) Simulation waveforms under the conventional scheme. (b) Simulation waveforms under the proposed scheme

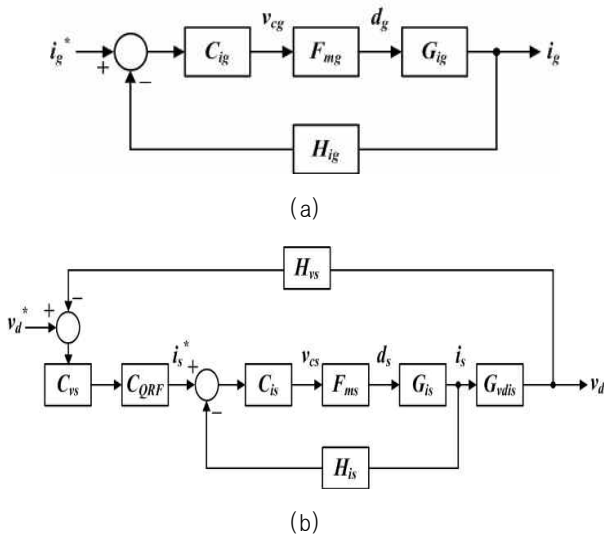


Fig. 5 Closed-loop control block diagram of the proposed scheme. (a) Single loop current controller of the dc-dc converter. (b) Dual loop voltage control with inner current loop of the dc-ac converter

여기서  $G_{ig}$ ,  $G_{is}$ ,  $G_{vdis}$ 는 각각 듀티(duty)에 대한 컨버터 입력전류, 듀티에 대한 인버터 출력전류 그리고 인버터 출력전류에 대한 DC 링크 전압의 관계를 나타내는 전달함수이다.  $C_{ig}$ ,  $C_{is}$ ,  $C_{vs}$ 는 각각 컨버터 입력전류 보

상기, 인버터 출력전류 보상기 그리고 DC 링크 전압 보상기를 나타낸 것이며,  $H_{ig}$ ,  $H_{is}$ ,  $H_{vs}$ 는 각각 컨버터 입력전류센서 이득, 인버터 출력전류센서 이득 그리고 DC 링크 전압센서 이득을 나타낸 것이다.  $F_m$ 은 PWM 이득을 나타낸다. 소신호 전달함수인  $G_{ig}$ ,  $G_{is}$ ,  $G_{vdis}$ 는 평균화 PWM 스위칭 모델을 통해 도출할 수 있다<sup>[11]</sup>.

그림 5와 같이 구성한 제어기에서 dc-dc 컨버터 입력단 전류인  $i_g$ 에 기본과 주파수의 두 배에 해당하는 저주파 성분을 제거하기 위해서는 dc-dc 컨버터의 전류 제어기가 이 주파수에서 아주 높은 루프 이득을 가져야 한다. 하지만, 소자들의 허용오차 (component tolerance), 온도변화 (temperature variation), 기생효과 (parasitic effect) 들로 인해 높은 이득을 구현하기는 시스템이 불안해 질수 있어 실제 구현에 한계가 있다. 따라서 대안으로 특정 주파수에 대해 dc-ac 인버터의 전압 제어 루프 이득을 dc-dc 컨버터의 전류 제어 루프 이득보다 충분히 작게 설계하는 방법을 사용하였다. 이러한 방법을 통해 DC 링크단 전압에는 저주파 리플을 어느 정도 허용하면서 dc-dc 컨버터의 입력 전류에는 저주파 리플을 제거 할 수 있게 된다. 그리고 이러한 방법을 실제 구현하기 위해서 dc-ac 인버터의 전압 제어 루프에 quasi-notch filter를 적용하여 특정 주파수에 대해 전압 제어 이득을 줄일 수 있도록 하였으며 반면 dc-dc 컨버터의 전류 제어기의 동특성은 충분히 확보할 수 있도록 제어기를 구현하였다.

### 3.2 Quasi-notch filter 특성

식 1의  $C_{QFR}(s)$ 는 quasi-notch filter의 전달함수를 나타낸 것이다. 그리고 이 전달함수의 감쇠수준은 식 2와 같이 나타낼 수 있다. 여기서  $Q_p$ 는 공진 제로(resonant zero) 점에서의 quality factor를  $Q_p$ 는 공진 폴(resonant pole)에서의 quality factor를 각각 나타내며  $\omega_0$ 는 공진 주파수(resonant frequency)를 나타낸다.

$$C_{QFR}(s) = \frac{s^2 + (\omega_0/Q_z)s + \omega_0^2}{s^2 + (\omega_0/Q_p)s + \omega_0^2} \tag{1}$$

$$|Q_{dB} = |Q_p|_{dB} - |Q_z|_{dB} \tag{2}$$

Quasi-notch filter는 일반적인 notch-filter와 동일하게 특정 주파수에 대해서 이득의 감쇠 기능을 가진다. 하지만 특정 주파수에서의 위상 변화(phase drop)를 이득에 따라 조절 가능 한 특성을 가지고 있다. 이러한 유연한 위상 변화의 조절 특성으로 인해 제어기의 크로스 오버 주파수를 높게 설계할 수 있게 되며 충분한 위상 마진(phase margin)을 확보할 수 있게 된다. 그림 6은 quasi-notch filter의  $Q_p = 10$ 에서  $Q_z$  변화에 따른 주파수 응답을 나타낸 그림이다.

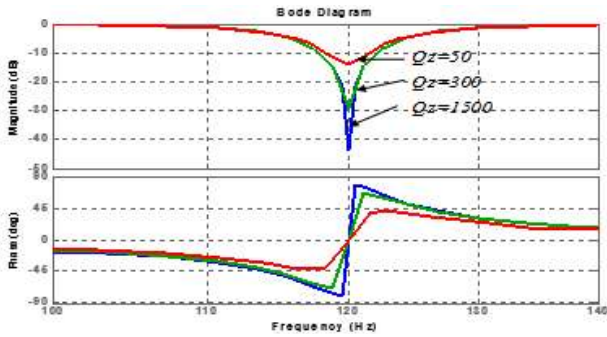
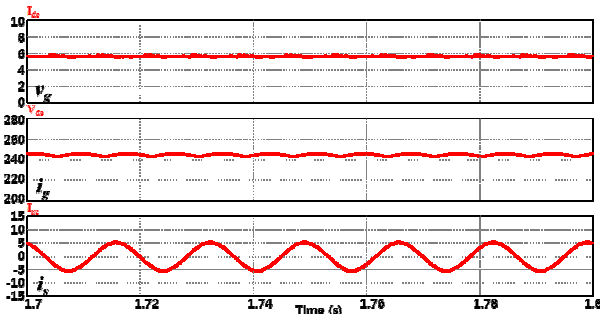
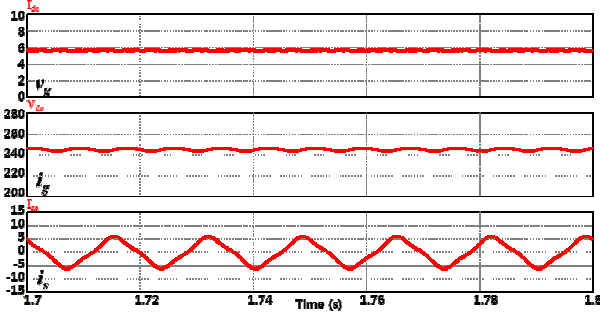


Fig. 6 Quasi-notch filter with varying resonant zero under fixed resonant pole



(a)



(b)

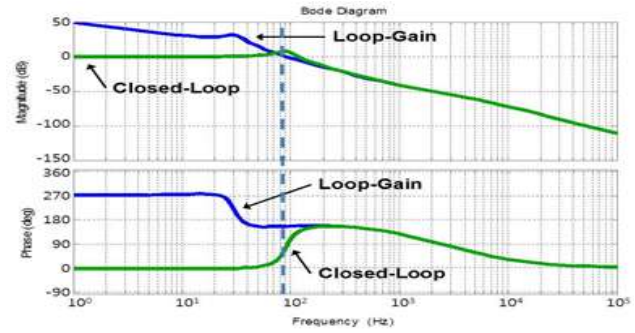
Fig. 7 simulation result under a identical condition of a crossover frequency

(a) Simulation waveforms under the quasi-notch filter  
 (b) Simulation waveforms under the low-pass filter

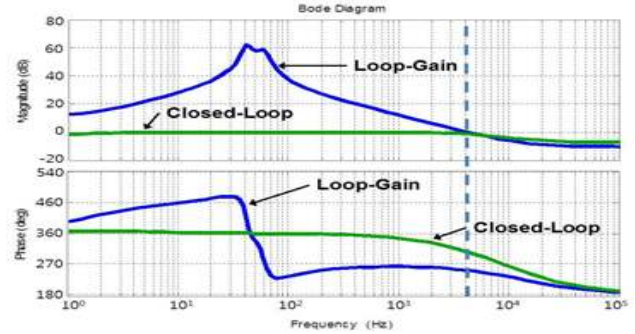
만약 quasi-notch filter 대신 low-pass filter를 적용하여 동일한 제어기의 크로스오버 주파수를 확보하고자 할 경우는 dc-ac 인버터의 전류제어 지령 값의 저주파 리플 성분을 충분히 감소하지 못하게 되어 결국 인버터 출력 전류인 정현파에 외곡을 발생 시킬 수 있다. 그림 7은 quasi-notch filter를 사용할 경우와 low-pass filter를 사용할 경우의 파형을 비교한 결과이다. 그림에서와 같이 low-pass filter를 적용한 경우는 인버터 출력 전류파형에 외곡이 발생하였음을 확인할 수 있다.

### 3.3 보상기 설계

그림 8과 그림 9는 소신호 전달함수로부터 보상기를



(a)



(b)

Fig. 8 Loop gain and closed-loop response of the current loop. (a) Gain/phase plots of dc-dc converter. (b) Gain/phase plots of dc-ac converter

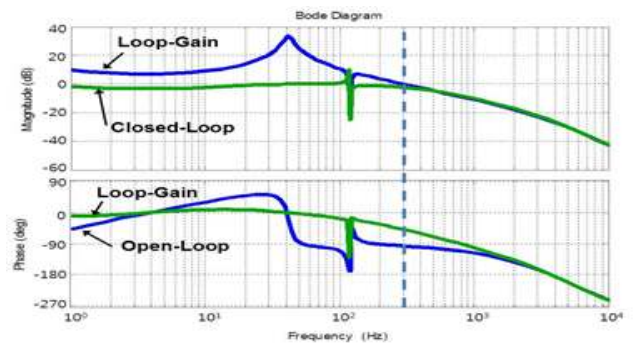


Fig. 9 Gain/phase plots of the voltage loop including current loop of dc-ac converter

설계한 결과를 나타낸 것이다. 보상기 설계를 위해 고려한 회로정수는  $V_g = 50 \sim 70V$ ,  $V_d = 250V$ ,  $V_s = 110V$ ,  $L_g = 3.3mH$ ,  $C_d = 1,880\mu F$ ,  $L_s = 3mH$ 로 실험에 적용된 1kW 프로토타입의 회로정수가 적용되었다.

컨버터 전류제어기는 식 3과 같이 하나의 제로와 두 개의 폴로 구성된 PID 보상기로 설계하였으며  $C_{ig}(0) = 27,000$ ,  $\omega_{pg} = 3,000 \text{ rad/sec}$  그리고  $\omega_{zg} = 270 \text{ rad/sec}$ 인 특성을 갖는다. 그림 8(a)는 컨버터의 전류제어기 보드 선도를 나타낸 것으로 루프 이득의 크로스오버 주파수는 100Hz, 위상 마진은 160도 이상을 갖도록 설계하였다. 인버터의 전류제어는 60Hz 주파수에서 높은 이득을 갖는 비례공진(proportional-resonant : PR) 제어기를 적



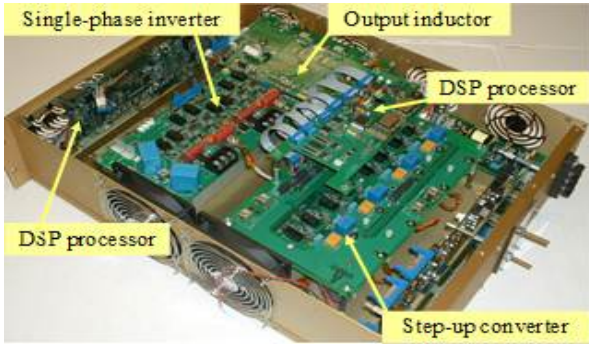


Fig. 10 Experimental hardware prototype of two-stage dc-dc-ac grid connected system

용하였으며  $C_{is}(0) = 970$ ,  $k_{ps} = 0.2$  그리고  $\omega_{ps} = 380$  rad/sec인 특성을 갖는 식 4와 같이 설계하였다. 이 제어기는 그림 8(b)에서와 같이 크로스오버 주파수는 4kHz이며 위상 마진은 170도 이상을 갖는다.

인버터의 전압제어기는 식 5와 같으며  $C_{vs}(0) = 1.5$ ,  $\omega_{pv} = 27000$  rad/sec,  $\omega_{zv} = 76$  rad/sec인 특성을 갖는다. 또한 전압제어기는 식 1에서  $Q_z = 500$ ,  $Q_p = 10$ , 그리고  $\omega_o = 753.98$  rad/sec 값을 적용한 quasi-notch filter를 적용하였다. 그림 9는 전압제어기의 보드선도를 나타낸 것으로 저주파수에 해당하는 120Hz 성분에 대해서 -20dB의 강한 감쇠효과를 갖는 것을 확인할 수 있다.

$$C_{ig} = C_{ig}(0) \cdot \frac{(1+s/\omega_{zg})}{s(1+s/\omega_{pg})} \quad (3)$$

$$C_{is} = C_{is}(0) \cdot \frac{s}{[1+s \cdot (k_{ps}/\omega_{ps}) + (s/\omega_{ps})^2]} \quad (4)$$

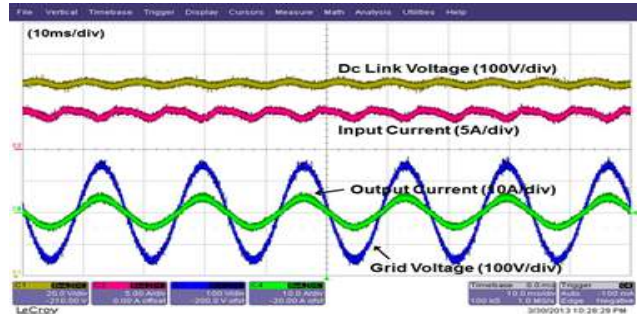
$$C_{vs} = C_{vs}(0) \cdot \frac{(1+s/\omega_{zv})}{s(1+s/\omega_{pv})} \quad (5)$$

#### 4. 실험

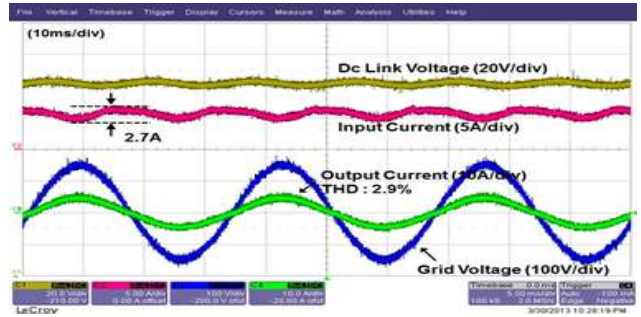
제안된 제어 방식의 타당성 검토를 위해 DSP (TMS320F28335)를 적용한 1kW급의 하드웨어를 그림 10과 같이 제작하였다. 또한 Regatron사의 태양광 어레이 시뮬레이션(SAS : solar array simulation) 기능을 갖는 직류 전원장치를 이용하여 태양광 에너지를 모으 하였다.

그림 11과 12는 입력 전류 지령을 7A로 설정하여 운전하였을 경우 정상상태에서의 파형을 나타낸 것이다. 저주파수 전류 리플 저감 기법이 적용되지 않은 기존의 방식은 그림 11(a)와 같이 DC링크 전압 측에 저주파 리플 전류가 나타난 현상을 볼 수 있다. 이 경우 계통 출력 전류는 그림 11(b)와 같으며 THD(total harmonic distortion)는 2.9%로 측정되었다.

제안된 기법인 저주파수 전류 리플 저감기법을 적용한 경우는 그림 12(a)와 같이 DC 링크 측에 저주파수의

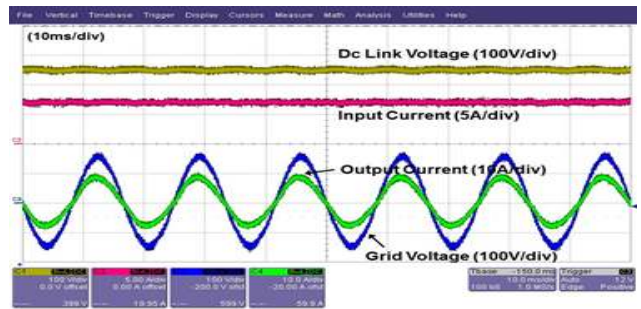


(a)

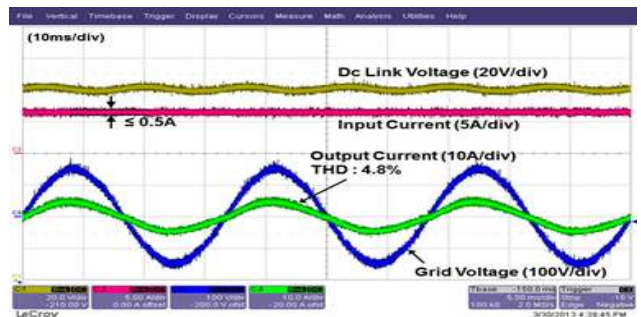


(b)

Fig. 11 Steady-state waveforms without the current reduction scheme. (a) Steady-state experimental waveform. (b) Enlarged waveforms and measured THD

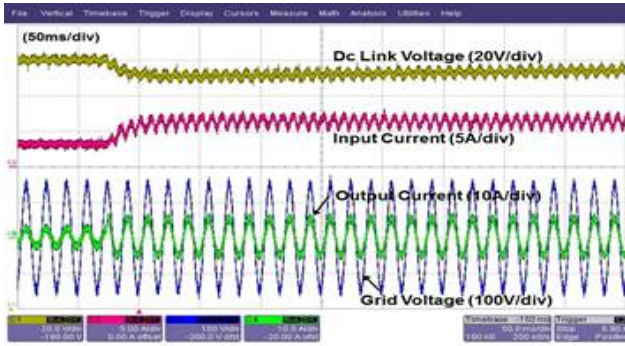


(a)

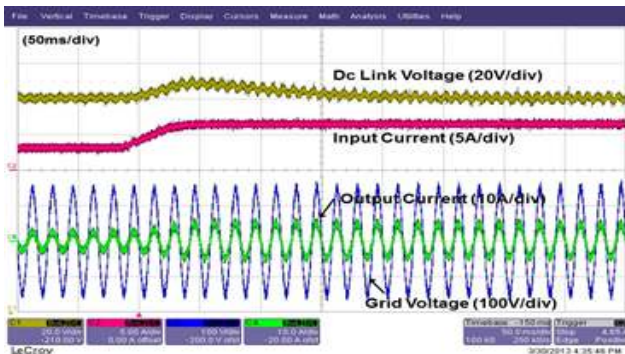


(b)

Fig. 12 Steady-state waveforms with the proposed current reduction scheme. (a) Steady-state experimental waveforms. (b) Enlarged waveforms and measured THD



(a)



(b)

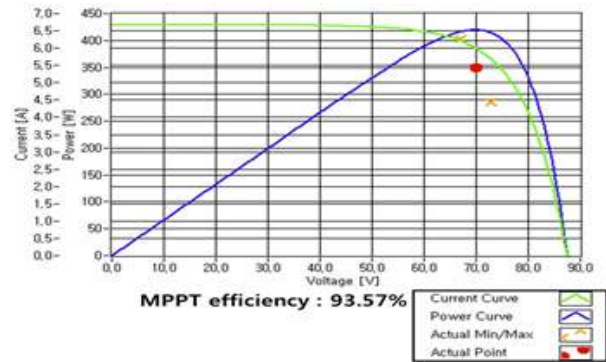
Fig. 13 Dynamic transient waveforms under increasing input current. (a) Under the conventional scheme. (b) Under the proposed scheme

리플 전류는 거의 존재하지 않음을 확인 할 수 있다. 반면 그림 12(b)와 같이 계통 측으로의 출력 전류의 THD는 기존 기법을 적용한 것에 비해 약간 높은 수치인 4.8%로 측정되었다.

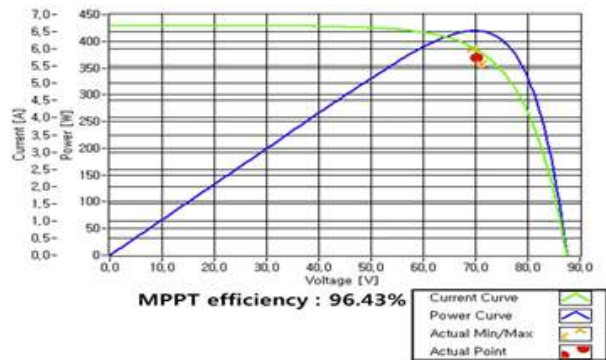
그림 13은 기존 방식과 제안된 방식의 과도상태에서의 파형을 나타낸 것이다. 그림 13(a)는 기존의 방식을 적용한 결과로 상당히 긴 시간의 과도 상태를 가짐을 확인할 수 있다. 이 경우는 dc-ac 인버터의 출력 전류가 외부 지령에 의해 우선 증가하기 때문에 순간적으로 DC 링크 전압이 하강하게 되며 dc-dc 컨버터에 있는 전압제어기에 의해 일정 시간 후에 정상상태로 도달하는 모습을 시험 결과 확인 할 수 있다.

그림 13(b)는 제안된 방식을 적용한 결과로 그림에서와 같이 높은 크로스오버 주파수로 인해 빠른 과도 응답특성을 가짐을 확인 할 수 있다. 또한 제어기의 특성에 따라 이 경우는 dc-dc 컨버터의 입력 전류가 우선 증가 하게 되어 순간적으로 DC 링크 전압은 상승하게 되며 dc-ac 인버터에 있는 전압제어기에 의해 일정 시간 이후에 정상상태에 도달하게 되는 것을 시험 결과로 확인 할 수 있다.

그림 14는 Regatron사의 SAS 제어 소프트웨어를 이용한 최대 전력점 추종(MPPT:Maximum power point tracking)의 시험 결과를 나타낸 것으로 ‘x’는 동작 영역



(a)



(b)

Fig. 14 Experimental waveform of the maximum power point tracking. (a) Without the proposed current reduction scheme. (b) With the proposed current reduction scheme

Table 1 Performance summary of conventional scheme and proposed scheme

Scheme	Input current ripple	Output current THD	MPPT efficiency
Conventional	2.7 [A]	2.9	93.59 [%]
Proposed	≤0.5 [A]	4.8	96.43 [%]

에서 2초 동안의 최대점과 최소점을 나타낸 것이며, ‘o’는 평균 동작 점을 나타낸 것이다. 그림 14(a)는 기존의 방식에서의 실험 결과를 나타낸 것이며, 14(b)는 제안된 방식에서의 실험 결과를 나타낸 것이다. 그림 14(b)에서와 같이 제안된 방식에서는 입력 전류의 저주파수 리플이 거의 없기 때문에 동작 영역이 평균값에 가까이 있음을 확인 할 수 있다. 실험을 통하여 기존 방식의 경우 MPPT효율이 93.57%인데 반해 제안된 방식은 96.43%로 약 3%의 높은 MPPT 효율 상승의 효과를 얻을 수 있었다.

실험한 결과에 대해 기존 방식과 제안된 방식의 비교한 내용을 표 1에 나타내었다.

## 5. 결 론

본 논문에서는 dc-dc 컨버터와 dc-ac 인버터로 구성된 단상 계통연계형 전력변환장치에서의 저주파수 전류 리플 저감기법에 대해 제안하였다. Dc-dc 컨버터 입력인 dc측 전류에 저주파수 리플 전류를 제거하면서 빠른 DC 링크 전압 제어특성을 갖기 위해 dc-dc 컨버터의 전류 제어루프를 DC 링크 전압과 분리하고 DC 링크 전압제어 부분을 dc-ac 인버터 제어기로 이동 시켰다. 또한 제어 성능을 높이기 위해 dc-ac 인버터의 전압 제어 루프에 quasi-notch filter를 적용한 기본적인 제어 기법에 대해 설명하였다. 그리고 1kW 소형 모델과 PV 시뮬레이터를 통해 실험을 실시하였고 기존 방식과 제안된 방식의 비교한 내용을 설명함으로써 제안된 기법의 우수성을 검증하였다.

## References

- [1] Mohamed El-Ashry, "Renewable Energy Policy Network for the 21st Century," Renewables global status report, REN21, 2009.
- [2] John J. Conti, Glen E. Sweetnam, "International Energy Outlook 2009," Energy Information Administration, Official Energy statistics from the U.S. Government, 2009. Rep. DOE/EIA-0484(2009), 2009.
- [3] F. Shinjo, K. Wada, and T. Shimizu, "A single-phase grid-connected inverter with a power decoupling function," in *Proc. IEEE Power Electronics Specialists Conference*, pp. 1245-1249, Jun. 2007.
- [4] T. Shimizu, K. Wada, and N. Nakamura, "Flyback-type single-phase utility interactive inverter with power pulsation decoupling on the dc input for an ac photovoltaic module system," *IEEE Trans. Power Electron.*, Vol. 21, No. 5, pp. 1264-1272, Sept. 2006.
- [5] S. B. Kjaer and F. Blaabjerg, "Design optimization of a single phase inverter for photovoltaic applications," in *Proc. IEEE 34th Power Electronics Specialist Conference 2003*, pp. 1183-1190, Jun. 2003.
- [6] J. G. Lee, J. W. Choi, "DC link Ripple Voltage Compensation of a Single-phase Grid-Connected PV System," *The Transactions of the Korean Institute of Power Electronics*, Vol. 17, No. 5, pp. 377-387, Oct. 2012.
- [7] H. S. An, W. J. Lee, B. H. Mun, I. K. Park, S. Y. Jung, Y. R. Kim., H. J. Cha, "Experiment of Single-phase Grid Connected Battery Charger," *The Transactions of the Korean Institute of Power Electronics*, Vol. 18, No. 1, pp. 84-90, Feb. 2013.
- [8] S. K. Mazumder, R. K. Burra, and K. Acharya, "A ripple-mitigating and energy-efficient fuel cell power conditioning system," *IEEE Trans. Power Electron.*, Vol. 22, No. 4, pp. 1437-1452, Jul. 2007.
- [9] J.-M. Kwon, E.-H. Kim, B.-H. Kwon, and K.-H. Nam,

"High efficiency fuel cell power conditioning system with input current ripple reduction," *IEEE Trans. Industrial Electronics*, Vol. 56, No. 3, pp. 826-834, Mar. 2009.

- [10] C. Liu and J.-S. Lai, "Low frequency current ripple reduction technique with active control in a fuel cell power system with inverter load," *IEEE Trans. Power Electronics*, Vol. 22, No. 4, pp. 1429-1436, Jul. 2007.
- [11] V. Voperian, "Simplified analysis of PWM converters using the model of the PWM switch, continuous conduction mode," *IEEE Trans. Aerospace and Electronics Systems*, Vol. 26, No. 3, pp. 490-496, May 1990.



### 정홍주(鄭泓柱)

1972년 8월 15일생. 1998년 광운대 전기공학과 졸업. 2000년 동 대학원 전기공학과 졸업(석사). 2000년~현재 (주)효성 중공업연구소 수석연구원. 2010년~현재 한양대 대학원 전기공학과 박사과정.



### 김래영(金來瑛)

1974년 6월 6일생. 1977년 한양대 전기공학과 졸업. 1999년 동 대학원 전기공학과 졸업(석사). 2009년 미국 버지니아 공대(Virginia Tech) 대학원 전기공학과 졸업(공학박사). 1999년~2004년 효성중공업 연구소 선임연구원. 2009년~2010년 미국 National Semiconductor Post Doc. Researcher. 2010년~현재 한양대 전기생체공학부 조교수. 당 학회 JPE 편집위원, 학술위원.